MINIS et MICROS

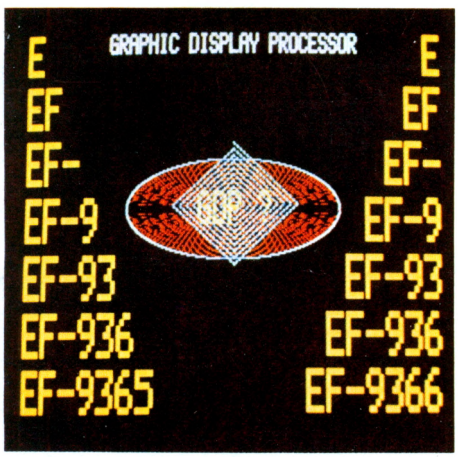
n° 138

ISSN 0336-4585

informatique electronique

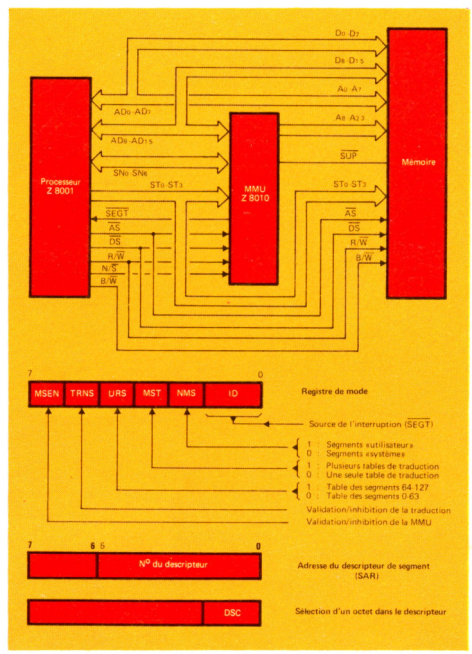
UN LUNDI SUR DEUX : **12 FF**

30 MARS 1981



Coprocesseurs graphiques EF 9365/9366 : les modalités d'exploitation

Récemment introduits par Efcis, les coprocesseurs graphiques, de par leur structure et leur principe de fonctionnement, devraient permettre l'avènement d'une nouvelle génération de terminaux performants et néanmoins économiques axés autour de microprocesseurs (p. 41).



Circuit de gestion mémoire : le Z 8010 pour 8 M octets

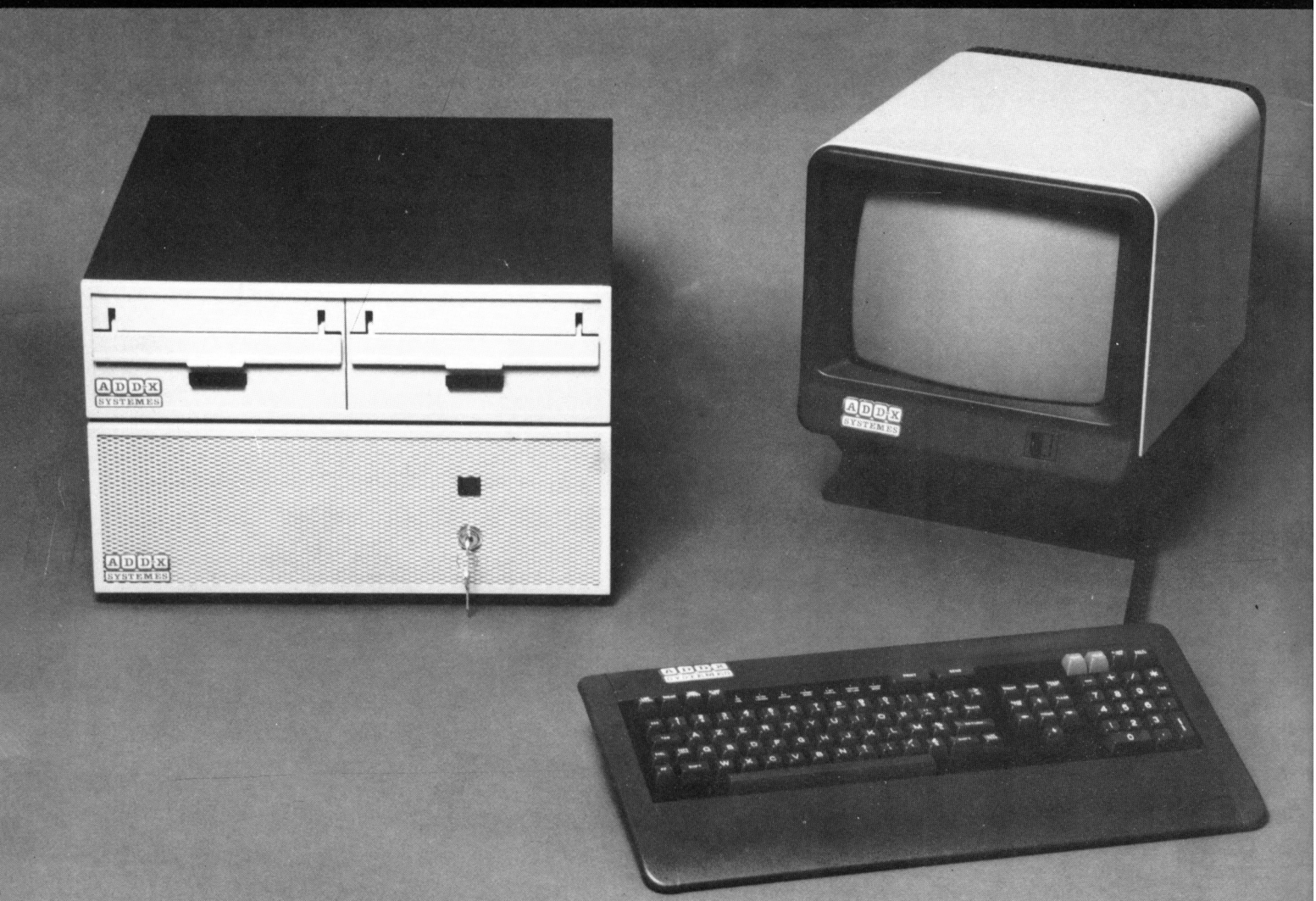
Les microprocesseurs 16 bits emploient tous une unité spécialisée pour gérer l'espace mémoire important qu'ils peuvent adresser. Nous analysons les fonctions réalisées par la MMU (Management Memory Unit), Z 8010, conçue pour le Z 8001 qui est la version vectorisée du Z 8000 de Zilog (p. 45).

Choix des systèmes de développement : les critères économiques

L'acquisition d'un outil de développement spécialisé ou universel a de tout temps fait l'objet de controverse. Que faut-il décider quand, à l'heure du choix, en fonction des critères économiques et techniques, les uns viennent parfois à l'encontre des autres (p. 55).

M 1735-138-12 F

LE SUPERMICRO



UN MICRO AUX PERFORMANCES D'UN MINI

• Micro-ordinateur mono et multi poste

La configuration monoposte et disques souples permet d'évoluer vers un système multiposte et disques durs sans changer ni matériel ni logiciel.

• Multiprocesseur

La conception multiprocesseur permet d'obtenir un système où chaque poste est indépendant (CPU Z 80 A + 64 Koctet) et conserve ainsi les performances initiales.

• Disques souples 8"

Unité de 2 disques souples 8" de 2 Moctets en double densité, double face.

• Poste de travail

Terminal écran à clavier séparé (AZERTY), phosphore vert, écran inclinable, de multiples fonctions d'édition.

• Logiciel

OS : CP/M® et MP/M®

Langages : BASIC, COBOL, FORTRAN, PASCAL.
Applications :
Gestion commerciale : Commandes, facturation, stocks;
Gestion comptable : Générale et analytique; Traitement de texte.

®Marques déposées Digital Research.

ADDX SYSTEMES

CONSTRUCTEUR FRANÇAIS DE MICRO-ORDINATEURS

Direction Générale : 67, avenue du Mal Joffre - 92000 Nanterre - Tél. (1) 724.61.76 - Télex 613879 F
Siège Social et usine : 15, avenue Didier Daurat - 31700 Blagnac - Tél. (61) 71.00.02

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 101 du service-lecteurs (page 69)

minis et micros

SIXIEME ANNEE

rédacteur en chef
Jacky Collard

rédacteur en chef adjoint
Roger Carrasco

secrétaire de rédaction
Pierrette Thérizols

conseil de rédaction
Maurice Baconnier
Jean-Michel Bernard
Jean-Marc Chabanas
Roland Dubois
Jean-Pierre Humbert
Gilles Michel

ont collaboré à ce numéro

Jean-Michel Bernard
Jean-Pierre Cahier
Dominique Delhaye
Dominique Girod
Philippe Lambinet
Christian Rey
Jean-Noël Rollet

chef de publicité
Marie-Thérèse Balourdet

petites annonces
Yvonne Bataille

abonnements
Eliane Garnier

assistante publicité
Monique Avril

assistante rédaction
Marie-Pierre Démétriadès

minis et micros
est une publication du
groupe tests
Rédaction - publicité
petites annonces
abonnements
41, rue de la Grange-aux-Belles
75483 Paris Cedex 10
Tél. 238 66 10
Télex 230589 F EDITEST

éditeur Jean-Luc Verhoye

© «minis et micros», Paris

Conditions d'abonnement : pages jaunes de la revue

n° 138
30 mars 1981

minis et micros
informatique electronique

actualité

☐ L'essentiel **21**
☐ Les microprocesseurs à l'ISSCC 81 : les 32 bits en vedette **21**
☐ Objectifs ambitieux à la mesure de R2E qui annonce le Micral 80-55 **24**
☐ De nouveaux produits renforçant l'orientation « systèmes OEM » de Plessey Peripheral Systems **25**
☐ Perkin-Elmer 3230, mini 32 bits au rapport prix-performances particulièrement séduisant **27**
☐ Du nouveau en imprimantes spécialisées IER **28**
☐ Le graphique et la gestion : un marché à haute croissance **31**
☐ TIT : au cœur de Transpac et des réseaux de communication **33**

études

☐ Coprocesseurs graphiques EF 9365/9366 : les modalités d'exploitation **41**
☐ Circuit de gestion mémoire : le Z 8010 pour 8 M octets **45**
☐ L'aide de l'informatique aux non-voyants et déficients visuels **53**
☐ Choix des systèmes de développement : les critères économiques **55**
☐ Les transmissions de données : les procédures de transmission synchrone **61**

rubriques

☐ calendrier : **10** ☐ ouvrages et documents : **10** ☐ mémofiches : **11** ☐ « minis et micros » a noté pour vous : **31** ☐ au courrier : **34** ☐ nouveaux produits : **67** ☐ bulletin d'abonnement et cartes service-lecteurs : **69** ☐ répertoire des annonceurs : **77**

Les petites annonces de minis et micros sont en page 78

La loi du 11 mars 1957 n'autorisant, aux termes des alinéas 2 et 3 de l'Article 41, d'une part, que « les copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemples et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou des ayants droits ou ayants cause, est illicite » (alinéa 1er de l'Art. 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les Articles 425 et suivants du Code Pénal.

S.C.A.I.B.

l'assistance totale pour l'étude et la réalisation de vos systèmes micro-informatiques

Equipements d'aide aux développements
Cartes micro-ordinateurs
Terminaux et périphériques

S.C.A.I.B. offre

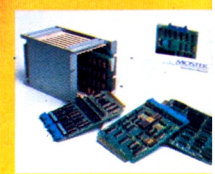
- **2 laboratoires d'applications** à la disposition de la clientèle avec des ingénieurs compétents prêts à vous accueillir ou à vous rendre visite.
- **un stock important** de composants, cartes et systèmes de développement.
- **la livraison sous 48 heures** de systèmes testés et mis en service par nos soins.
- **un service de documentation.**
- **des possibilités de formation.**
- **l'organisation de conférences** en vos locaux.

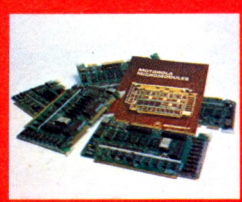
L'EXORterm®
Configuré en terminal simpl ou en station complète de développement.

L'EXORset® 30
Système de développement compact autour du MC 6809 doté de possibilités graphiques, adaptable et programmable pour chaque application spécifique ; livré avec compilateur Basic. Couplable avec l'EXORciser.

L'EXORmacs®
Système de développement à partir du 16 bits MC 68000. Logiciel puissant multi-utilisateur, multitâche,traitement par lots, compilateur Pascal, macro-assembleur structuré, programmes de diagnostic. Couplage disque dur. Emulateur.

La carte d'évaluation MEX 68 KDM
Compatible EXORciser, permet l'évaluation d'un système micro-ordinateur 16 bits à partir du μP MC 68000.





Micromodules
Ensemble de plus de 35 cartes, compatibles EXORciser, permettant la réalisation de systèmes micro-ordinateurs à 1 ou plusieurs cartes.

S.C.A.I.B. S.A. Département Systèmes
80, rue d'Arcueil, Silic 137 94523 RUNGIS CEDEX Tél. : (1) 687.23.13 - Télex 204674

MOTOROLA
Semiconducteurs S.A.

Les EXORciser®
Systèmes de développement modulaires. Ils permettent de simuler votre future application en technologie NMOS et CMOS.

MOSTEK

Le système de développement MATRIX®
comprend le logiciel et le matériel nécessaire aux programmes d'applications μP Z 80 et 3870. En option, les cartes AIM Z 80 A et AIM 73 permettent l'émulation des μP Z 80 A et des monochips de la série 3870.

National Semiconductor

STARPLEX®
Système de développement modulaire à partir de cartes standard de la série BLC®

Cartes micro-ordinateurs série MD
pour l'élaboration de systèmes pour applications OEM. Elles sont compatibles avec le BUS-STD d'interconnexion sur fond de panier.

GB birépub 935

ANALOG DEVICES

Cartes BLC®
au format SBC 80®
65 cartes et accessoires combinables pour réaliser des systèmes de complexité variable.

Familles de cartes RTI
Compatibles EXORciser, MOTOROLA et BLC de N.S. pour la conversion AD/DA.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 102 du service-lecteurs (page 69)

The International guarantees these ele parameters over the ture range: 0.1% on M 0.2% on Bipolar Logi on Linear, LSI Log

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 103 du service-lecteurs (page 69)

Standard of Quality
ctrical AQLs on all operating tempera-
OS RAMs & ROMs;
c & Interface; 0.3%
ic & other memories.*

*NOTRE PROMESSE :

Le programme INT-STD-123 garantit les niveaux d'AQL ci-après, applicables aux paramètres électriques sur toute la gamme de température spécifiée :

0,1% pour RAM MOS et ROM MOS
0,2% pour C.I. Logiques et d'Interfaces
0,3% pour C.I. Linéaires, L.S.I. Bipolaires et MOS, Mémoires EPROM et Mémoires bipolaires.

Nous avons changé les règles du jeu. Nous pensons que cette industrie a besoin de redéfinir ses niveaux de qualité. Les voici ! Ils sont applicables à partir du 1er avril. N'hésitez pas à nous contacter pour en savoir plus sur le programme INT-STD-123, il est gratuit !

Advanced Micro Devices

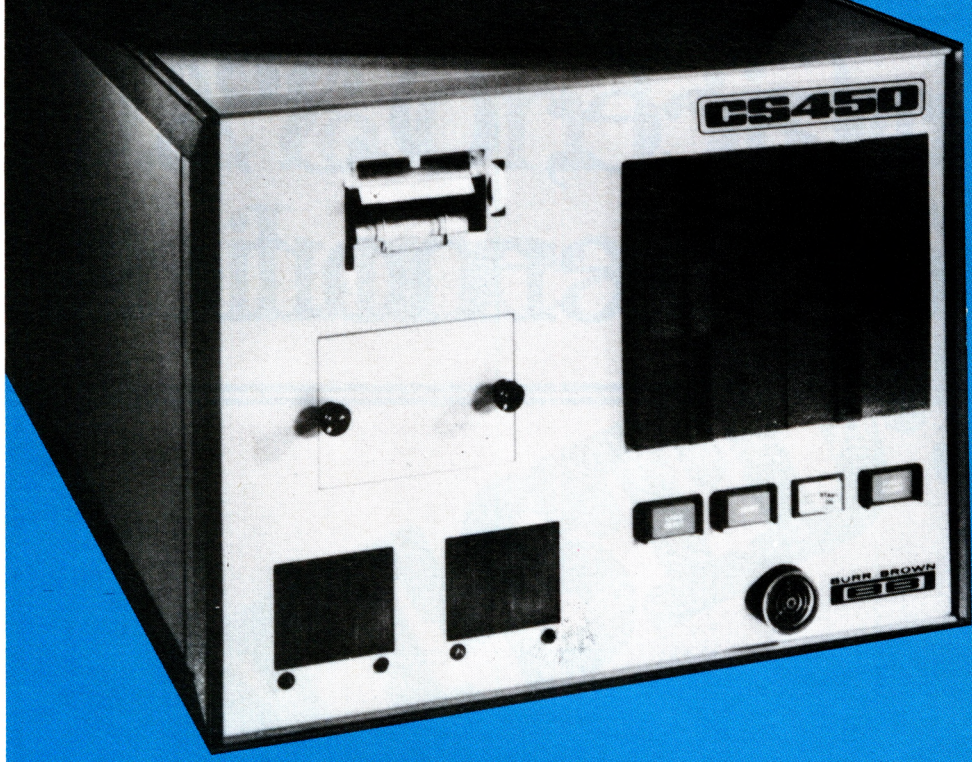
74, rue d'Arcueil - Silic 314 - Immeuble Helsinki - 94588 Rungis Cedex
Tél. (1) 686.91.86 - Télex Admicro 202053

Bureaux à Bruxelles, Cannes, Londres, Milan, Munich, Paris, Stockholm, Stuttgart, représentation et distribution dans les principales villes d'Europe Occidentale.

AMD Stand 75 - Allée G - Bâtiment I AMD Stand 75 - Allée G - Bâtiment I

CS 450

Un système complètement intégré matériel et logiciel facile à utiliser



- **Programmable en BASIC-400**
- **Démarrage automatique**
- **Drivers pour floppy et cassettes incorporées**
- **Imprimante interne**
- **Famille complète d'E/S TMC en indice**
- **Multibus INTEL**
- **Terminal à écran cathodique de 31 cm.**

Si vous renonciez à utiliser des systèmes d'E/S programmables parce que vous les trouviez mystérieux, déroutants et chers, vous aviez raison.
Mais maintenant, c'est beaucoup plus simple, et vous pouvez automatiser vos opérations pour un prix de revient très économique.
Le CS 450 est un système complet d'acquisition de données et de contrôle qui est réellement facile à installer et à utiliser. Il comprend un microcalculateur, une mémoire, des périphériques, des E/S pour les paramètres externes, un interface homme-machine et des moyens de programmation. Sa possibilité de démarrage automatique charge et déclenche vos programmes sans opérateur. Enfoncer une seule touche de fonction envoi une commande préprogrammée au CS 450.
Vous communiquez avec le CS 450 en BASIC-400, un langage direct complet, développé par BURR-BROWN. Ecrivez votre programme en utilisant ce langage interprété, puissant, facile à mettre au point. Communiquez avec le monde réel en embrochant sur le Multibus du CS 450 des cartes d'E/S analogiques et digitales.
Deux minifloppies (en standard) et deux minicassettes (en option) permettent le stockage de programmes et de données.
Une imprimante interne à 40 colonnes est en option.
Un interface pour imprimante Centronics existe en standard.
En option : un écran cathodique de 31 cm et un clavier ASCII complet permet l'interface avec l'opérateur.
Alarme sonore, horloge temps réel et sauvegarde par batterie (option) sont quelques autres particularités de ce système.
Les applications du CS 450 sont plus particulièrement : le contrôle de procédés, l'instrumentation scientifique et industrielle, les systèmes de tests automatiques et d'analyses.

BURR-BROWN

Putting Technology To Work For You

18 avenue Dutartre - 78150 LE CHESNAY - Tél. (3) 954.35.58 - Télex : 696-372 F
AGENCES : LYON - TOULOUSE - RENNES.

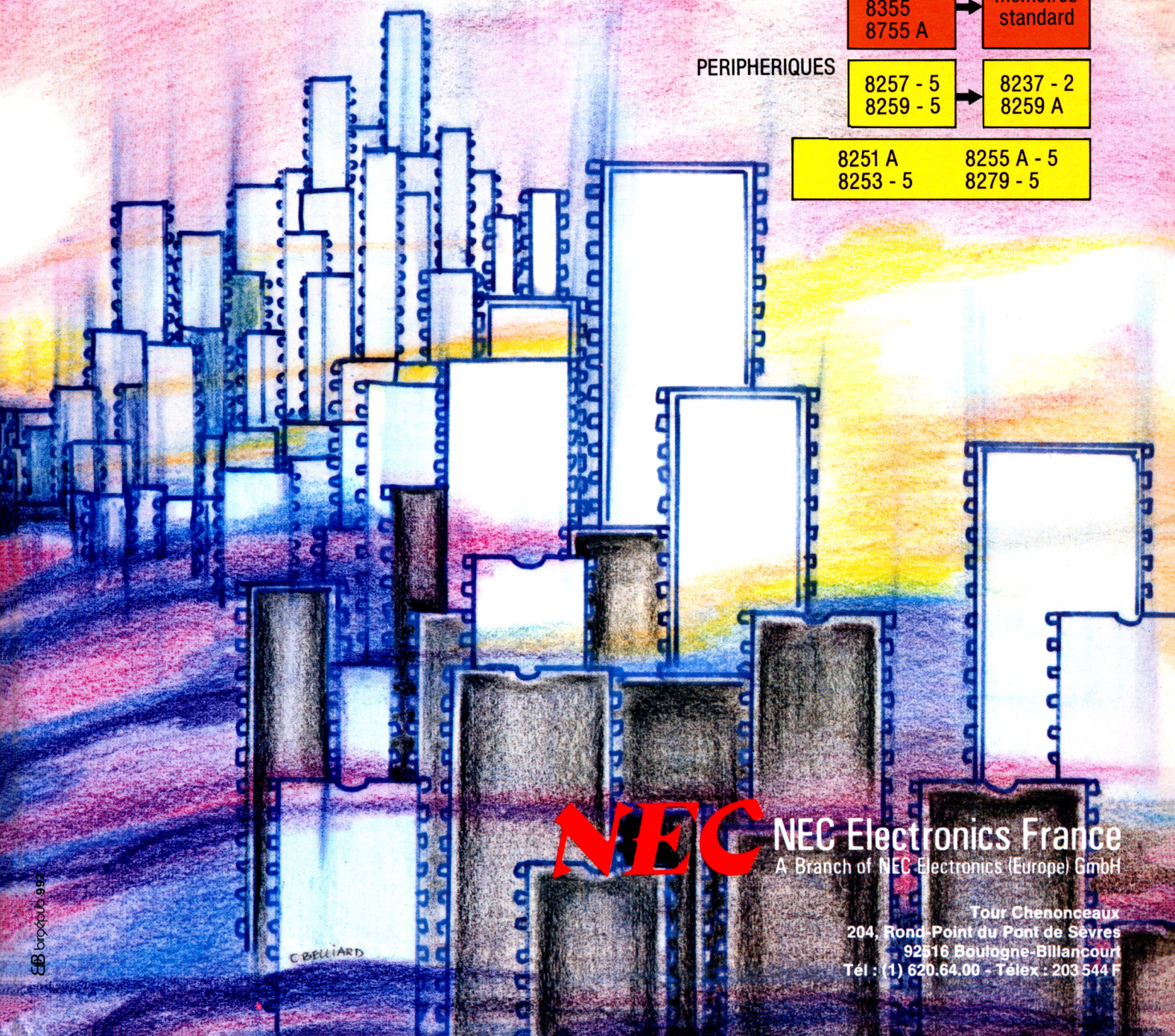
Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 104 du service-lecteurs (page 69)

La nouvelle expansion

MICROPROCESSEURS 16 bits

8086	UNITE CENTRALE 16 BITS
8284	CONTROLEUR D'HORLOGE
8288	CONTROLEUR DE BUS
8289	CONTROLEUR DE BUS MULTIPLE
8282/83	LATCH OCTAL
8286/87	INTERFACE DE BUS OCTAL
8237-2	CONTROLEUR DMA
8259 A	CONTROLEUR D'INTERRUPTIONS

	8 bits	16 bits
CPU	8085 A/A 2 →	8086
		8284 8288 8289
MEMOIRES	8155/-2 8355 8755 A →	mémoires standard
PERIPHERIQUES	8257 - 5 8259 - 5 →	8237 - 2 8259 A
	8251 A 8253 - 5	8255 A - 5 8279 - 5



NEC

NEC Electronics France
A Branch of NEC Electronics (Europe) GmbH

Tour Chenonceaux
204, Rond-Point du Pont de Sèvres
92516 Boulogne-Billancourt
Tél : (1) 620.64.00 - Télex : 203 544 F

ouvrages et documents

LES CHIFFRES-CLES DE L'INFORMATISATION

Editeur : la Documentation Française, 29-31, quai Voltaire, 75340 Paris Cedex 07.

Publié dans la collection « Informatisation et société » sous l'égide du ministère de l'Industrie, cet ouvrage donne, sous trois rubriques principales, quantité de statistiques et de chiffres sur le marché de l'informatique.

PRATIGUIDE ELECTRONIQUE

Editeur : Dunod, 17, rue Rémy-Dumoncel, 75680 Paris Cedex 14.

« Pratiguide électronique » est le titre d'une collection lancée l'an dernier par l'éditeur à l'intention des néophytes ou des amateurs de l'électronique. Près d'une demi-douzaine de livres, à caractère résolument pratique et tous traduits de l'américain, sont aujourd'hui parus : apprivoiser les composants (initiation à leur technologie et leur emploi) ; conquérir la logique (du circuit intégré à l'ordinateur) ; randonnée électronique (des montages pour les loisirs) ; auto montages (des circuits simples pour l'automobile) ; pour tester et mesurer (ou comment réaliser quelques équipements de mesure assez simples). Un prochain titre est annoncé : oser ses circuits imprimés et toujours les réussir.

CONCEPTION D'UN SGBDR

par Stefano Spaccapietra (un volume de 157 pages au format 15 × 23,5).

Editeur : Editions Hommes et Techniques, Tour Chenonceaux, 204, Rond-Point du pont de Sèvres, 92516 Boulogne-Billancourt.

En une dizaine de chapitres, l'auteur analyse ce qu'est un système de gestion de base de données réparties (SGBDR), en définit l'environnement et le schéma global et en montre les conséquences, tant au plan professionnel qu'humain, le livre s'adresse d'abord aux utilisateurs non-techniciens (les aspects techniques ne sont pas très approfondis), mais aussi aux ingénieurs et informaticiens qui veulent s'initier à ce domaine de l'informatique et en évaluer les apports et les conséquences.

BASIC

par Alain Checroun (un volume de 90 pages au format 15,5 × 24).

Editeur : Dunod, 17, rue Rémy-Dumoncel, 75680 Paris Cedex 14.

L'ouvrage qui porte en sous-titre « programmation des micro-ordinateurs » est publié dans la collection « phase formation » et, de fait, après avoir décrit le Basic, ses extensions et étudié la notion de fichiers, l'auteur traite de plusieurs problèmes d'applications diverses.

calendrier

1 au 8 avril

FOIRE DE HANOVRE
Hanovre - Parc des Expositions
Renseignements : Cie commerciale continentale
16, rue Vezelay, 75008 Paris - Tél. 563.68.81

6 au 11 avril

SALON INTERNATIONAL DES COMPOSANTS ELECTRONIQUES 81
Paris - Porte de Versailles
Renseignements : SDSA, 20, rue Hamelin, 75116 Paris - Tél. 505.13.17

6 au 11 avril

INOVA 81 — Cinquième semaine mondiale de l'innovation
Paris - Palais des Congrès
Renseignements : Technoexpo, 8, rue de la Michodière, 75002 Paris - Tél. 742.92.56. Télex 210 550

8 au 10 avril

2e CONFERENCE INTERNATIONALE SUR LES SYSTEMES INFORMATIQUES REPARTIS
Paris
Renseignements : Inria, relations extérieures.
BP 105, 78150 Le Chesnay - Tél. 954.90.20, p. 600

4 au 7 mai

NCC'81 - National Computer Conference
Chicago
Renseignements : AFIPS
210 Summint Avenue, Montvale, New Jersey 0745 (USA)
Tél. (201) 391.98.10

5 au 7 mai

MICRO-EXPO
Paris - Palais des Congrès
Renseignements : Sybex
18, rue Planchat, 75020 Paris - Tél. 370 32 75

19 au 23 mai

INFORA - Salon Régional de l'Informatique
Lyon - Parc des Expositions
Renseignements : Foire Internationale de Lyon. Palais des Congrès, 69459 Lyon Cedex. Tél. (7) 889.21.33 - Télex 340 056

17 au 19 juin

JIIA - XIVes Journées internationales de l'Informatique et de l'Automatisme
Paris - hôtel Méridien
Renseignements : Commissariat général des JIIA.
6, rue Dufrenoy, 75116 Paris - Tél. 504.15.96

8 au 10 septembre

EUROMICRO'81 - 7e Symposium international de microprogrammation et de micro-informatique.
Paris
Renseignements : Euromicro
18, rue Planchat, 75020 Paris - Tél. 370.32.75

21 au 25 septembre

CONVENTION INFORMATIQUE
Paris - Palais des Congrès
Renseignements : Convention informatique
6, place de Valois, 75001 Paris - Tél. 261.52.42

23 septembre au 2 octobre

SICOB
Paris - CNIT
Renseignements : SICOB
6, place de Valois, 75001 Paris - Tél. 261.52.42

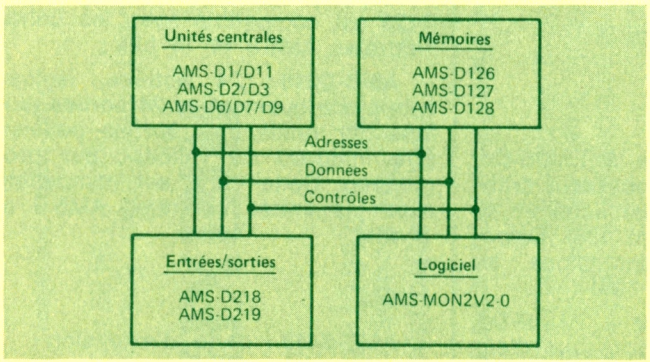
Chaque numéro de « minis et micros » comporte deux **mémofiches détachables,** *l'une est dédiée à une famille de microprocesseurs, l'autre concerne une famille de mini-ordinateurs.*

minis et micros
mémofiches

circuit périphérique
Intel 8255 A

carte mini-ordinateur
Siemens AMS

mémofiche minis micros 49



CARTE MINI-ORDINATEUR

SIEMENS

AMS

La famille AMS est un ensemble de cartes au format double Europe (160 × 233,4 mm). Bâtie autour des microprocesseurs 8085 et 8086, ces cartes sont interconnectées par un fond de panier possédant des connecteurs doubles de deux fois 64 broches. Le dialogue entre les cartes s'effectue par le bus AMS qui est compatible au niveau fonctionnel avec le multibus d'Intel. Le bus AMS comprend deux parties : le bus système et le bus d'extension. Le bus système dispose de tous les signaux nécessaires à des opérations sur 8 bits dans un environnement multimicroprocesseur. Le bus d'extension comprend les extensions d'adresses, de données et de contrôle permettant de constituer des micro-ordinateurs 16 bits.

principales cartes

unités centrales

— **AMS-D1 :** microprocesseur 8085 A ; 4 K octets de Ram statique ; 8, 16 ou 32 K octets d'Eprom ; interface sérielle asynchrone ; 16 entrées/sorties parallèles, programmables individuellement en entrée ou en sortie ; 5 temporisateurs/compteurs d'événements de 8 bits ; un encodeur de priorité d'interruption ;

— **AMS-D2 :** microprocesseur 8085 A ; 4 K octets de Ram statique faible consommation ; 3, 6 ou 12 K octets d'Eprom ; interface sérielle compatible RS 232 C et boucle de courant 20 mA ; 48 entrées/sorties parallèles ; 12 niveaux d'interruption, dont 8 programmables à travers le contrôleur d'interruption 8259 A. L'AMS D2 peut être utilisée aussi bien dans une configuration monoprocesseur que dans un environnement multimicroprocesseur ;

— **AMS-D3 :** identique à l'AMS-D2 avec, en plus, un processeur arithmétique Am 9511 ;

— **AMS-D6 :** microprocesseur 8086 ; 8 K octets de Ram statique ; jusqu'à 16 K octets d'Eprom ; un contrôleur d'interruption 8259 A et 5 compteurs programmables (Am 9513). Possibilité d'extension par connexion de cartes de mémoire et d'entrée/sortie. L'AMS-D6 peut être utilisée aussi bien dans une configuration autonome que dans un environnement multimicroprocesseur (premiers échantillonnages : deuxième trimestre 1981) ;

mémofiche minis micros 49

CIRCUIT PERIPHERIQUE

8 bits

INTEL

8255 A

Le 8255 (PPI) est un compteur parallèle, prévu pour fonctionner avec le 8080 A et le 8085. Il assure l'interface entre l'un de ces microprocesseurs et des périphériques parallèles par deux ou trois bus de 8 bits. Aucune logique externe n'est, en général, nécessaire. La configuration fonctionnelle du PPI est programmée par le microprocesseur pendant l'initialisation du système. Le PPI dialogue avec la périphérie par 24 lignes. Ces lignes comprennent : deux groupes de 8 lignes (canal A et canal B) et deux groupes de 4 lignes (canal C). Ces lignes sont programmables suivant 3 modes : mode 0, mode 1 et mode 2.

signaux de liaison

Le PPI est en relation avec le microprocesseur par un bus de données de 8 lignes bidirectionnelles D_0-D_7, une ligne de sélection $\overline{CS}$, deux lignes de sélection de registres A_0-A_1, une ligne de lecture $\overline{RD}$, une ligne d'écriture $\overline{WR}$, une ligne de remise à l'état initial RESET et, éventuellement, deux broches d'interruption.

lignes d'interface

Le PPI dispose de 24 lignes de liaison avec la périphérie, regroupées en deux groupes de 8 lignes (canal A et B) et deux groupes de 4 lignes (canal C), programmables suivant trois modes à travers le registre de commande.

En mode 0 : les 24 lignes sont programmables en entrées ou en sorties, par groupe de 8 lignes (canal A ou canal B) ou par groupe de 4 lignes (canal C).

En mode 1 : les 8 lignes du canal A ou B sont programmables en entrées ou en sorties. 6 lignes du canal C sont des lignes de contrôle et d'interruption. Les 2 lignes restantes du canal C sont programmables en entrées ou en sorties. Le rôle des 3 lignes de contrôle du canal A ou B sont les suivants : autorisation de chargement du registre de données du canal à partir du microprocesseur (sortie) ou à partir du périphérique (entrée) ; indication de chargement du registre de données ; demande d'interruption du microprocesseur.

En mode 2 : les 8 lignes du canal A fonctionnent en bidirectionnel. 5 lignes du canal C sont affectées au contrôle du canal A. Les autres broches du canal C et les 8 broches du canal B fonctionnent suivant le mode 0 ou le mode 1. Les 5 lignes de contrôle du port A ont les fonctions suivantes : autorisation de chargement du registre de données du canal (2 broches) ; indication de chargement du registre de données (2 broches) ; demande d'interruption du microprocesseur (1 broche). En outre chaque ligne du canal C peut être portée à l'état 1 ou à l'état 0 par programme.

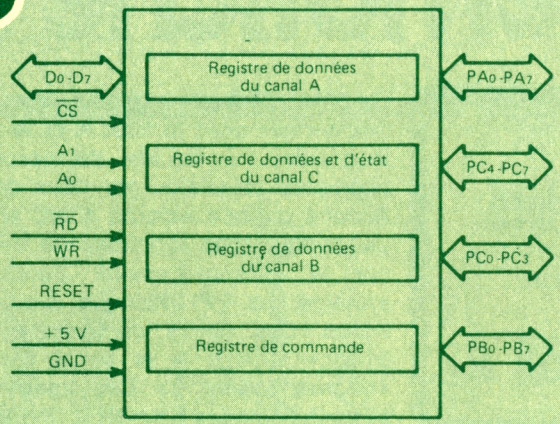
organisation interne

Le PPI a deux registres de données, associés au canal A et B ; un registre de données et d'état, associé au canal C ; un registre de commande de 8 bits permettant de définir la

© *Fiche extraite de « minis et micros » n° 138 - MARS 1981*

8255 A

Organisations externe et interne



Noms des broches	Explications
D_0-D_7	Bus de données
$\overline{CS}$	Sélection du boîtier
A_1, A_0	Sélection d'un registre parmi quatre
$\overline{RD}$, $\overline{WR}$	Sélection lecture, écriture
RESET	Remise à l'état initial
+ 5 V, GND	Alimentation, masse
PA_0-PA_7	Lignes du canal A
PC_0-PC_7	Lignes du canal C
PB_0-PB_7	Lignes du port B

configuration fonctionnelle du PPI. 3 bits (D_2, D_5, D_6) définissent le mode de fonctionnement. Les D_0, D_1, D_3 et D_4 permettent de programmer le sens des broches par groupe de 4 ou 8. Enfin, le bit D_7 est systématiquement à « 1 », lorsqu'il s'agit de définir une configuration en mode 0, 1 ou 2 et à « 0 », lorsqu'il s'agit de choisir l'état (0 ou 1) des broches du canal C.

secondes sources

AMD, NEC, Siemens, National Semiconductor, Texas.

généralités

Technologie	N-Mos
Type de boîtier	40 broches
Alimentation	+ 5 V
Nombre de ports	2 ou 3 de 8 lignes compatibles TTL

architecture

Longueur du mot	8 bits
Nombre de registres	4

AMS

— **AMS-D7 :** semblable à l'AMS-D6, avec, en plus, un coprocesseur arithmétique 8087 (voir mémofiche n° 46 dans Minis et Micros n° 135). Disponibilité ; premiers échantillons au deuxième trimestre de 1981 ;

— **AMS-D9 :** semblable à l'AMS-D6, avec, en plus, un processeur d'entrée/sortie 8089 (voir Minis et Micros n° 130, 131 et 133). Disponibilité : premiers échantillons au second trimestre de 1981 ;

— **AMS-D11 :** semblable à l'AMS-D1, avec des Ram C-Mos au lieu de Ram N-Mos. Possibilité de connecter une batterie de sauvegarde.

extensions de mémoire

— **AMS-D126 :** 4 K octets de Ram C-Mos, organisés en 4 blocs de 1 K octet ; jusqu'à 16 K octets d'Eprom (4 supports) ; batterie de sauvegarde du contenu des Ram disponibles sur la carte. L'AMS-126 peut être configuré à l'aide de strappes en mémoire d'octets ou en mémoire de mots de 16 bits ;

— **AMS-D127 :** semblable à l'AMS-D-126, mais avec 8 K octets de Ram C-Mos ;

— **AMS-D128 :** semblable à l'AMS-D-126, mais avec 8 K octets de Ram C-Mos.

extensions d'entrées/sorties

— **AMS-D118 :** 24 entrées et 24 sorties, isolées opto-électriquement. Les sorties peuvent être inhibées ou validées par programme. La carte AMS-D128 est compatible avec les unités centrales AMS 8 et 16 bits ;

— **AMS-D219 :** 24 entrées, isolées opto-électriquement et 24 sorties isolées par relais. Les sorties peuvent être inhibées ou validées par programme. Cette carte est compatible avec les unités centrales AMS 8 et 16 bits.

divers

— **AMS-S413 :** carte d'extension ;

— **AMS-D524 :** carte à « wrapper » ;

— **AMS-S422 - A3/A4 :** cartes mères de 10 connecteurs ;

— **AMS-S422 - A5/A6 :** cartes mères de 21 connecteurs ;

— **AMS-S-SYS2 :** châssis équipé de 21 connecteurs doubles ;

logiciel

— **AMS - MON2 V2-0 :** moniteur de mise au point pour les cartes micro-ordinateurs AMS D2/D3.

PRINCIPALES CARACTÉRISTIQUES

matériel

Format des cartes	: 160 × 233,4
Rack	: 6 U
Processeurs	: 8085, 8086

logiciel

Moniteur de mise au point.

© Fiche extraite de « minis et micros » n° 138 - MARS 1981

Vous dépendez de la qualité de vos supports de données.

Choisissez la formule MAXELL. Sa fiabilité est exemplaire.

Depuis des années déjà, nous faisons partie des spécialistes de pointe en matière de supports de données.

Une fabrication soignée, une avance technologique certaine, des contrôles de qualité sévères lors de la production et la technique de revêtement spéciale que nous utilisons, nous ont fait une solide réputation dans le monde, chez les fabricants, les O.E.M. et les utilisateurs de matériel.

Principales caractéristiques:

- Revêtement spécial suivant le procédé maxell permettant d'obtenir les meilleures propriétés magnétiques et des résultats d'écriture et de lecture parfaits.
- Etat de surface exceptionnel, garantissant un contact de tête optimal.
- Compatibilité élevée avec tous les systèmes de matériel courants.
- Durée de vie prolongée autorisant un archivage plus sûr.

N'hésitez pas à nous contacter pour en savoir plus.

YREL électronique et informatique
Z.I. Rue Fourny · B.P. 40 · 78530 Buc
Tél.: 3-9 56 81 42 · Telex: 6 96 379 F

maxell® supports de données **la fiabilité**

Maxell Europe GmbH · Emanuel-Leutze-Straße 1 · 4000 Düsseldorf 11
Telefon: 1 94 92 11/59 40 83 · Telex: 8 587 288

Pour toutes précisions : réf. 106 du service-lecteurs (p. 69)

maxell®

RENDEZ-VOUS AU SALON DES COMPOSANTS : Bât. 1 - Stand 157 - Allée 15

Beaucoup de micros 16 bits valent 3.100 F HT*: Seul, celui de Digital réunit autant d'avantages.

Mais oui! Un micro-ordinateur 16 bits économique, construit par Digital.

Digital, qui a créé les ordinateurs PDP-11, célèbres pour leurs performances.

Digital, qui consacre des millions à la recherche et au développement, afin de pouvoir toujours mieux allier la qualité et l'économie.

Le micro-ordinateur à prix mini, à performances maxi.

Un cycle de base de 95 ns, une microprogrammation intégrée, un sous-programme de console ASCII, un vaste choix de cartes enfichables, des kits spéciaux d'interface sont autant de caractéristiques que le LSI-11/2 met à votre disposition pour mener votre projet à bien. En moins de temps, au moindre coût.

8 ko : trop petit?

Le LSI-11/2 peut être utilisé avec 8 ko RAM seulement et croître au fur et à mesure des exigences. Mais, si vous avez besoin d'une capacité mémoire importante, cela ne pose aucun problème à nos micro-ordinateurs étant donné leur souplesse. Le LSI-11/23 peut gérer jusqu'à 256 ko de mémoire RAM, avec, en plus, le calcul en virgule flottante, en double précision, à une vitesse moyenne deux fois et demie supérieure à celle du LSI-11/2. De plus, les deux processeurs sont interchangeables, *sans* qu'il soit nécessaire d'apporter la moindre modification au système.

Des logiciels conçus pour des utilisateurs exigeants.

Il existe une vaste gamme de logiciels performants, de systèmes d'exploitation éprouvés, multitâches, temps réel et exécutifs ; des langages évolués très sophistiqués; des outils de développement spécialisés. Mieux encore! Ils sont tous prêts à être utilisés sur n'importe quel micro-ordinateur LSI-11.

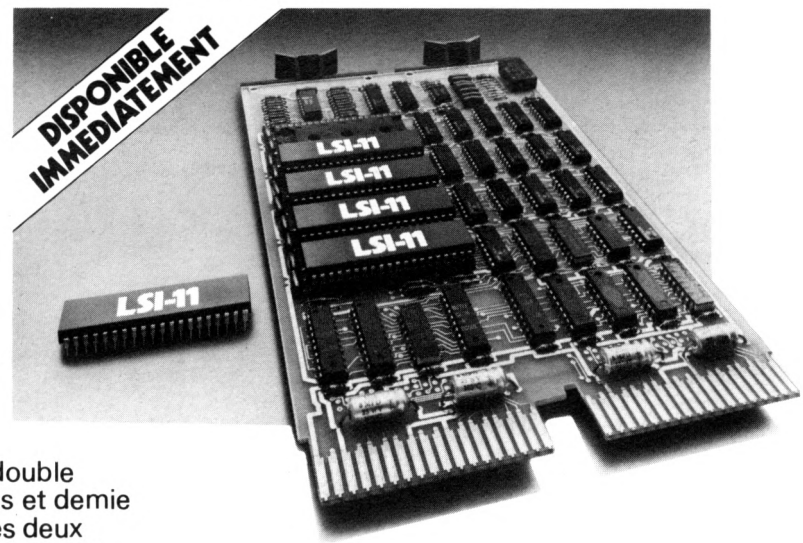
Une adaptation parfaite à vos plans.

Il vous sera facile d'intégrer les LSI-11 de Digital à vos propres systèmes. Il leur suffit d'un espace de 12,7 cm x 21,5 cm. Ils fonctionnent sans problème entre 5 °C et 60 °C.

Vous bénéficierez aussi de l'assistance des spécialistes de Digital dans le monde entier. Et, bien sûr, vous profiterez de tous les avantages qu'apporte la fiabilité bien connue de Digital. Vos propres produits deviendront ainsi plus compétitifs, plus sûrs et connaîtront davantage de succès.

Avec Digital à vos côtés, vous pourrez orienter vos propres coûts de développement *et* concevoir de meilleurs produits.

*Prix unitaire au 01.10.1980 par commande de 200 unités et plus à Digital (3.645,60 F TTC).



digital

NOUS CHANGEONS LA FAÇON DE PENSER DU MONDE.

A renvoyer à : Digital Equipment France, Département du Marketing, 18, rue Saarinen - Silic 225 - 94528 Rungis Cedex. Tél. : 687.23.33. +

Je souhaiterais recevoir des précisions sur la famille des micro-ordinateurs 16 bits LSI-11.

Nom : _____

Fonction : _____

Société : _____

Adresse : _____

_____

Tél. : _____

Application : _____

M.M.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 107 du service-lecteurs (page 69)

VOICI LES NOUVELLES CARTES D'ALIMENTATION.

A.G.D.E. ELEC
L' ALIMENTATIO

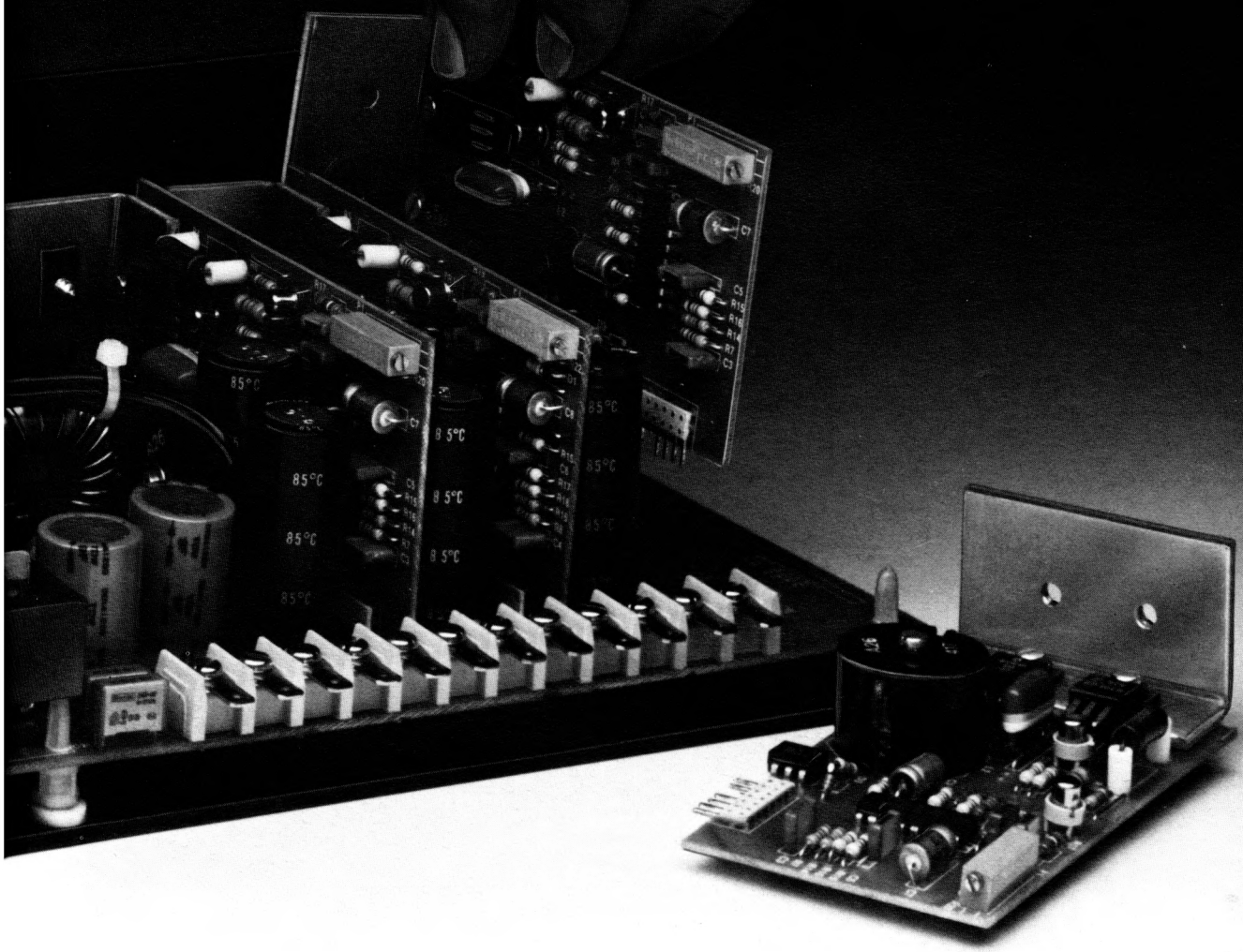
A.G.D.E. Electronique vous propose l'alimentation de l'avenir : l'alimentation à la carte. En effet, avec deux produits de conception entièrement nouvelle, l'ADMS et le CDMS (Alimentation et Convertisseur à Découpage Multisources), A.G.D.E. Electronique vous permet de composer vous-même les sorties de votre alimentation à découpage à haut rendement ou de votre convertisseur continu/continu à découpage.

Cela est aujourd'hui possible grâce à des cartes régulateurs modulaires, compactes et entièrement fonctionnelles qui permettent d'adapter exactement les sorties à vos besoins réels :
nombre de sorties, de 1 à 5, puissance, de 30 à 300 W, tension de sortie, de 0 à ± 30 V.

Et ce, quel que soit votre domaine d'application : informatique, bureautique, télématique, robotique, avec un maximum de fiabilité et de rendement.

A.G.D.E. Electronique, entreprise française

TRONIQUE, N A LA CARTE.



à forte capacité de production d'alimentations à découpage, étudie, développe et fabrique elle-même des produits de pointe pour gagner l'une des grandes batailles de l'avenir : l'alimentation de l'informatique et de la péri-informatique.

A.G.D.E. Electronique : une gamme de produits complète. Alimentations à découpage pour équipement monosource. Convertisseurs continu/continu. Alimentations ballast série. Onduleurs sinusoïdaux.

Pour tout renseignement ou pour recevoir le catalogue A.G.D.E. Electronique, veuillez vous adresser à :
A.G.D.E. Electronique, Direction Commerciale, Tour Gamma B,
193-197, rue de Bercy. 75582 Paris cedex 12
Téléphone : (1) 341.50.22. (1) 346.12.35.
Télex : AGDELEC 212 242 F.

Nom _____
Prénom _____
Adresse _____
Code postal _____
Ville _____

AGDE ELECTRONIQUE

EURO-ADVERTISING LYON 2

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 109 du service-lecteurs (page 69)

GEDIS SYSTEMES:
la maintenance suit...

TRIANGLE CRÉATION

La maintenance des SYSTEMES à MICROPROCESSEURS peut coûter très cher si les procédures et outils ne sont pas adéquats.
La valise M.S.T. résout les problèmes suivants :

- maintenance 1er niveau, par opérateur non spécialisé,
- dépannage des sous-ensembles,
- maintenance logicielle.

Toutes les fonctions nécessaires sont regroupées dans un format portable.
Véritable système de test **temps réel,** la valise M.S.T. est également employée en développement et en production.
Les principales familles de microprocesseurs (6800, 8080, Z80) seront traitées au choix selon 2 méthodes d'émulation différentes :
- émulation classique "in circuit",
- émulation par "connexion parallèle".

Versions disponibles (Janv. 81) : émulateurs "in circuit" 6800 et 6802.

Produit conçu et fabriqué en France.

Démonstration
au Salon des composants
(6-11 Avril 1981)
BATIMENT 1
ALLEE 10 – STAND 116

GEDIS
53, rue de Paris - 92100 BOULOGNE - Tél. : 604.81.70 - Télex : 270 191.

M. ADRESSE : SOCIETE : TEL. :
désire recevoir,
☐ votre documentation MST
☐ le catalogue GEDIS SYSTEMES
☐ la visite d'un démonstrateur
☐ le dossier COURS

mm

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 110 du service-lecteurs (page 69)

Oscilloscope Gould OS 3600 : le 100 MHz universel

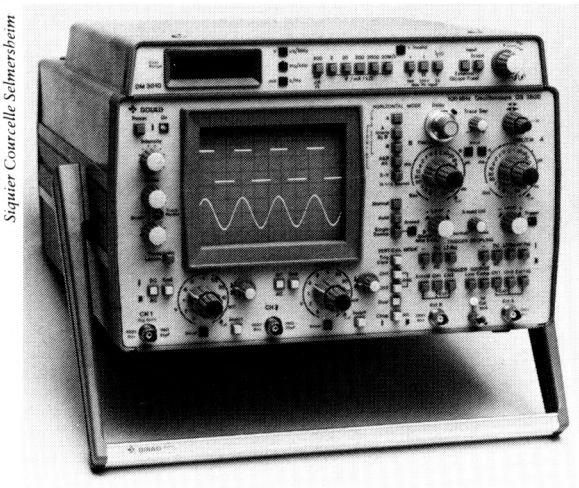
Avec l'oscilloscope OS 3600 de Gould, vous disposez enfin d'un appareil compact, facile à utiliser, de très hautes performances, et véritablement polyvalent.

Sensible et précis

L'OS 3600 est particulièrement apprécié lorsqu'on a besoin d'une très grande sensibilité : c'est en effet le seul qui descende à 2 mV/cm, jusqu'à 85 MHz (cela sur les 2 voies). Bien entendu, la gamme classique de 5 mV/cm couvre toute la bande passante de 100 MHz. Grâce à la compensation automatique de dérive, vous obtenez une référence de zéro qui ne bouge pas, quelles que soient les variations de la température ambiante. Quand on travaille à de telles sensibilités, c'est indispensable.

2 voies, plus une

A ces deux voies s'en ajoute une troisième puisque vous pouvez visualiser le signal de déclenchement interne et externe, vous êtes ainsi assuré d'une parfaite synchronisation et en plus, la visualisation du signal de déclenchement en externe vous offre l'avantage d'un oscilloscope à 3 voies.



Siquier Courcelle Selmersheim

Oscilloscope OS 3600

2 bases de temps totalement indépendantes

Sur l'OS 3600 vous disposez de 2 bases de temps à commandes entièrement séparées, c'est plus pratique, la lecture est plus claire, sans risque d'erreur. Aucune interférence lors de la modification de l'une ou de l'autre.

Jusqu'à 6 traces

En utilisant ces 3 voies et les 2 bases de temps, 6 traces peuvent être visualisées sur l'écran.

Visualisation claire pour signaux complexes

Vous pouvez régler le temps mort au déclenchement : vous évitez ainsi toute confusion produite par les déclenchements multiples sur les signaux complexes.

Synchroniser 2 signaux sans relation de fréquence

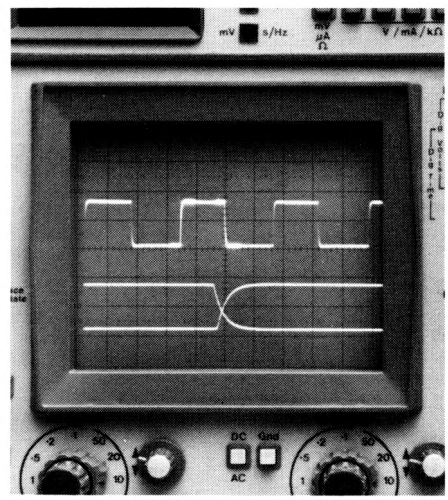
Sur l'OS 3600, vous disposez des possibilités de déclenchement habituelles : seuil manuel, automatique, monocoup, avec le choix classique des sources, interne et externe, sur les 2 bases de temps. Vous disposez en outre d'un fonctionnement composite, par simple bouton poussoir, qui vous permet de synchroniser les traces de 2 signaux non corrélés en alternant le déclenchement sur l'une et l'autre des voies. C'est très utile lorsque vous êtes plus intéressé par la forme des signaux que par leur corrélation précise en temps. Vous obtenez en effet une visualisation d'une stabilité parfaite.

Mesure sur l'écran des amplitudes et des temps

Vous pouvez adjoindre à l'OS 3600 une unité numérique (multimètre DM 3010) et mesurer alors directement les amplitudes, les intervalles de temps et les fréquences sur les signaux observés, avec une très grande précision. Le multimètre peut être utilisé séparément pour mesurer des tensions et des courants continus, des résistances.

En recherche comme en contrôle

Par ses multiples possibilités, par le niveau élevé de ses performances,



Mesure précise d'intervalle de temps par coïncidence.

l'OS 3600 a sa place aussi bien en laboratoire qu'en atelier. Il est utile au chercheur comme au technicien chargé de la maintenance, en informatique par exemple.

GOULD

Gould Instruments SAF
BP 115 - 91162 Longjumeau Cedex
Tél. 16 (6) 934.10.67

M. _____
Société _____
Adresse _____
_____ Tél. _____
Désire recevoir une documentation sur :
☐ Oscilloscopes conventionnels
☐ Oscilloscopes numériques
☐ Tables traçantes XY
☐ Enregistreurs oscillographiques
☐ Testeurs de continuité

MM

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 111 du service-lecteurs (page 69)

Une configuration personnalisée et économique

FACEN électronique

LILLE	NANCY	STRASBOURG	ROUEN	CHALON/SAONE
6, rue Emile Rouzé 59000 LILLE Téléphone **(20) 96.93.07**	Z.I. d'Heillecourt 54140 HEILLECOURT Téléphone **(8) 351.00.05**	Z.I. rue Vauban 67450 MUNDOLSHEIM Téléphone **(88) 20.20.80**	Centre de Gros Boulevard Lénine Téléphone **(35) 65.36.03**	20, rampart St Pierre 71100 CHALON/SAONE Téléphone **(85) 48.23.10**

FACEN SIEGE SOCIAL 110, AVENUE DE FLANDRE WASQUEHAL

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 112 du service-lecteurs (page 69)

actualité

l'essentiel

☐ **Grande première pour Digital Equipment au Printemps Informatique :** *l'autre n° 1 vient de présenter un PDP 11-24 qui constitue le nouveau bas de gamme de la série. Deux fois plus puissant que le 11-04, le nouveau mini de DEC serait d'environ 25 à 30 % moins cher que le 11-34 dont il aurait 90 % des performances. Annoncé avec un prix de l'ordre de 70 000 FF en version de base, et pouvant supporter jusqu'à 1 M octet de mémoire, le 11-24 est compatible logiciellement avec tous les minis de la quatrième génération de DEC, mais il utilise l'Unibus à la différence du 11-23 qui exploite le Q-Bus.*

☐ **Remise en question de l'accord MHS-Intel ?** *Selon une déclaration faite par Gordon E. Moore — le « patron » d'Intel — à un magazine américain le 9 mars dernier, tout serait à nouveau remis en question, les pouvoirs publics français ayant ajouté des préalables* **« rendant l'accord impossible ».** *Il aurait été demandé à Intel de s'engager financièrement dans cette « joint venture » à hauteur de 40 millions de dollars, ce qui a toutes les allures d'un non diplomatique. Pour le moment, les ex-futurs partenaires et les pouvoirs publics ne font aucun commentaire officiel sur cette affaire, encore que chez Matra une évidente « amertume » transparaisse. En principe, un communiqué officiel devrait être publié prochainement pour faire le point de la situation.*

☐ **Rockwell abandonne le marché civil des mémoires à bulles :** *estimant que ce marché ne « décolle » pas suffisamment vite, Rockwell a décidé de s'en retirer en continuant néanmoins à travailler vers les marchés militaires qui ont, à court terme, un avenir plus prometteur si l'on en croit le fabricant. La décision a surpris tout le monde d'autant que Rockwell était bien placé technologiquement, comme en témoignent les accords récemment passés avec Motorola qui va poursuivre tout seul ses recherches. On s'attend d'ailleurs à ce que Motorola annonce une MBM de 1 M bit dans un proche avenir (fin 1981 ?).*

☐ **Control Data, Zilog et la maintenance :** *la nouvelle a été annoncée au Printemps Informatique, Control Data assurera dans le cadre du contrat « Third Party » la maintenance des micro-ordinateurs de la série MCZ de Zilog ainsi que celle du réseau local Z-Net.*

Les microprocesseurs à l'ISSCC 81 : les 32 bits en vedette

de notre envoyé spécial

L'International Solid State Circuits Conference (ISSCC) a tenu ses assises à New York à la mi-février et tous les observateurs s'accordent pour dire qu'elle a tenu ses promesses quant à son intérêt. Le fait est que les conférences étaient suivies attentivement par une foule nombreuse qui, dans certains cas, a témoigné bruyamment sa satisfaction. N'ayant pas le don d'ubiquité, nous nous sommes limités aux seules conférences ayant trait aux microprocesseurs et aux mémoires à semiconducteurs.

Incontestablement, l'ISSCC 81 aura été, parmi les 28 éditions de cette manifestation organisée par l'IEEE, une des plus intéressantes, surtout dans le domaine de la micro-informatique. Le succès a peut-être même dépassé les espérances des organisateurs (on parle de 2 000 participants) de sorte que pour certaines conférences on reconnaissait les « lève-tôt » au fait qu'ils étaient assis.

En trois jours, 82 conférences proprement dites — réparties sur quinze sessions — ont été prononcées et une dizaine de tables rondes (informal discussion) ont été tenues sur tous les sujets intéressant les circuits à état solide.

Les Japonais omniprésents...

Si on fait le décompte des conférences par nationalités, on remarque que les Américains arrivent naturellement en tête, mais surtout que les Japonais ont présenté 23 conférences, soit près du double par rapport à tous les Européens réunis. Encore plus significatif, certaines sessions comme celles consacrées aux Ram statiques ou à la technologie (Advanced Process Technology) étaient pratiquement japonaises (quatre conférences sur cinq pour les Ram et quatre sur six pour la technologie).

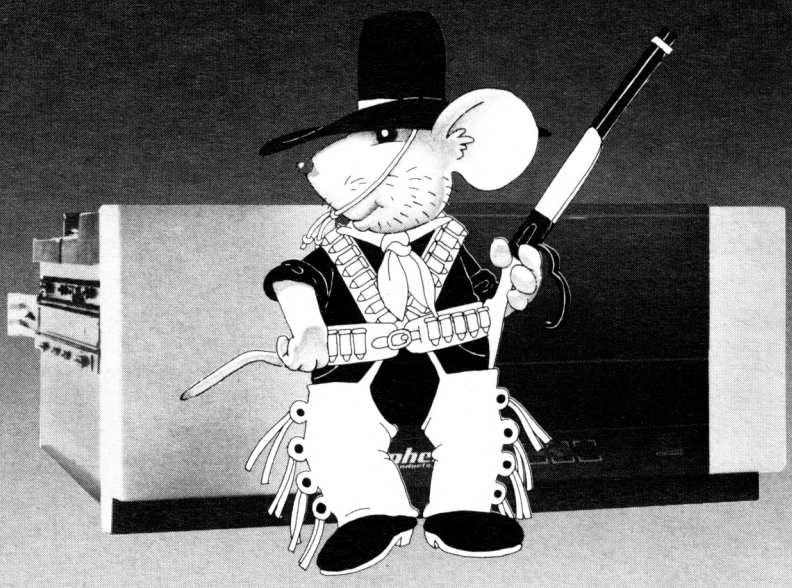
Trois conférences seulement sont à mettre à l'actif de la participation française : deux pour Thomson-CSF avec un amplificateur vidéo HT pour TV couleurs et un amplificateur FET (150 MHz à 16 GHz) ; une pour le LEP de Limeil-Brévanne avec un circuit à décalage de phase en bande X (Mesfet en arséniure de gallium). Aucune conférence française dans les sessions consacrées à la logique (Efcis aurait pourtant pu présenter très honorablement son coprocesseur graphique) ni dans les circuits de télécommunications (alors que les Japonais présentaient trois conférences sur sept).

L'Allemagne est à peine mieux lotie que la France : cinq conférences dont trois pour Siemens (notamment sur un amplificateur large bande à l'As Ga) et deux pour des universitaires (avec en particulier la présentation d'une Ram autotestable).

Les microprocesseurs 32 bits

Lors de la séance d'ouverture, Jérome J. Suran de General Electric devait conclure dans sa conférence intitulée « La poussée technologique dans la nouvelle ère de l'électronique » que « *l'acceptation par le public du nouveau monde créé par l'électronique sera soumise à sa transparence* (celle de l'électronique) *et non à sa programmabilité* ». Or paradoxalement (ce n'est un paradoxe ni pour les électroniciens ni pour les informaticiens) un circuit est d'autant plus « transparent » pour le public qu'il est plus complexe intérieurement. L'iAPX 432 d'Intel est dans le droit fil de cette pensée — comme nous l'avons vu dans nos numéros 135 et 137 — puisqu'il intègre au sein même du silicium le cœur du système d'exploitation, ce qui n'est pas une mince ▶

Sauvegarde et munitions de rechange pour Winchester



Microstreamer **Cipher**

Le Microstreamer est un médium de stockage sur bande 1/2 pouce, très économique, de faible encombrement et de grande capacité (40 Moctets formatés).

Il est doté d'un système de chargement automatique et de 2 vitesses autorisant deux fonctions :

– à 100 ips, c'est un dispositif idéal de sauvegarde et d'entrée/sortie pour disques fixes, avec formateur incorporé (interfaçage industriel) et compatible ANSI et IBM (9 pistes 1 600 Bpi-PE).

– à 25 ips, c'est un dérouleur classique, très économique et connectable sur tout système (PDP 11, LSI 11, Nova, Intel, S100, IEEE 488 ainsi qu'en RS 232).

BAT-BACHELIER

METROLOGIE

L'avance technologique, le support, le service

PARIS : Tour d'Asnières 4, avenue Laurent Cély. 92606 Asnières cedex. Tél. : 791.44.44.. Télex : 611 448 F

LYON : Immeuble Britannia 20, bd Eugène Deruelle. 69003 Lyon. Tél. : (7) 895.30.45.

RENNES : 24, avenue de Crimée. 35100 Rennes. Tél. : (99) 53.13.33. Télex : JB SERVI 740 084 F

CIPHER. Veuillez m'envoyer votre documentation complète, ou prendre contact avec moi.

Monsieur _____ Société _____

Adresse _____

_____ Tél. _____

MIN MIC

Pour toutes précisions : réf. 113 du service-lecteurs (p. 69)

affaire. Aucun autre constructeur n'est allé aussi loin qu'Intel dans cette voie, mais déjà plusieurs 32 bits ont été présentés.

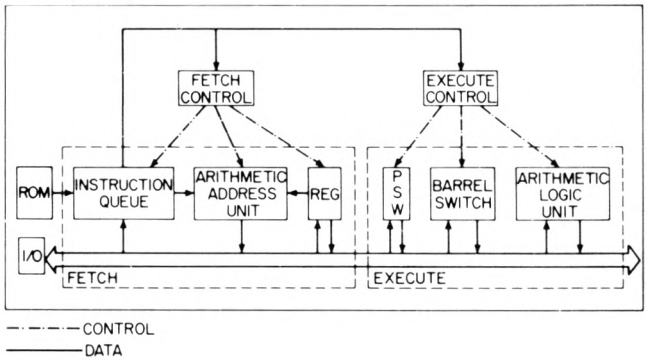
Hewlett Packard a créé la surprise en annonçant un microprocesseur 32 bits, représentant l'équivalent de **450 000 transistors sur un seul chip** réalisé au moyen de procédés photolithographiques avancés. Le chip est microprogrammé (Rom de 9 K mots de 38 bits) et fonctionne à une fréquence d'horloge de 18 MHz (temps de cycle de 55 ns).

La Rom de microcode est adressée par un jeu de registres 13 bits formant une pile de séquencement (SEQ) ; les micro-instructions, qui contiennent un champ de 6 bits pour définir 55 qualificateurs (sélectionnés par un multiplexeur de test conditionnel), sont décodés par un PLA qui pilote les lignes de commande appropriées pour exécuter la micro-instruction prescrite. Les interactions entre multiplexeur de test (TST MUX), PLA et registres de séquencement permettent les sauts conditionnels, les branchements et les appels de sous-programme.

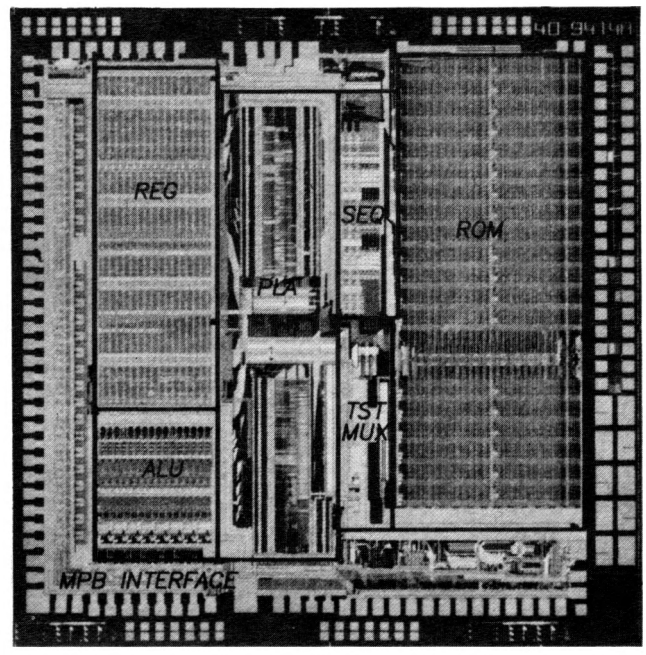
La pile est constituée par 28 registres de 32 bits et le jeu d'instructions, nettement orientée vers elle, est très puissant : transfert de données au niveau du bit, de l'octet, du demi-mot, du mot ou du double mot entre mémoire et sommet de pile ; instructions arithmétiques et logiques pour entier 32 bits ou 64 bits en virgule flottante (multiplication en virgule flottante sur 64 bits en 10,4 µs) ; instructions particulières pour l'aide au développement du système d'exploitation ; etc.

Une technique « pipeline » à trois niveaux est utilisée pour accroître les performances de l'unité de traitement : en même temps qu'une instruction est exécutée dans le CIR (Current Instruction Register), la suivante est décodée dans un NIR (Next Instruction Register) et la troisième est prise en mémoire puis placée dans un PIR (Prefetch Instruction Register). Le cycle total d'exécution d'une micro-instruction prend trois cycles d'horloge, mais grâce à cette technique « pipeline » qui permet le chevauchement de micro-instructions séquentielles, la vitesse d'exécution nette de chacune d'elle n'est que d'un cycle d'horloge. Des prototypes de ce microprocesseur (qui ne sera pas commercialisé, Hewlett Packard le réservant à ses propres produits) ont déjà été réalisés avec succès. On peut donc s'attendre à ce que HP annonce dans un avenir proche un mini 32 bits.

Les Bell Laboratories se sont attaqués eux aussi à un microprocesseur 32 bits, mais réalisé en technologie C-Mos, et, du point de vue de l'utilisateur, visant à supporter la compilation de langages haut niveau en ce qui concerne à la fois le code-espace et le temps d'exécution ; de



Ci-dessus, l'architecture interne du 32 bits des Bell Laboratories avec ses deux blocs de commande (fetch et execute control) ; les instructions en attente d'exécution sont présentes dans un registre « instruction queue ».



Ci-contre, vue de la puce du 32 bits de Hewlett-Packard avec sa grande surface de Rom à droite ; la puce supporte l'équivalent de 450 000 transistors.

plus, il présente des caractéristiques propres au support d'un système d'exploitation. Son jeu d'instructions très puissant (transfert de blocs de mémoire à mémoire en une seule instruction par exemple) est totalement orthogonal (n'importe quel code opératoire peut être utilisé avec n'importe quel descripteur d'opérande) et ses modes d'adressage sont très complets (une quinzaine de modes au total).

Architecturalement, l'unité centrale est structurée en deux blocs, l'un (fetch control) qui gère les interactions avec la mémoire externe pour la recherche des instructions, l'autre (execute control) qui commande la manipulation et le traitement des données.

Actuellement, les Bell Laboratories en sont à la troisième phase de l'implantation sur silicium au cours de laquelle les études portent sur la réduction des dimensions (dans la phase 2, le chip mesurait 10,5 x 13,9 mm pour 100 000 transistors) et sur la vitesse de fonctionnement (on espère atteindre une fréquence d'horloge interne de 32 MHz générée par la combinaison logique de signaux d'horloge 8 MHz). D'après les conférenciers, les performances de ce microprocesseur seront voisines de celles des mini-ordinateurs 32 bits actuels.

National Semiconductor Corp. a présenté son NS 16032 comme le premier d'une famille 16/32 bits capable de supporter des extensions de logiciel transparentes grâce à l'utilisation de processeurs esclaves. C'est ainsi qu'avec une MMU, baptisée NS 16082, il pourra accéder à une mémoire virtuelle. Le microprocesseur est enfermé dans un boîtier 48 broches et comporte un bus multiplexé avec respectivement 24 et 16 bits d'adresses et de données externes. Par contre, les bus internes sont bien de 32 bits. Le 16032 exploite lui aussi une technique « pipeline » à trois niveaux, qui lui permet d'exécuter une micro-instruction en 100 ns. Le microcode est constitué par 1 300 mots de 18 bits y compris 127 mots pour des routines d'auto-test.

Des microprocesseurs originaux

Plusieurs autres microprocesseurs ont également été présentés : Digital Equipment avec 16 bits en N-Mos comportant 13 000 transistors (on est tenté de dire seulement !) ; Intersil avec un 4 bits en C-Mos avec E/S analogiques, orienté vers les applications médicales ; Hitachi et Toshiba avec des produits qui méritent quelques commentaires.

L'originalité du microprocesseur Hitachi tient au fait qu'il comporte une **Prom effaçable électriquement** (E^2 prom) ce qui offre naturellement de grandes facilités pour le développement et la mise au point de programmes. C'est un microprocesseur 8 bits orienté vers les applications « grand public » (TV, radio, automobile par exemple) dont la réalisation soulève plusieurs difficultés : grandes différences entre vitesse d'écriture/lecture de la mémoire programme (500 ms/5 ms) et temps de cycle (5 µs) ce qui nécessite des registres tampons ; application d'une tension de 25 V pour l'effaçage de l'E^2 prom ce qui pourrait pertuber le fonctionnement sans dispositions adéquates (élévation de certaines zones à 20 V pour respecter la d.d.p. de 5 V aux endroits « sensibles »). Le temps de rétention dans l'E^2 prom est évalué à une dizaine d'années et elle peut supporter 10^4 cycles d'effacement/écriture, et un nombre illimité de cycles de lecture. Le microprocesseur mesure 6,04 x 5,91 mm et comporte environ 30 000 transistors. La consommation est de 900 mW.

L'originalité du microprocesseur de Toshiba réside dans la combinaison des technologies ; c'est un 16 bits réalisé en C-Mos/N-Mos SOS (silicon on saphir). En fait, le constructeur exploite la N-Mos pour les logiques compliquées et la C-Mos pour les inverseurs simples et les circuits de pilotage. Ce faisant, il gagne à la fois en consommation et en densité d'intégration. En effet, en plus de ses avantages intrinsèques (faible consommation, haute immunité au bruit, puissance de pilotage élevée), la C-Mos/SOS conduit à des portes logiques de petite taille lorsqu'elles sont à entrée unique ; en revanche, les portes logiques à entrées multiples sont plus petites lorsqu'elles sont réalisées en N-Mos.

Cette combinaison des technologies permet d'obtenir des performances tout à fait honorables pour une faible consommation : puissance dissipée 0,6 W ; temps de cycle 300 ns permettant une multiplication 16 x 16 bits en 1,2 µs par exemple. La taille de la puce qui représente l'équivalent de 12 000 portes logiques approximativement est de 6,66 x 7,46 mm, ce qui, en tout état de cause, ne constitue pas une densité d'intégré très élevée.

*
* *

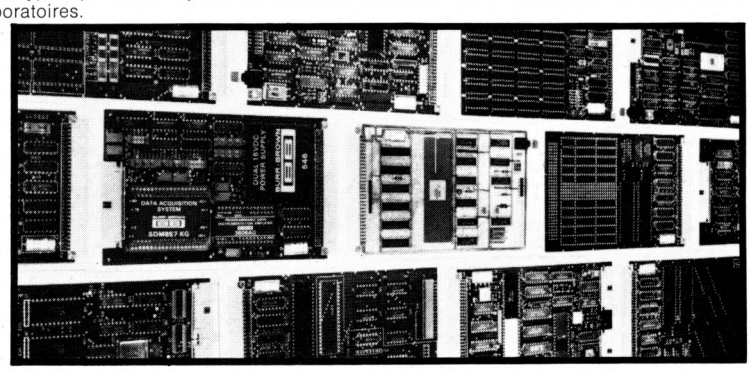
Nous reviendrons prochainement sur d'autres aspects de l'ISSCC 81 et notamment sur la partie « mémoires » qui a fait elle aussi l'objet de plusieurs communications fort intéressantes.

Roger Carrasco

Gespac

LE BUS G64
POUR VOTRE FORMAT EUROPE

UNE GAMME EVOLUTIVE DE PLUS DE 40 CARTES
pour vos applications industrielles :
prototypes, petite et moyenne série, contrôle de processus, automatisme, robotique, tests, laboratoires.



MODULES PROCESSEURS
6800, 6802, 6809, 68000, Z 80,

MODULES MEMOIRES
GES RAM 1 64 K x 8 dynamique
GES RAM 2 N N-MOS statique 16 K x 8
GES RAM 2 C C-MOS statique 16 K x 8
GES RAM 3 S RAM dynamique 32 K x 8
GES RAM 3 P RAM dynamique 32 K x 9

Universelles :
MEM 1 RAM EPROM 32 K x 8
MEM 2 RAM EPROM 32 K x 16

MODULES INTERFACES
GES SIO-1 Module double interface série
GES PIA-1 Module double interface parallèle 2 x 16 E/S
GES ADC-1 Module d'acquisition de données 16 canaux, 12 bits,
GES ADC-1A Version avec amplificateur programmable
GES FDC-2 Module contrôleur de disquette
GES YDU-3 Module de visualisation alphanumérique
GES SBC-1 Module contrôleur de périphérique intelligent
GES CNX-1 Module interface centronix
GES INP-1 Module 32 entrées industrielles isolées par optocoupleur
GES OUT-1 Module 32 sorties industrielles isolées par optocoupleur

Des systèmes pour développer vos applications industrielles en format Europe
GESCOMP 740 2 x 80 K octets, 2 x 145 Ko, 2 x 290 Ko
GESCOMP 750 2 x 500 Ko, 2 x IMo
et des logiciels disponibles
GESDOS, GESEDIT, GESASM, GESPRG, GESBUG, GESBASIC, GESXASM

ERN
Le Réalisme de l'Avenir
DÉPARTEMENT SYSTÈMES ET PÉRIPHÉRIQUES. Tél. 956.00.11
237 rue FOURNY / ZA de BUC / 78530 BUC / Télex : 698627 F

SALON DES COMPOSANTS ÉLECTRONIQUES
ALLÉE 11 STAND 62

MEXIM 224

Pour toutes précisions : réf. 114 du service-lecteurs (p. 69)

actualité

Objectifs ambitieux à la mesure de R2E qui annonce le Micral 80-55

Réunis pour la présentation du dernier né de la gamme Micral, Truong Trong Thi, président-directeur général de la firme d'Orsay, envisage une progression importante pour les années à venir et prévoit d'atteindre le chiffre de dix mille micro-ordinateurs fabriqués en fin 1981.

Dix ans après sa création, par son actuel président-directeur général, R2E, filiale de Cii-HB depuis deux ans, propose à sa clientèle OEM deux séries de micro-ordinateurs 8 bits : l'une, sous forme de systèmes avec une gamme de matériels tant monopostes (Micral 80-20 à 80-40) que multipostes (Micral 80-50 à 80-70) et, l'autre, commercialisée en cartes (série 2).

Les faits marquants de l'année écoulée, qui s'est terminée par un chiffre d'affaires de 71,9 millions de francs français (plus du double de 1979 qui était de 35 millions), sont représentés par un certain nombre de nouveaux produits et de succès. Parmi les premiers, notons le Questar M porté au catalogue de la maison mère et le Micral 80-21 D incorporant le disque Winchester 5,25 pouces de Seagate, désormais fabriqué par Cii-HB à Belfort. Pour les succès enregistrés, nous citerons les huit cents systèmes 80-22 pour l'éducation nationale, le contrat de 15 à 20 millions de francs remporté par l'équipe créée en 1980 pour la commercialisation de produits de gestion d'agences bancaires, mais également les réussites à l'étranger et notamment aux Etats-Unis, à travers « R2E of America » où une décision d'investir importante a été prise.

Un carnet de commandes de 120 millions de francs

Composé à parts égales de commandes émanant de la France et de l'étranger, ce carnet devrait permettre à R2E d'atteindre en production les dix mille micro-ordinateurs (3 000 en 1980) et, au minimum, un chiffre d'affaires du double de celui de 1980.

Pour la fabrication, R2E utilise les moyens dont dispose Cii-HB. D'ores et

déjà, les Micral 80-21 et 31 sortent de Belfort et sont testés et expédiés d'Orsay.

Au plan commercial, le réseau actuel de soixante distributeurs sera élargi et la couverture de la maintenance sera renforcée grâce à de nouveaux centres régionaux.

Le Micral 80-55, monoprocesseur multiposte, multilangage

Comme ses prédécesseurs, le 80-55 est un produit de l'équipe de développement « maison » qui ne compte pas moins de cinquante personnes sur un effectif global de deux cents. Le budget en R et D est légèrement inférieur à 10 % du chiffre d'affaires.

Les matériels restent architecturés autour de microprocesseurs 8 bits, bien que R2E ait déjà développé une application industrielle avec des composants 16 bits pour des raisons de vitesse de calcul. Il n'en reste pas moins que la société qui travaille sur ces nouveaux microprocesseurs est prête à les utiliser lorsque les 8 bits ne suffiront plus pour la gestion.

Le Micral 80-55, bâti autour du microprocesseur Z 80 de Zilog est entièrement compatible avec les autres matériels du constructeur. Il dispose d'une mémoire de 32 K octets et peut supporter jusqu'à quatre postes équipés de 16 à 32 K octets de mémoire chacun. Son système d'exploitation Prologue dispose de tous les langages qui lui sont associés (Bal, Basic interpréter et compiler, Fortran IV, Cobol, Microtexte, LSE). Deux disques amovibles de 10 M octets ou deux de 20 M octets (un fixe et un amovible), une bande magnétique de 600 pieds en 1 600 bpi et deux imprimantes de 45 cps à 200 /300 lpm peuvent être connectés. Il reçoit, en outre, deux unités de disquettes de 140, 256 ou 600 K octets chacune. □

De nouveaux produits renforçant l'orientation «systèmes OEM » de Plessey Peripheral Systems

A l'occasion de la sortie des systèmes Syst-13 VL, Syst-23 VTJ, Syst-23 VZJ et du « Cobol plus », les dirigeants français de la firme anglaise confirment le virage pris en 1977 en faveur des systèmes OEM et mettent l'accent sur le service et la maintenance de leurs produits.

Après bientôt dix ans d'existence, Plessey Peripheral Systems n'a pas modifié le but de son activité : la fabrication de produits compatibles et leur commercialisation sur le marché OEM. Après avoir débuté à Irvine aux USA avec les mémoires à ferrites et à tores (ces dernières ne contribuent plus aujourd'hui qu'à 20 % de ses ventes de mémoires), la firme anglaise avait petit à petit élargi ces productions aux compatibles additionnels (mémoires Mos, périphériques). Depuis 1977, la société met l'accent sur les systèmes complets, intégrant autour des unités centrales DEC de bas et milieu de gamme, des matériels et logiciels Plessey, ou des périphériques d'autres constructeurs (unités de disques, imprimantes) pour lesquels elle réalise les interfaces et les contrôleurs.

Cette activité systèmes représente aujourd'hui, en Europe et en France, 50 % du chiffre d'affaires (60 % aux USA), et cette part devrait s'accroître très rapidement, puisque, selon Jean-Claude Yagué, directeur général de PPS-France, *« l'activité de la société sera entièrement tournée vers les systèmes dans les années 1982/1983 ».*

Les clients OEM de Plessey

Le choix par un client OEM d'un système comportant des compatibles peut tenir à de nombreux facteurs : en plus des raisons de coût et de délai habituellement signalées pour ce type de matériel, les systèmes proposés peuvent comporter des configurations non proposées par Digital Equipment et offrant des possibilités techniques originales. Les utilisateurs peuvent également être sensibles aux différences qui peuvent exister dans le logiciel de base : ainsi, dans les nouveaux produits que Plessey introduit actuellement, figure un Cobol, baptisé « Cobol plus », qui n'est autre que le Cobol standard Ansi 74 ; alors que DEC ne propose qu'un Cobol « maison », la version « plus » normalisée de Plessey assure une meilleure portabilité des applications (compatibilité avec IBM, NCR, Univac, etc.) ce qui ne manquera pas d'intéresser les sociétés de service. Rappelons que, du point de vue des langages, Plessey offrait déjà l'avantage du Dibol, dérivé simplifié du Cobol ; un traducteur de Dibol en « Cobol plus » sera disponible courant 1981 pour les utilisateurs qui souhaiteraient la conversion de leurs applications.

En proposant dans ses systèmes des réponses mieux adaptées (matériel et logiciel) à certains créneaux d'utilisateurs, Plessey s'adresse aujourd'hui à une clientèle OEM que les responsables de la filiale française classent en trois types : la clientèle des « universitaires », demandeurs assez stables de matériels compatibles DEC et des systèmes d'exploitation correspondants ; les « OEM techniques » (secteur dont l'importance relative dans les ventes de Plessey a diminué de 35 % en un an), qui recherchent des périphériques compatibles ou des systèmes complets pour des applications industrielles, comme Schlumberger pour ses plates-formes de recherche pétrolière ; enfin, l'« OEM commercial », tourné vers les activités de gestion des petites sociétés au travers des SSCI. Ce dernier secteur, qui représente aujourd'hui 10 % du chiffre d'affaires européen, est en forte expansion, et devrait amener un élargissement du champ d'activité de Plessey à d'autres standards que ceux de DEC (NCR par exemple).

On peut dans ces conditions se demander pourquoi Plessey ne fait pas un pas de plus en proposant dans ses systèmes une carte unité centrale de sa fabrication ; en effet, dans tous les systèmes proposés, qui vont du Syst-2 VX construit autour du LSI-11/2 jusqu'au Syst-44 construit autour du PDP 11/44, l'unité centrale est de fabrication DEC. La principale raison, qui est aussi un argument commercial, est l'assurance pour les systèmes compatibles de rester en phase lorsque DEC apporte des modifications à son unité centrale ; les dirigeants de Plessey Peripheral Systems, issus presque tous de DEC et dont la maison-mère (le groupe anglais Plessey, qui comprend 48 000 personnes et développe des systèmes de télécommunications, d'électronique, des radars, etc.) est le dixième client de DEC, n'envisagent donc pas de concurrencer le numéro un des mini-ordinateurs sur le terrain des unités centrales. Ils préfèrent se démarquer en offrant de nouveaux systèmes aux utilisateurs, apportant par la même occasion de nouveaux débouchés aux activités de fabrication de compatibles de leur firme. ▶

AUCTEL
37, rue Gay Lussac
92320 CHATILLON

CATALOGUE COMPLET
DISPONIBLE

Département
DATA-SYSTEMS
Tél. : 736.87.00
Télex 202 878 F

Orienté sur les ventes OEM, ce département assure la commercialisation et le Service Après Vente de PÉRIPHÉRIQUE et SYSTÈMES COMPATIBLES.

SALON DES COMPOSANTS - PAVILLON USA - STAND 3 - ALLÉE HJ 9

AXIOM **IMPRIMANTES**
Alphanumériques et Graphiques
A Impact — Papier Ordinaire 80/96/132 colonnes
Sans Impact — Papier électrosensible 20/40/80 colonnes
IMP1-IMP2 — EX801-EX820

MOSTEK. MEMORY SYSTEMS
MÉMOIRE COMPATIBLE DEC® DATA GENERAL
MÉMOIRE UNIVERSELLE : OEM
Carte Mémoire PDP11-44

Chrislin Industries, Inc.
CARTES MÉMOIRES COMPATIBLES pour MICRO-ORDINATEUR
LSI 11® : 128 KØ à 256 KØ carte DUAL
INTEL : Multibus 64 KØ à 512 KØ
MOTOROLA : Exorciser 16 KØ à 64 KØ
BUS 100 : 16 KØ à 64 KØ

Anadex
IMPRIMANTES
Alphanumériques et Graphiques
DP 9000/9001 DP 9500/9501 - 80 et 132 Colonnes Grande Largeur
- 50 à plus de 200 l/mn - 150 à 200 CPS Bi-directionnelle optimisée.
- 96 caractères ASCII accentuation, minuscules en dessous de ligne.
- Entraînement par tracteur régl. - Papier Ord. 1 Original + 5 Copies.
- 3 interf. stand. RS232C - CL 20 - 60 mA et parallèle - Protocol DEC ®.
- Robuste, durée de vie de la tête d'impr. : 650 millions de caractères.

SCANBE
DIVISION OF ZERO CORPORATION
CHASSIS POUR CARTES MICROPROCESSEURS et CIRCUIT D'INTERFACE
COMPATIBLE CARTES
SBC - INTEL - MOTOROLA
ZILOG - NS

Printer One® IMPRIMANTES
Alphanumériques 40 Col. A Impact. Papier Ordinaire
120 lignes/minutes - Bi-directionnelle. 96 Caractères ASCII. Entraînement par Friction - Papier Ordinaire 1 ORIGINAL + 2 Copies. Quatre interfaces standards : RS232C - CL 20 mA et parallèle - IEEE. Robuste.

STOLL AG
PROGRAMMATEURS UNIVERSELS DE MÉMOIRE
d'Étude et de Développement — de Production

CONTROL DATA
Produits OEM
DISQUES SMD
Capacité : 40 à 600 MGB

SOROC TECHNOLOGY INC
TERMINAUX-ÉCRANS CLAVIERS
Modèles compatibles

wti western telematic
TERMINAUX A DISQUE SOUPLE 163 KO à 622 KO
Applications :
Mémoire auxiliaire :
- pour terminaux, micro ordinateur
- remplacement des cassettes et ruban perforé.

Téléinformatique :
Temps partagés :
- saisie et chargement de programme

Traitement de texte :
- Edition et composition de texte.

Modèles : DATA MATE, MINIMATE, DATAMASTER

TERMINAUX ÉCRAN CLAVIERS
Clavier, Générateur de Caractères et de Fonctions PROGRAMMABLES
COMPATIBLE
DEC® - DATA GENERAL
BEHIVE - HAZELTINE
PERKIN ELMER - ADDS
LEAR - SIEGLER - etc

DECITEK
DRIVES série 8000
FLOPPY DISQUE 8 POUCES COMPATIBLES
- Simple/Double Face.
- Simple/Double Densité.
- Compatible format SHUGART.
- Positionneur : Moteur Linéaire.
- Controler par Microprocesseur.

Xylogics
Contrôleurs de Disque et bande compatible DEC®, DATA GENERAL, INTEL
WINCHESTER : CDC, CDS, Cii HB BASF, PRIAM, NEC
LSI 11/23 16 bit-256 KO
CARTOUCHE Cii - HB, CDC
SMD : CDC, CDS, Ampex
BANDE : Pertec, Wangco, DFI
MICRO-ORDINATEUR XL 2300
Disque Winchester 24 MGB
Bande magnétique 17 MGB
Logiciel : RSX11 M et UNIX

Sierracin Power Systems
ALIMENTATIONS pour EQUIPEMENT OEM
Entre 110/220V
- Micro processeur
- Flopy disque
- Winchester
- Mono et Multi sources

VOS PRODUITS DATA-SYSTEMS *M'INTÉRESSENT*

NOM _____
FIRME _____
SERVICE _____
ADRESSE _____
VILLE _____ CODE _____
TÉLÉPHONE _____

SUITE A DONNER
DOCUMENTATION..... ☐
TARIF..... ☐
PROPOSITION DE PRIX.... ☐
VISITE D'UN INGÉNIEUR... ☐

Pour toutes précisions : réf. 115 du service-lecteurs (p. 69)

actualité

▶Les nouveaux systèmes Plessey

Le nouveau contrôleur de disque DC V 21 L permet à Plessey de présenter le système Syst-13 VL à disques compatibles DEC RL 02. Les unités supportées sont les disques à cartouche DD V 21 L, fabriqués par Western Dynex, et d'une capacité de 20,8 M octets (soit le double du RL 02, très courant sur les petits systèmes).

D'autre part, Plessey complète sa gamme Syst-23, construite autour du LSI 11/23, avec deux nouveaux systèmes multiterminaux, les Syst-23 VTJ et VZJ. Ces systèmes, compatibles avec les disques RK 06 de DEC, comportent tous deux un disque huit pouces Winchester d'une capacité de 28 M octets et, suivant le cas, une cartouche de bande magnétique de 15 M octets (VTJ), ou un disque souple de 1 M octet (VZJ). Le contrôleur et l'interface du disque Winchester, construits par PPS, supportent une unité de marque Micropolis et pourront dans l'avenir recevoir une capacité bien supérieure (40 à 60 M octets). Les utilisateurs de ce système pourront également bénéficier d'ici septembre 1981 d'une sauvegarde de 15 M octets sur cassette à technologie 3 M, qui sera plus intéressante que le « streamer » existant de 1 M octet. A noter que Plessey n'envisage pas la mise en service de systèmes utilisant des disques cinq pouces un quart, dont la capacité est trop souvent insuffisante (3 M octets, à comparer avec les 10 ou 20 M octets souvent nécessaires sur DEC).

Autre nouveauté, le réseau TSX-net est destiné à assurer les connexions et les communications d'un système interactif local (partage des périphériques, de la mémoire, etc.). Incompatible avec le réseau DEC-net, il est beaucoup plus simple, et ne lui est guère comparable.

L'accent mis sur la maintenance

Parmi les objectifs fixés pour cette année, les dirigeants de Plessey mettent en bonne place l'accroissement des services ; sur les 200 personnes employées par la société en Europe, plus de 120 sont actuellement affectées à cette activité.

La création en France d'un groupe « support technique », destiné à l'OEM et aux utilisateurs finals, va également dans ce sens, tout comme l'augmentation du nombre des centres de maintenance ; ce nombre sera porté à neuf avec l'ouverture prochaine de deux nouvelles agences, en Bretagne et dans l'est de la région parisienne. Plessey assure d'ailleurs pour ses 400 contrats de maintenance son intervention dans les huit heures, délai qui devrait être divisé par deux l'année prochaine. □

Perkin Elmer 3230, mini 32 bits au rapport prix-performances particulièrement séduisant

Entre le 3220 et les 3240, très éloignés en performances et en prix, il restait une place libre que Perkin Elmer vient de combler, en annonçant un nouveau « méga-mini » dont le rapport prix-performance devrait séduire l'utilisateur.

Avec le 7/32, lancé en septembre 1974, puis le 8/32, et ensuite les 3220 (voir « minis et micros » n° 99) et 3240 (3241, 3242 et 3244) qui prenaient la relève de ces matériels, la division ordinateur de Perkin Elmer Data Systems serait le protagoniste le mieux implanté du marché des minis 32 bits, si l'on en croit les chiffres établis courant 1980 par l'International Data Corporation. Le parc mondial de mini-ordinateurs 32 bits (10 000 unités) se ventilerait de la façon suivante : 36 % Perkin Elmer, 20 % Prime, les autres 32 bits sur le marché à cette époque étant d'origine DEC (16 %), SEL (14 %) et MCS (13 %). Pour conserver cette avance, le constructeur multinational, qui a vendu 1000 systèmes 32 bits en 1980, avait besoin d'un ordinateur à usage général pour faire le pont entre les modèles 3220 et 3240, très éloignés en performances et en prix.

C'est maintenant chose faite, avec un, ou plutôt deux modèles 3230, puisque celui-ci est disponible soit avec 4 M octets de mémoire directement adressable, soit avec 8 M octets. Le nouveau venu, vendu 706 170 FF pour une configuration de 2 M octets, extensibles à 8 M octets, et livrable dès mai 1981, se pose en concurrent du Prime 750, et se situe à mi-chemin des Vax 11/750 et 11/780 du point de vue des performances. Il assure la continuité de la gamme 3200, avec laquelle il est totalement compatible pour le matériel et le logiciel (système d'exploitation 0S/32).

Homogénéité de conception de la série 3200.

Le 3230 reprend la plupart des principes utilisés pour le 3220 et les 3240 en matière d'architecture (c'est un « vrai » 32 bits monobus) de détection et correction d'erreurs, de mémoire-cache (le temps d'accès de 5 ns est diminué de 30 %), de jeu d'instruction. Le tableau ci-contre résume les principales caractéristiques de la gamme 3200 ainsi renforcée. Comme les 3240, le 3230 est muni des fonctions de segmentation, de translation et de protection de la mémoire : la taille mémoire occupée par un programme utilisateur peut donc aller jusqu'à 4 ou 8 M octets, car le système assure lui-même la sauvegarde du contenu des 256 registres de segmentation : le nombre de pages manipulées n'est plus limité par le nombre de registres, comme dans le cas du 3220 ; cette facilité, qui va dans le même sens que les systèmes de mémoire virtuelle développés par DEC avec les Vax, ou IBM avec les 4300, permet la prise en compte simultanée de programmes « gourmands » en mémoire, notamment dans les applications scientifiques.

Le modèle proposé comporte — en option — une mémoire programmable de 2 K mots de 32 bits et un processeur virgule flottante, simple et double précision, offrant 48 instructions et un arrondi optimisé. Il dispose aussi d'une alimentation auto-protégée, d'un dispositif de démarrage séquentiel destiné à absorber la montée en charge, et des possibilités de visualisation dynamique de la mémoire. Signalons également que, pour la première fois dans la gamme 3200, le 3230 est équipé pour le télé-diagnostic ; les structures de télé-maintenance, qui sont en cours de mise en place, seront opérationnelles dans quelques mois.

Des puces mémoire 64 K bits.

Alors que les autres matériels de la gamme 3200 utilisaient la technologie Mos 16 K bits, la mémoire du 3230 est ▶

Des périphériques... aux composants

A côté de la division « ordinateurs », les deux autres divisions « terminaux » et « mémoires magnétiques » du groupe Data Systems de Perkin Elmer, qui s'adressent à 100 % au marché OEM, ont commercialisé jusqu'à présent plus de 45 000 dérouleurs de bande, 35 000 unités de disque et 50 000 terminaux. Un écran-clavier couleur devrait être mis sur le marché dans les prochains mois, ainsi qu'un disque 8 pouces Winchester de grande capacité et à cartouche amovible, qui sera présenté à la NCC.

Par ailleurs, en liaison avec ses principales activités — informatique, optique et instrumentation —, Perkin Elmer, après avoir racheté la société ITEC (spécialisée dans les composants) développe actuellement ses activités semi-conducteurs (unité de fabrication de Saratoga) : cela permet à la firme de satisfaire elle-même à une partie de ses besoins en circuits LSI.

D'autre part, on assiste aujourd'hui dans la région de Grenoble à une convergence importante entre les activités techniques « amont » de la firme qui seront bientôt regroupées dans une même agence : sont concernés par cette initiative le groupe optique (qui produit le Micralign pour la fabrication de masques), la division Physical Electronics du groupe instrumentation (appareils d'analyse de surface) et la liaison ordinateurs, qui a installé dans la région trente mini-ordinateurs (CNET, Thomson) et développe plusieurs programmes CAO pour la fabrication de circuits intégrés dans les filiales de Thomson.

Caractéristiques comparées des ordinateurs de la gamme 3200

Modèle	3220	3230	3241	3242	3244
Mémoire (M octets)	1	4 ou 8	4	8	16
Capacité des cartes mémoire additionnelles (K octets)	256	512	256	512	1024
Entrelacement	non	non	non	oui (2 bancs)	oui (2 bancs)
Cycle pour 32 bits (en microsecondes)	0,5	0,5 (avec cache : 0,34)	0,5	0,5	0,5
Antémémoire (K octets)	1 option	2 standard	8 standard	8 standard	8 standard
Débit E/S (M octet/s)	8	8 (lecture) 5,7 (écrit.)	10	20	40
Translateur d'adresses mémoire (MAT)	non	oui	oui	oui	oui

▶ composée de Ram 64 K bits dynamiques, ce qui permet de faire passer à 512 K ockets la capacité des cartes ; cette meilleure intégration pourrait être prochainement étendue aux 3220 et 3240.

D'un point de vue logique, le mot mémoire comporte 39 bits, dont 32 bits utiles et 7 bits de correction d'erreur, permettant d'éviter toutes les erreurs portant sur un seul bit, et de détecter la plupart des erreurs portant sur plusieurs bits (technique Hanning modifiée). La batterie de secours, fournie en standard, assure le maintien du contenu de la mémoire pendant 53 mn pour un mégaoctet.

D'autres extensions attendues

En haut de la gamme, la puissance déjà importante des 3240 n'exclut pas l'apparition, d'ici un an, d'un « méga-mini » 3250 encore plus ambitieux. Du côté des petits matériels, il faut aussi s'attendre à du nouveau, avec un micro-ordinateur LSI 32, mettant à profit l'expérience acquise par Perkin Elmer en matière de composants, et étendant vers le bas une gamme 3200 désormais continue. □

Du nouveau en imprimantes spécialisées IER

L'annonce faite par IER du modèle 310, destiné aux applications de guichet par exemple, confirme l'orientation de la firme vers le marché des systèmes d'impression spécifiques.

Bien qu'elle soit également connue pour les imprimantes à usage général qu'elle commercialise, notamment les imprimantes matricielles Printronix, c'est avec les imprimantes spécialisées qu'IER souhaite renforcer sa présence sur le marché des terminaux ; de cette politique de créneau, Daniel Blondé, président directeur général de la société, attend avec confiance une poursuite de l'expansion : en trois ans, le chiffre d'affaires a été multiplié par 2,5 (48 KFF pour 1980), et l'effectif s'est accru de 40 % pour atteindre aujourd'hui 165 personnes.

IER fait massivement appel à la sous-traitance pour les fabrications élémentaires, consacre l'activité de son personnel (composé à 45 % de cadres et techniciens) aux études et développement, à l'assemblage, au contrôle final, et enfin à la vente : avec 15 000 imprimantes installées

Carte d'identité de l'IER 310

Tête matricielle : 9 × 7

Caractère imprimables : selon le code Ascii (modifications ponctuelles possibles pour des caractères non-standards).

Capacité d'impression en standard : 133 cps à 1/10 de pouce (80 colonnes) 160 cps à 1/12 de pouce (96 colonnes).

Grammage maximal :
1 original : 120 g/m² ;
1 original + 5 copies : 40 g/m² par copie ;

Interface : série asynchrone (CCITT V 24 ou EIA RS 232 C ou compatible Centronics).

Vitesses de transmission : 1200, 2400, 4800 ou 9600 bauds.

Salon des Composants : Bât. 1 - Allée 6 et J bis - Stand 7

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 144 du service-lecteurs (page 69)

de par le monde, la firme de Courbevoie dispose d'un réseau de vente dans de très nombreux pays ; une exception de taille, le marché US ; mais un prochain accord commercial avec un partenaire américain devrait permettre de remédier à cette situation.

Pour les imprimantes à usage spécifique, les responsables de la société soulignent leur volonté de s'adresser uniquement aux sociétés de système, sans en privilégier aucune, ni se placer en concurrence avec elles. Le dernier-né de ces modèles (que l'on a pu voir au printemps informatique), l'IER 310, constitue un bon exemple d'une imprimante de guichet conçue en fonction des besoins de l'utilisateur : vendue entre 25 et 30 000 FF, elle est destinée à des guichets aussi divers que ceux des banques, de l'hôtellerie ou des locations auto.

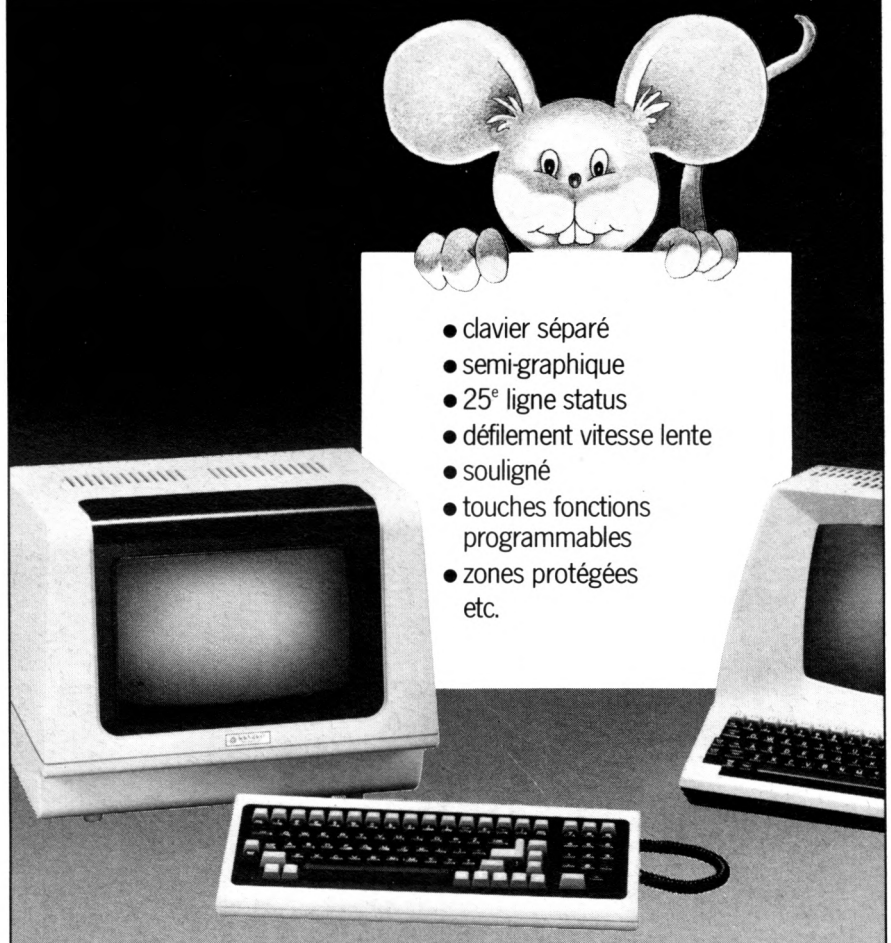
Portrait de l'IER 310

L'imprimante est adaptée aux nécessités du poste de travail, l'introduction horizontale du document à imprimer (jusqu'à 10 feuillets) permet un geste plus naturel ; le regroupement des commandes sur la face avant et la séparation de la partie électronique (sans commande, elle peut être logée dans des endroits inaccessibles), font de l'imprimante un bloc facile à « caser » et à atteindre dans un ensemble bureautique. Elle peut par exemple occuper l'emplacement d'un tiroir de bureau : ce type de configuration a d'ailleurs l'avantage de permettre l'isolation phonique et ainsi de réduire le niveau sonore, important lors de l'impression.

Conçue pour imprimer des documents entre les formats A4 (21 x 29,7) et A7 (7,4 x 10,5 cm), l'imprimante accepte des variations de l'épaisseur (livrets d'épargne). Pour cela, l'enclume est asservie en position avec le relief du papier, ce qui permet de maintenir constante, sans réglage, la hauteur du feuillet par rapport à la tête. Cette dernière est une tête matricielle neuf aiguilles (9 x 7) et est montée sur un chariot bi-directionnel qui se déplace le long de la ligne à imprimer. Le positionnement initial de l'imprimante par rapport au papier se fait grâce à l'action successive de deux cellules photoélectriques : il suffit à l'utilisateur de caler latéralement le document frontal, qui est ensuite sollicité par un double entraînement, de part et d'autre de l'entête.

L'IER 310 comporte en option un lecteur de code à barres pré-imprimé ; celui-ci peut se situer à un emplacement quelconque sur la feuille (mais fixé une fois pour toutes lors de l'emploi) ; le code à barres est d'abord traduit en caractères Ascii par l'imprimante, puis il est utilisé de l'une des manières suivantes : soit il est contrôlé par rapport à une valeur fixe (par exemple, vérification de la conformité d'un bordereau), soit il est transmis à l'unité centrale pour être contrôlé par ▶

L'INTELLIGENCE PROGRESSE



- clavier séparé
- semi-graphique
- 25e ligne status
- défilement vitesse lente
- souligné
- touches fonctions programmables
- zones protégées

etc.

TeleVideo

Après les célèbres TVI 912 et 920 champions du rapport qualité/prix (toujours disponibles), TéléVidéo inaugure, avec le TVI 950, une nouvelle génération de terminaux écran-clavier plus performants et plus intelligents : semi-graphique, 25e ligne status, défilement vitesse lente, clavier séparé, communication duplex et semi-duplex 15 vitesses, fonction d'édition et, bien sûr : AZERTY, maj/min, caractères haute-définition (14 x 10), clavier numérique, curseur clignotant 5 touches, écran anti-reflet, zones protégées, zones discrètes, zones clignotantes, double intensité, inversion vidéo, insertion/supression ligne et caractère, souligné, tabulation, auto-test, sortie imprimante, interfaces RS 232C et 20 m A...

METROLOGIE
L'avance technologique, le support, le service

PARIS : Tour d'Asnières 4, avenue Laurent Cély. 92606 Asnières cedex. Tél. : 791.44.44. Télex : 611448 F
LYON : Immeuble Britannia 20, bd Eugène Deruelle. 69003 Lyon. Tél. : (7) 895.30.45.
RENNES : 24, avenue de Crimée. 35100 Rennes. Tél. : (99) 53.13.33. Télex : JB SERVI 740084 F

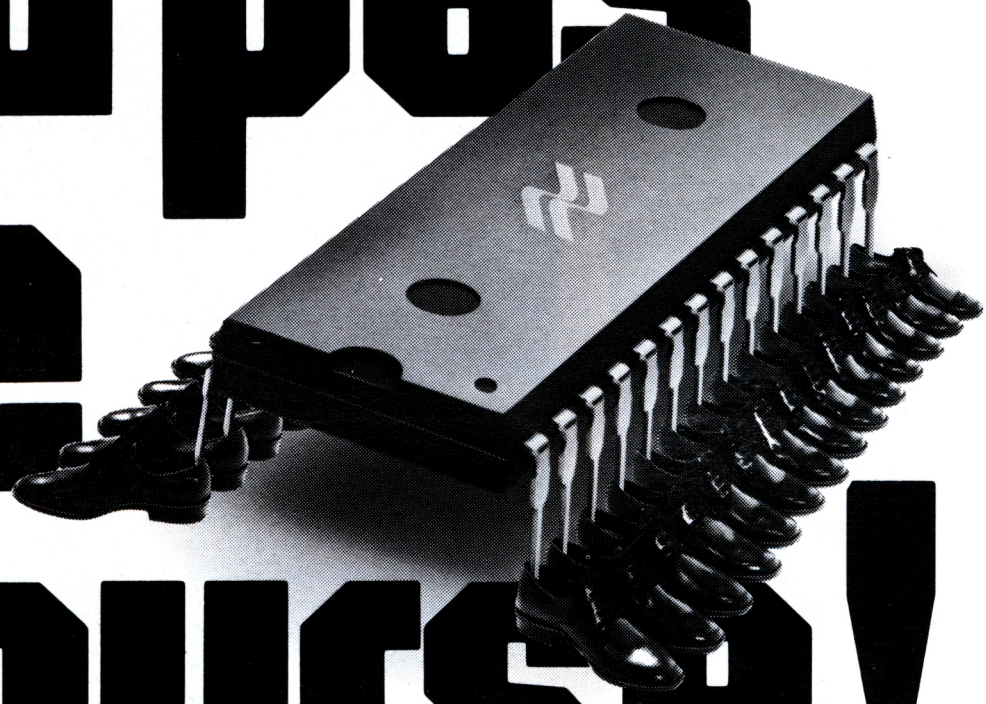
BAT BACHELIER

TÉLÉVIDÉO : Veuillez m'envoyer votre documentation complète, ou prendre contact avec moi.
Monsieur _____ Société _____
Adresse _____
_____ Tél. _____

MIN. MIC. 1978

Pour toutes précisions : réf. 116 du service-lecteurs (p. 69)

Au pas de course!



Le système de développement STARPLEX™ de National Semiconductor vous permet d'être fin prêts pour les nouveaux NSC800, 8070/72/73, Z80, 8080/8085, 8048/49/50.

STARPLEX™ est le système de développement idéal pour ces microprocesseurs! Une conception fonctionnelle et compacte, une configuration complète matériel/logiciel, avec clavier, écran, disques souples, imprimante et émulateurs.
Excellent rapport performances/prix.

Années 80: années National.

Cours Techniques
Nous proposons un évantail de cours sur les microprocesseurs, micro-ordinateurs et systèmes de développement.
Pour tout renseignement complementaire, veuillez contacter l'adresse indiquée ci-dessous.

public 4/1/f

National Semiconductor

National Semiconductor
28 rue de la Redoute
92260 Fontenay aux Roses
Tél. 660 81 40 - Telex: NSF 250956 F

™ *Marque déposée de National Semiconductor*

APPLICATION ELECTRONIQUE Tél.: 66/20.07.77 ● STERC-MAISSIAT Tél.: 40/71.45.75
MAXENCE ISNARD DEBELLE ELECTRONIQUE Tél.: 76/26.56.54 ● R.T.F. Tél.: 1/747.11.01
GENERIM Tél.: 1/907.78.78 ● FACEN Tél.: 20/98.92.15 ● SCAIB Tél.: 1/687.23.13

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 117 du service-lecteurs (page 69)

programme, ou déclencher une opération ; ces contrôles, qui entraînent le rejet du document en cas de non-conformité, présentent aussi un intérêt pour les documents à valeur monétaire, où le numéro joue un grand rôle.

Signalons enfin que la trace des transactions peut être gardée sur un journal entrant et sortant sur la face arrière ; un support continu de papier type « paravent », avec plusieurs largeurs possibles, est entraîné par picots et est imprimé en même temps que le document frontal. □

Le graphique et la gestion : un marché à haute croissance

IDC vient de terminer une étude intitulée « Computer Graphics : The Business Applications Market » qui indique que ce marché connaîtra, dans les cinq prochaines années, une croissance moyenne de 59 % par an.

D'après l'étude d'International Data Corp, les ventes des équipements graphiques pour les applications de gestion, qui étaient de l'ordre de 126 millions de dollars en 1979, dépasseront un milliard de dollars en 1984. Les matériels qui pèseront d'un plus grand poids dans ce chiffre d'affaires, seront d'abord les équipements d'affichage avec 476 millions de dollars, suivis par les matériels de recopie d'écran (222 millions) et les ordinateurs individuels ou de gestion (210 millions).

Cet accroissement du marché serait dû, d'après l'auteur de l'étude, au fait que des personnes très différentes utilisent le graphique depuis les secrétaires jusqu'aux spécialistes de l'informatique ou des arts graphiques. La gamme des systèmes possédant des possibilités graphiques présents sur les sites analysés par IDC représente plus de trente marques parmi lesquelles quatre constructeurs se dégagent au sommet : IBM, Digital Equipment, Hewlett Packard et Tektronix.

Les utilisateurs interrogés sur leurs perspectives de développement dans le domaine du graphique répondent ainsi : à part 29 % qui ne prévoient pas d'extension dans l'immédiat, la plupart envisage d'élargir leur système dans un an ou deux (45 % prévoient d'acheter au moins un terminal graphique avant la fin de 1981 et 64 % de ceux-ci précisent que la couleur a leur péférence). Quelque 33 % envisagent de s'équiper avec un système de recopie d'écran et 11 % prévoient d'acheter un système graphique additionnel. Parmi les autres vœux (qui n'indiquent pas une ferme volonté d'achat), on peut signaler : l'extension du logiciel (20 %), le système de projection sur grand écran (9 %), l'affichage couleur et la recopie d'écran (48 %).

*
* *

L'étude IDC, disponible au prix de 12 000 FF, couvre trois principaux volets : les applications les plus communément utilisées pour le graphique de gestion, les départements qui sont le plus à même d'utiliser le graphique, les caractéristiques que les utilisateurs considèrent comme les plus importantes lors de l'achat. Elle se termine par un examen des technologies actuelles. □

Marché mondial des équipements graphiques de gestion

(Ventes des fabricants US : en millions de dollars)

Catégories de produit	1979	1980	1981	1982	1983	1984
Affichage	65	100	170	275	360	476
Recopie d'écran	45	75	100	135	180	222
Photo	3	12	24	35	58	85
Ordinateurs individuels/gestion	8	22	50	85	140	210
Autres	5	8	11	15	22	27
Total	126	217	355	545	760	1 020
Croissance (%)		72,2	63,6	53,5	39,4	34,2

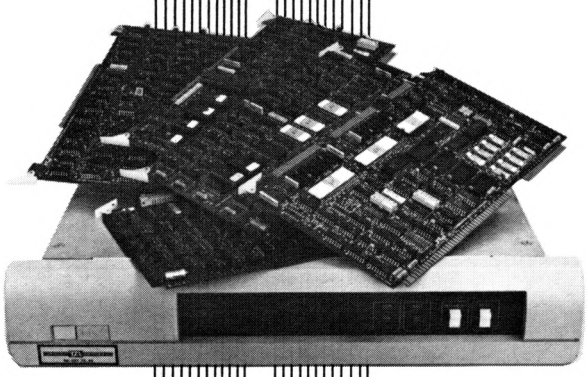
□ **Le MC 68000 aura des petits frères :** *le 68000, l'un des microprocesseurs 16 bits les plus en vue, depuis que Thomson-Efcis, Philips, Rockwell, Hitachi, NCR ont décidé de le fabriquer en seconde source, aura des sucesseurs. En effet, Motorola travaillerait actuellement sur un projet qui devrait déboucher sur une version améliorée du 68000, permettant de recevoir des coprocesseurs et de supporter la mémoire virtuelle. Parmi ceux qui seraient à l'étude, mentionnons un processeur arithmétique, un processeur d'entrée/sortie, un processeur encrypteur/décrypteur. Cette version améliorée du 68000 devrait être disponible au cours de l'année 1982. Enfin, Motorola travaillerait sur une version 32 bits du 68000 qui devrait voir le jour en 1984-1985.*

□ **Les baisses de prix :** *Intel vient d'annoncer une baisse « significative » du prix de son 8748 (micro programmable pour les applications en grand volume). Les nouveaux prix unitaires s'établissent comme suit, pour des quantités de cent : 44 dollars (au lieu de 49) pour le D 8748 (0 à 70°C, 6 MHz) ; 19 dollars (au lieu de 39 et 29) pour les D 8748-6 et 7 (0 à 55 et 0 à 70°C, 6 et 3,6 MHz respectivement).*

□ **Mémoires effaçables électriquement :** *Motorola va échantillonner prochainement une E^2 prom baptisée 2816 (organisation en 2 K × 8) dont le nombre de cycles écriture/lecture serait supérieur à 10^5. Rappelons que le constructeur produit déjà une 256 bits (organisation 16 × 16), la 2801, qui, elle aussi, est annoncée pour un nombre de cycle E/L plus grand que 10^5.*

□ **Un nouveau système de développement pour le Z 8000 :** *Construit autour du Z 8001, par Zilog, le Z-Lab 8000 pourra supporter jusqu'à 16 postes de travail et opèrera sous le contrôle du système d'exploitation « Zeus », version améliorée du système d'exploitation Unix version 7, développée par Bell Laboratories. Le Z-Lab 8000 aura une capacité maximale de 1,5 million d'octets de Ram et une capacité maximale de 24 millions d'octets sur disque. Les premières livraisons sont prévues pour novembre prochain.*

□ **Recensement d'audiovisuels dans les domaines de l'informatique et de l'Automatique :** *l'Institut National de Recherche en Informatique (INRIA), avec le concours de l'Agence de l'Informatique, entreprend l'identification et l'analyse des documents audiovisuels (films, vidéo, séries diapositives, etc.) concernant l'informatique et l'automatique : documents de recherche, formation et information scientifique et documents visuels créés par ordinateur quel que soit le domaine. Ce recensement a pour objectif de constituer une « base de données » et de mettre en place un service « réponse aux questions ». Toute personne, ayant produit ou participé à la production d'audiovisuels ou susceptibles d'apporter des renseignements, est invitée à prendre contact avec : Inria/Sedis, centre de ressources audiovisuelles, BP 105, 78153 Le Chesnay Cedex ; tél. : (3) 954 90 20 (poste 484).*



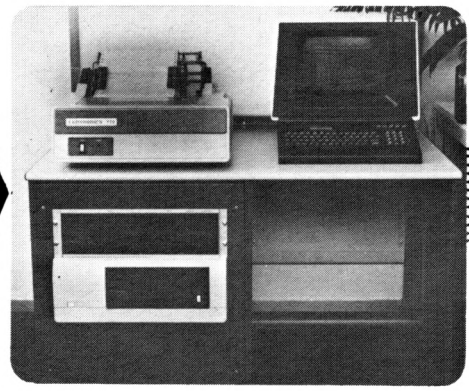
intel® MULTIBUS

...une solution élégante et quasi-universelle à vos problèmes de :

Cartes & Systèmes micro-calculateurs

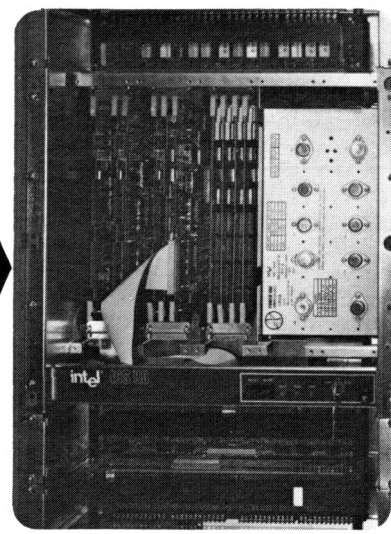
MULTIBUS

MULTIBUS



GESTION

PROCESSUS INDUSTRIELS



Le **MULTIBUS d'INTEL** est devenu aujourd'hui un standard quasi-universel de la micro-informatique. Il permet d'associer les cartes INTEL de la famille SBC avec de nombreux micro-calculateurs en vue de réaliser aisément des systèmes de gestion ou des systèmes industriels.

Département : Périphériques et Systèmes
AQUITAINE : Tekelec-Airtronic, Parc Industriel Bersol, Voie Romaine - 33 600 PESSAC - Tél. (56) 36-32-27, Télex . 570 264 ● **ALSACE LORRAINE :** Tekelec-Airtronic, 1 rue Gustave Adolphe Hirn - 67 000 STRASBOURG - Tél. (88) 22-31-51, Télex : 880 765 ● **BRETAGNE :** Tekelec-Airtronic, 9 Rue de Suède BP N° 2246 - 35022 RENNES CEDEX - Tél. (99) 50-62-35, Télex : 740 414 ● **MIDI-PYRENNEES :** Tekelec-Airtronic, 281 Route d'Espagne - 31 300 TOULOUSE CEDEX - Tél. (61) 41-11-81, Télex : TOULPAC 531 747 ● **NORD-PICARDIE :** Tekelec-Airtronic, 52 Rue de Douai - 59 000 LILLE - Tél. (20) 52-23-30 ● **PROVENCE COTE D'AZUR :** Tekelec-Airtronic, Bâtiment "Le Mercure" Avenue Ampère - 13 290 LES MILLES - Tél. (42) 27-66-45, Télex 440 928 ● **REGION PARISIENNE NORD :** Tekelec-Airtronic, Agence Paris Nord, 2 à 6 Avenue Salvador Allende - 93 804 EPINAY CEDEX - Tél. (1) 821-60-44, Télex : TKC NORD 630 260 ● **REGION PARISIENNE SUD :** Tekelec-Airtronic, (siège social) Cité des Bruyères, Rue Carle Vernet, BP N° 2, 92 310 SEVRES - Tél. (1) 534-75-35, Télex : TEKLEC 204 552 F ● **RHONE-ALPES :** Tekelec-Airtronic, 75 Rue Bataille - 69 008 LYON - Tél. (78) 74-37-40, Télex : 370 481.

TEKELEC TA AIRTRONIC

793 TP

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 118 du service-lecteurs (page 69)

TIT : au cœur de Transpac et des réseaux de communication

Avec la démonstration effectuée le mois dernier, en Allemagne, avec la collaboration de NCR, TIT vient de montrer la facilité d'adaptation de ses Nampac (adaptateur de procédures à Transpac) aux réseaux de la norme X 25. C'est un atout pour cette PME en pleine jeunesse.

Fondée en 1973, la société TIT (Terminaux Intégrés de Télécommunications) s'est rapidement orientée vers le développement de produits adaptés au marché de la télé-informatique et de la commutation téléphonique ou de messages. Son fondateur, Henri Benmussa (un spécialiste de Transpac entre autres), explique la rapide progression de sa société par le fait qu'il a pu travailler en complémentarité, avec d'autres industriels puissants — en conservant toutefois son indépendance financière et technique — sur des projets très importants comme le réseau Artimon pour la Marine nationale, le réseau Saphir pour la gendarmerie, les commutateurs téléphoniques temporels SX8, etc.

En 1978, la société a commencé à développer une ligne de produits homogènes qui lui permet de répondre à tous les types d'application relevant de son domaine d'activités. Sa progression peut s'illustrer par la croissance de son chiffre d'affaires : cinq millions de francs en 1977, quatre fois plus en 1980 et probablement quarante millions cette année. Autre progression significative : celle de l'effectif qui, d'une trentaine de personnes en 1977, est passé à quatre fois plus aujourd'hui.

Les activités de TIT peuvent se regrouper sous quatre principales rubriques :

— **Les adaptateurs de procédures :** il s'agit d'intégrer des produits aux procédures différentes dans un même réseau de communication. L'illustration typique de cette activité est le raccordement à Transpac de systèmes informatiques de type Burroughs, NCR, CMC, etc.

— **La commutation de données :** dans ce domaine, TIT a développé en commun avec SESA et TRT un commutateur de paquets CP 50 et avec TRT et CSEE le réseau Saphir de la gendarmerie ; TIT assure dans ce cas la fourniture de commutateurs de données et d'automatismes de contrôle radio (T 7220).

— **La commutation de messages :** l'objectif ici est de prendre en compte intégralement un message en provenance d'un abonné, de l'analyser et de le réémettre vers un ou plusieurs abonnés destinataires. Un exemple d'applications est celui des compagnies aériennes (UTA et Air Afrique qui ont adopté les commutateurs T 7240 pour la réservation de places en particulier).

— **La commutation téléphonique :** ici TIT travaille conjointement avec Matra et TRT (association Matrit) sur un commutateur temporel baptisé SX8 dont la capacité se situe dans la gamme des mille à seize mille abonnés. Des négociations sont en cours avec Philips en vue de l'exportation du SX8 et, si les accords se font, plusieurs dizaines d'autocommutateurs pourraient être fournis sur une période de cinq ans.

L'accès Transpac

On sait que Transpac — ou plus précisément la norme X25 — a pour objet de favoriser la densité d'informations sur les lignes — et par suite les rendements de liaison — en facturant non un temps

La « boîte » Nampac en version rack.

d'occupation de ligne (au cours duquel il peut y avoir des « silences » sur celle-ci) mais la quantité d'informations transmises sous forme de « paquets ». Cette technique conduit à établir un protocole défini par trois niveaux suivant une norme dite X25, ces niveaux représentant schématiquement la vitesse de transmission, les modalités d'accès au réseau, et la gestion des circuits de communication entre les abonnés. Du fait de cette procédure, certains équipements, comme les terminaux asynchrones, ne peuvent pas accéder au réseau Transpac et il a fallu créer à leur intention une procédure dite d'assemblage/désassemblage de paquets (procédure PAD). Pour les équipements synchrones, il faut adapter d'une part, leur propre procédure à celle du réseau X25, et d'autre part réduire au minimum le nombre de raccordements physiques au réseau (pour limiter les taxes de raccordement) tout en optimisant le trafic, par suppression de certaines informations inutiles ou redondantes.

Il existe donc plusieurs types de produits pour accéder au réseau X25 lesquels peuvent être regroupés en une « boîte noire » qui assure les fonctions d'adaptation de procédures et de concentration des équipements (connexion à une seule voie de communication de plusieurs terminaux par exemple).

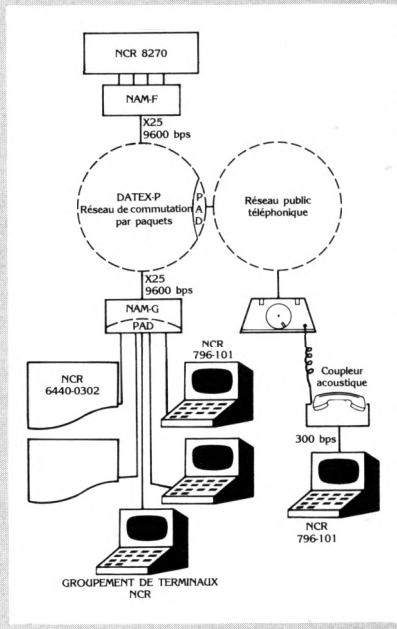
Ces boîtes noires s'appellent chez TIT des « Nampac » (avec « Nam » pour ▶

UNE DEMONSTRATION AVEC DATEX-P

TIT a connecté chez NCR à Augsbourg, en mi-février, ses adaptateurs Nam-F et Nam-G au réseau allemand Datex-P, conforme à la norme X25 et par conséquent très voisin de Transpac. La démonstration a pleinement réussi et sera d'ailleurs poursuivie lors de la Foire de Hanovre sur le stand NCR.

Le **schéma** ci-dessous représente la configuration générale avec un Nam-F connecté à un NCR 8270 (liaison complètement transparente pour le système) et un Nam-G, comprenant un « Packet Assembler Disassembler (le PAD déporté) », supportant plusieurs terminaux et imprimantes.

L'objectif de cette expérience était de montrer la facilité d'accès des divers terminaux — en particulier ceux du type TTY — au système NCR via le réseau Datex-P. Plus généralement, l'expérience a montré la facilité d'adaptation des Nampac aux divers réseaux X25 (Transpac, Datex-P, Telenet, Tymnet), et pour TIT c'est naturellement un argument commercial de poids.



Principaux paramètres d'interfaces \ Procédures	3270 BSC-3		Burroughs		TMM-RB		Univac UTS-400		2780 3780 360/20		Asynchrone (PAD déporté)	
	F	G	F	G	F	G	F	G	F	G	F	G
Nombre de lignes de raccordement terminal/ordinateur	4	8	1	1	5	5	1	1	1	1	5/9	5/9
Voie réseau X25/HDLC	1	1	1	1	1	1	1	1	1	1	1	1
Nombre d'UC raccordables	4 × 8	1 × 8			16	5	16	1	16	1		
Nombre de terminaux gérés	72	32/UC	32	8			16 × 15 × 31	15 × 31			5/9	5/9
Nombre de circuits virtuels (CVC/CVP)	8 × 4	1 × 8	32	1	16	5	16	1	16	1	5/9	5/9
Configuration X25 Transpac paramétrables	X	X	X	X	X	X	X	X	X	X	X	X
Trafic max en bps (Duplex)	9600	9600	9600	9600	9600	9600	9600	9600	9600	9600	9600	9600
Vitesse par ligne de raccordement											1200 9600	1200 9600
Type d'adaptation — émulation partielle	X	X	X	X	X	X	X	X				
— transport (enveloppe)							X	X	X	X	X	X
Génération des appels et libérations — manuelle par clés + voyants	X	X	X	X	X	X	X	X	X	X		
— par l'équipement											X	X
Dialogue opérateur — manuel par clés + voyants	X	X	X	X	X	X	X	X	X	X		
— par l'équipement											X	X
Auto-test permanent (voyant V7)	X	X	X	X	X	X	X	X	X	X	X	X

Tableau indicatif des principales spécifications des Nampac

▶ Network Acess Method et « pac » pour « packet ») et sont construites autour d'un Z80, en deux versions :
— Nam-F ayant les fonctions de Frontal d'ordinateur et supportant jusqu'à cinq voies en standard ;
— Nam-G servant de pilote de Grappe de terminaux ou d'imprimantes et pouvant concentrer en standard jusqu'à cinq équipements.

Ces boîtes intègrent les protocoles PAD tant côté équipement que côté réseau d'où l'appellation « PAD déporté » qu'a adoptée TIT pour les liaisons asynchrones. Leur prix se situe entre 20 000 et 25 000 FF. Le **tableau** ci-dessus donne à titre indicatif quelques spécifications de raccordements, soit pour la réalisation de liaisons asynchrones soit pour des liaisons synchrones.

L'an dernier, TIT a vendu de l'ordre de 200 Nampac essentiellement en OEM (Burroughs les intègre directement dans ses systèmes en option) et cette année les ventes pourraient atteindre 600 boîtes avec comme perspective, pour 1982, un millier de ventes. L'expérience avec NCR dont nous faisons état en « encadré » contribuera peut être même à accélérer la progression. □

au courrier

A propos de l'article paru dans le n° 129 de « minis et micros » concernant les nouveaux produits de conversion Analog Devices (A/N et N/A), je vous signale que la société californienne TRW fabrique une gamme de convertisseurs A/N parallèles, donc très rapide (technique dite « flash) allant jusqu'à 9 bits de résolution (voir **tableau** ci-dessous).

M.B.

Ces composants sont fabriqués à l'aide d'une technologie bipolaire dite « triple diffusée » et spécifique au constructeur. Cette technologie devrait lui permettre d'atteindre à court terme la résolution de 10 bits. Ces convertisseurs sont destinés aux applications vidéo, radar et au traitement d'image dans les consoles graphiques.

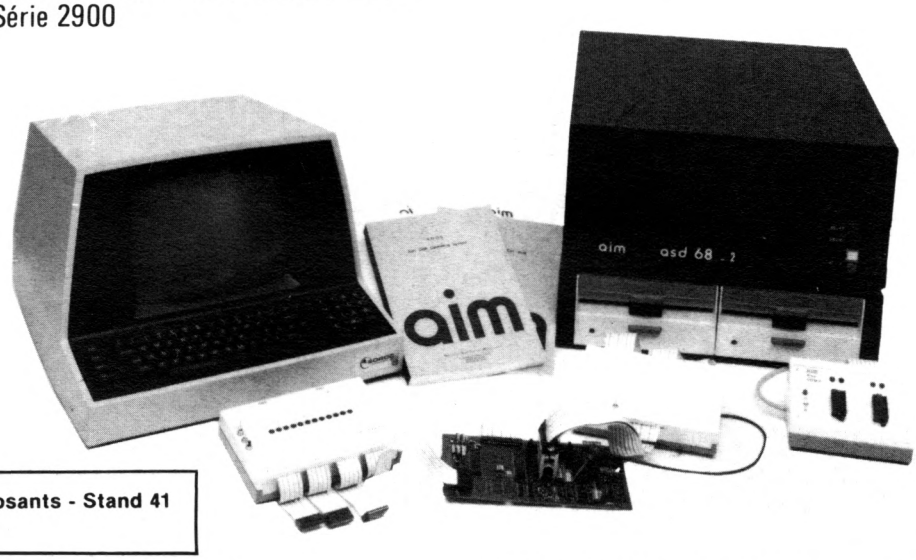
L'agent exclusif de TRW pour la France est la société Radio Equipements Antarès, 9, rue Ernest Cognacq, 92, Levallois-Perret. TRW fournit également des cartes destinées à l'évaluation et au test de ces convertisseurs. Ces cartes sont référencées TDC 1014 PCB (pour le 6 bits) et TDC 1007 PCB (pour le 8 bits). Outre le convertisseur, ces cartes possèdent les régulateurs de tension nécessaires à l'alimentation du convertisseur à partir des tensions + 15V et + 5V, les règlages de gain et d'offset ainsi que la possibilité d'adapter le niveau et l'impédance de l'étage d'entrée.

Type	Résolution	Fréquence max. d'échantillonnage	Consommation	Boîtier
TDC 1021 J	4 bits	30 MHz	0,25 W	16 br.
TDC 1014 J	6 bits	30 MHz	0,8 W	24 br.
TDC 1007 J	8 bits	30 MHz	2 W	64 br.
TDC 1019 J	9 bits	25 MHz	2,5 W	—

enfin !. des systèmes de développement français

Pour microprocesseurs : 6800 - 6802 - 6808 - 6809 - 6502 - 8080 - 8085 - 8048 - SC/MP - Z80 TMS 9900 - Série 2900

En préparation : 68000 - 8086 - Z8000



Salon des Composants - Stand 41
Bât 2-2 - Allée K

Du monoposte à cassette aux multipostes, multi-microprocesseur à disque dur, la gamme ASD est prévue pour le développement "Hard" et "Soft" des applications microprocesseurs.

- un logiciel de base hyper-évolué (ADOS) livré sous forme d'une importante documentation autodidactique rédigée en français.
- le MEME langage évolué PASCAL/AIM pour tous les microprocesseurs.
- des ASSEMBLEURS CONVERSATIONNELS.
- un EMULATEUR UNIVERSEL.
- des ANALYSEURS LOGIQUES.
- des EMULATEURS MICROPROCESSEURS.

TOUT pour réaliser des postes de travail pour développement "Hardware" ou "Software" ou les deux en même temps.

- de nombreux logiciels d'applications.
- une expérience vieille de 2 ans (Systèmes déjà livrés en France : LMT, THOMSON, NEYRPIC, MERLIN GERIN, CENG, ELF FRANCE, ADMINISTRATION, ARMEMENT, COGEMA, INRA, ECOLES D'INGENIEURS, PMI.).
- un réseau commercial basé sur des distributeurs compétents.
- une compatibilité matérielle avec l'Exorciser. ®

57832 * [1] F. HT c'est le prix total d'un outil de développement efficace pour monoposte.
Livré, installé et mis en route par nos soins.
Ce système ASD1001 comprend :

- 1 micro-ordinateur rack 6 cartes : **ASD68-1**
- 2 cartes RAM 16 K statiques : **A68M16S**
- Ensemble disques souples 2 * 8'' avec ADOS : **A68D1M**
- Documentation en français
- Terminal écran/clavier avec câble de liaison : **A68TQ420**

57832 * [1] F. HT pour un système évolutif :

- qui utilise un format de carte mondialement connu,
- qui dispose d'un grand nombre d'extensions.

EXTENSIONS :

- Assembleur pour microprocesseur 8 bits . . . . . 1 200 à 1 800 F. HT
- Assembleur pour microprocesseur 16 bits . . . . . 1 500 à 2 000 F. HT
- Emulateur universel, Analyseur logique, Emulateur microprocesseur, Programmateur PROMS/EPROMS.
- Extension biprocesseur — Réseau Multipostes.

* 1 : prix au 21/11/1980

aim 21, avenue de la plaine fleurie 38240 meylan - tél. (76) 90 10 95

DISTRIBUTEURS

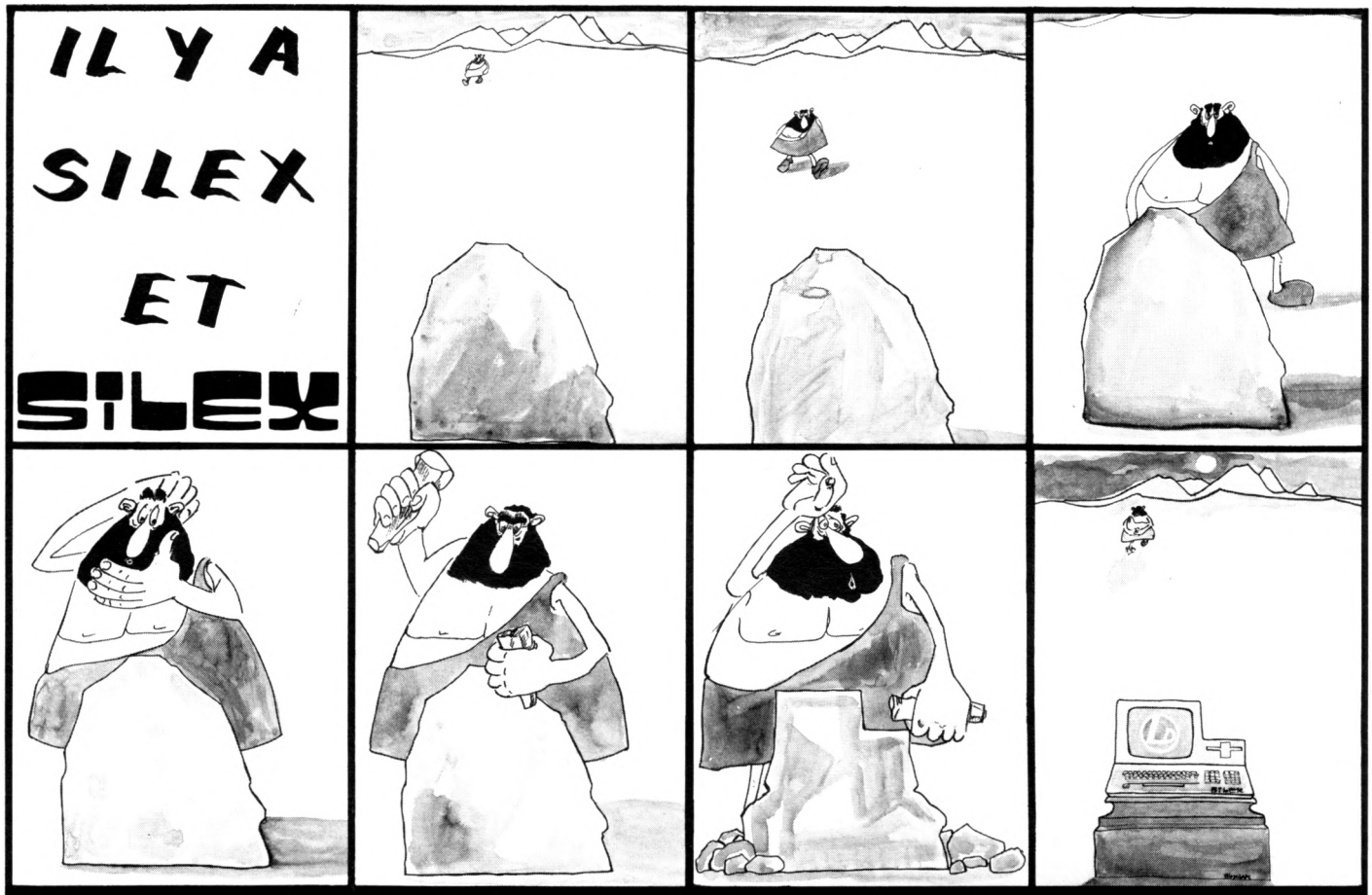
PUNCH 425, cours Émile Zola - 69100 VILLEURBANNE
Tél. (7) 868.78.95

SEI Z.I. Les Pontots - 64600 BAYONNE-ANGLET
Tél. (59) 63.55.42

TEREL 4, rue Mademoiselle - 78000 VERSAILLES
Tél. (1) 951.55.39

S.E.E. 27, rue Couste - 94230 CACHAN
Tél. (1) 665.25.85

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 119 du service-lecteurs (page 69)


IL Y A
SILEX
ET
SILEX

MICROORDINATEUR SILEX

Une technologie d'avant-garde au service de l'industrie et du laboratoire

Programmation : BASIC SCIENTIFIQUE - PASCAL - ASSEMBLEUR - CP/M.
Périphériques : disques souples 8" 1 et 2 Mégaoctets imprimantes graphiques.
Coupleurs : série RS 232, parallèles, IEEE, convertisseurs...

Formation assurée et S.A.V. dans toute la France.

LEANORD
I.S.A.CREUSOT-LOIRE

Paris :
15, rue Guyton de Morveau - 75013 PARIS
Tél. : (1) 589.73.33 - Télex : 201368 F

Lille :
236, rue Sadi Carnot - 59320 HAUBOURDIN
Tél. : (20) 07.30.55 - Télex : 810910 F

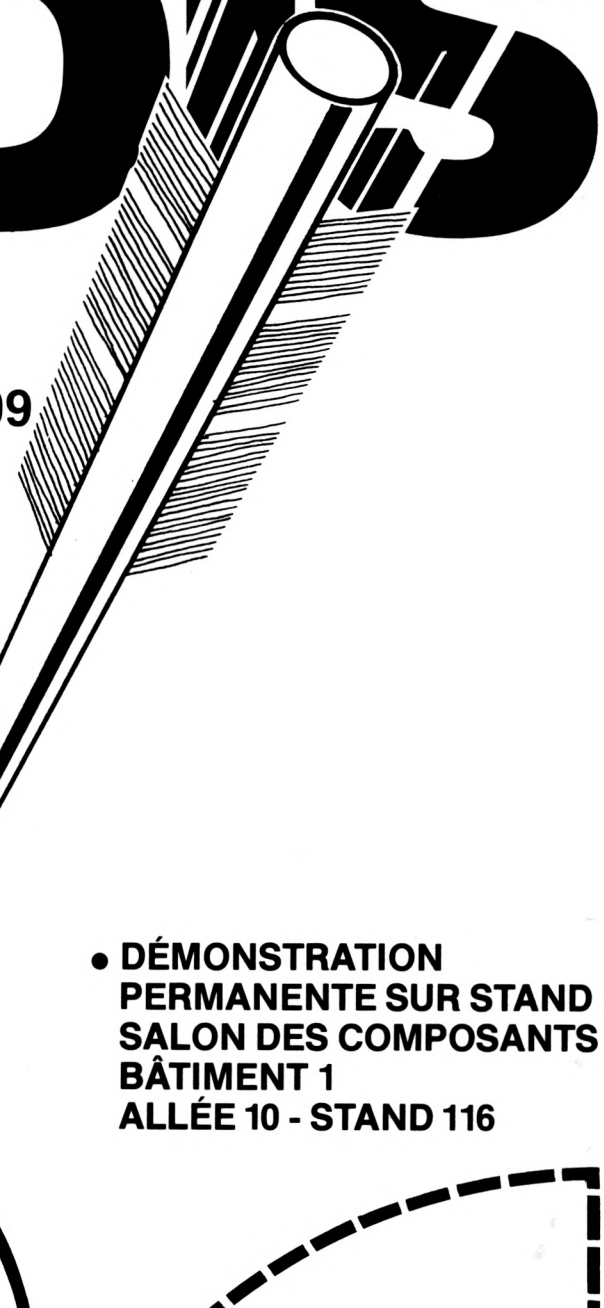
Distribué en France par les sociétés du groupe CDME

birgépub 993

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 120 du service-lecteurs (page 69)

GEDIS

VISEZ JUSTE!



MICROPROCESSEUR FAMILLE 6800-6809
CARTES FORMAT EUROPE
SYSTEME WEISS MAK 68

- Une gamme inégalée de plus de 50 cartes qui s'enrichit en permanence...
- Cartes au format Européen 100 × 160 mm
- Rack standard 3U/19''

LE MAK 68 c'est aussi :

- Un système conçu pour des applications INDUSTRIELLES : bus découplé, alimentations filtrées, photocoupleurs, varistors, filtres digitaux...
- Des logiciels 100% compatibles MOTOROLA et notamment MDOS®
- Une vaste librairie de logiciels : programmes d'application, langages évolués...
- Une importante gamme de périphériques et accessoires

• DÉMONSTRATION PERMANENTE SUR STAND : SALON DES COMPOSANTS BÂTIMENT 1 ALLÉE 10 - STAND 116

M. : _____

Société : _____

_____

Adresse : _____

_____

_____ Tél : _____

Désire recevoir :

votre documentation sur la location d'équipements électroniques ☐

votre catalogue composants GEDIS ☐

votre catalogue cartes et systèmes MAK 68 ☐

le cours de formation Microprocesseur 6800 et informatique industrielle ☐

la visite d'un ingénieur ☐

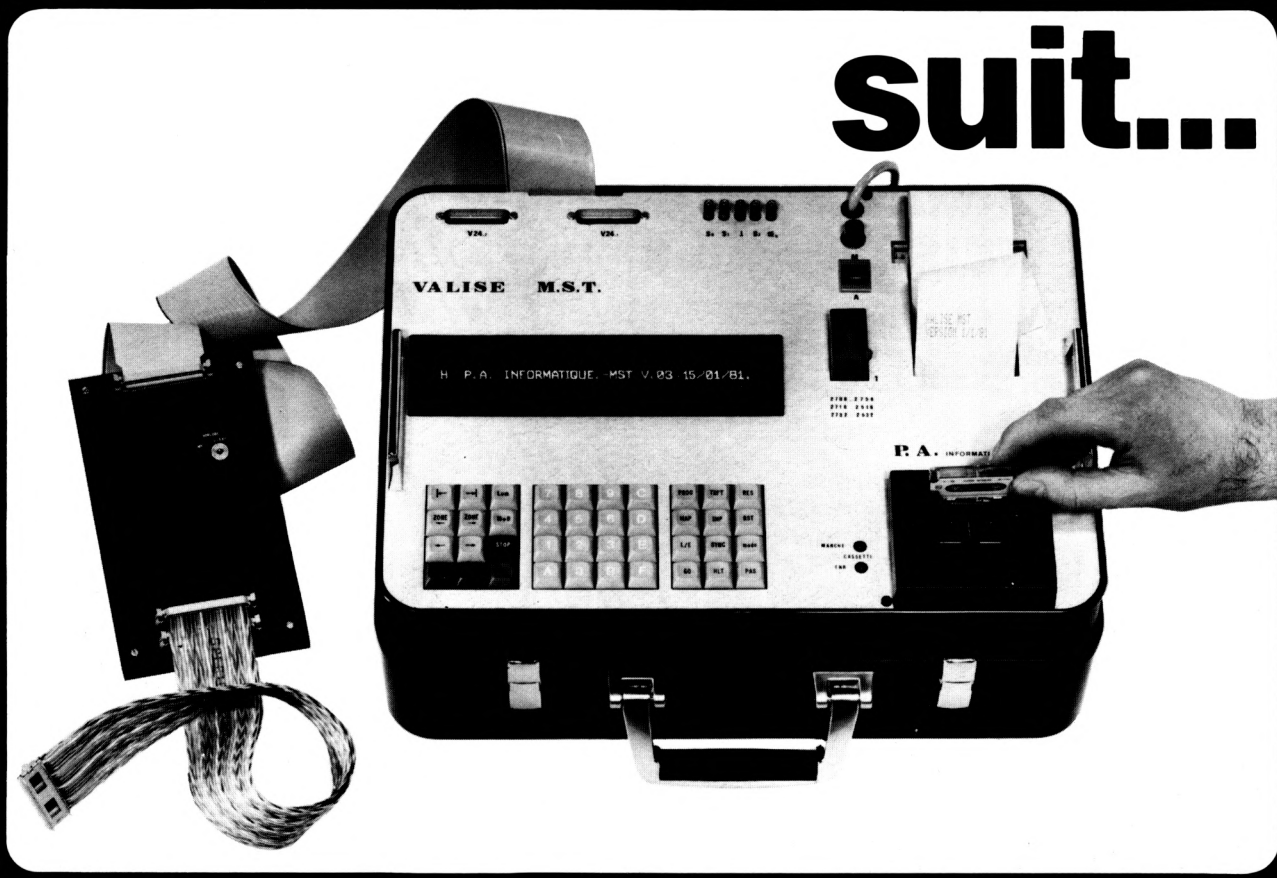
GEDIS

VOTRE PARTENAIRE DISTRIBUTEUR

53, rue de Paris 92100 BOULOGNE
Tél. : 604.81.70 Telex 270191

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 121 du service-lecteurs (page 69)

la maintenance suit...



TRIANGLE CRÉATION

La maintenance des SYSTEMES à MICROPROCESSEURS peut coûter très cher si les procédures et outils ne sont pas adéquats.
La valise M.S.T. résout les problèmes suivants :

- maintenance 1er niveau, par opérateur non spécialisé,
- dépannage des sous-ensembles,
- maintenance logicielle.

Toutes les fonctions nécessaires sont regroupées dans un format portable.
Véritable système de test **temps réel,** la valise M.S.T. est également employée en développement et en production.
Les principales familles de microprocesseurs (6800, 8080, Z80) seront traitées au choix selon 2 méthodes d'émulation différentes :

- émulation classique "in circuit",
- émulation par "connexion parallèle".

Versions disponibles (Janv. 81) : émulateurs "in circuit" 6800 et 6802.

Produit conçu et fabriqué en France.

P.A. informatique

Project Assistance : 73, rue des Grands-Champs – 75020 PARIS – Tél. 379.48.51
Télex : 240 645 F.

M. ADRESSE : SOCIETE : TEL. :
désire recevoir, sans engagement de sa part :
☐ votre documentation MST
☐ la visite d'un démonstrateur

mm

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 122 du service-lecteurs (page 69)

Ils évolueront avec vous.

Tektronix a été le premier à introduire des systèmes de développement universels, les 8001 et 8002, permettant aux utilisateurs de passer en toute indépendance d'un microprocesseur à l'autre.

Ce qu'apporte aujourd'hui la nouvelle famille de systèmes 8500 est tout aussi fondamental : l'assurance de faire évoluer la configuration d'un système selon la taille et la gestion des projets, la nature des technologies à venir, le nombre d'utilisateurs, l'implantation des équipements. Seule la famille 8500 de Tektronix, de par sa conception, permet la migration d'un environnement monoposte aux différents environnements multipostes. Grâce à leur totale compatibilité "logiciel et matériel", trois types de configurations facilitent cette migration : monoposte autonome (8550), station multiposte (8560), temps partagé avec émulation distribuée (jusqu'à 8 utilisateurs), station d'intégration avancée (8540) connectée à un ordinateur.

Cette compatibilité s'étend aux systèmes 8001 et 8002, véritables terminaux d'émulation distribuée (8 et 16 bits) qui s'intègrent dans toute configuration multiposte.

L'universalité vous apporte aujourd'hui le support de 23 microprocesseurs différents plus le support des 16 bits : 68000, Z8000 et 8086.

La famille 8500 : une solution modulaire pour les besoins de votre futur.

Les systèmes universels de développement de la famille 8500.

Tektronix®

SALON DES COMPOSANTS
Bâtiment 22
Allée 32 – Stand 14

Division Mesure Électronique BP 13 - 91941 Les Ulis Cedex - Tél.: 907.78.27.
Centres régionaux : Aix-les-Milles - Tél. : (42) 26.62.03
Lyon - Tél. : (7) 876.40.03 - Rennes - Tél. : (99) 51.21.16
Strasbourg - Tél. : (88) 39.49.35 - Toulouse - Tél. : (61) 40.24.50.

Pour toutes précisions : réf. 123 du service-lecteurs (p. 69)

Coupon-réponse à retourner à :
Tektronix Mesure SPV - BP 13 - 91941 Les Ulis Cedex.

M. _____
Société _____
Activité _____
Fonction _____
Adresse _____
_____ Tél. _____

est intéressé par une configuration,
☐ monoposte,
☐ multiposte,
☐ connectée à un ordinateur
et désire recevoir, sans engagement de sa part :
☐ une documentation,
☐ la visite d'un ingénieur commercial.

MM

Synergie K F

Votre bibliothèque "MICROS"

Programmer en Pascal
Par Daniel-Jean David et Jean-Luc Deschamps
Ce livre, qui contient de nombreux programmes-exemples et de nombreux exercices tous résolus, mérite bien son titre « Programmer en Pascal ». En effet, toutes les notions nécessaires à la programmation de ce langage sont détaillées. Les déclarations Pascal concernant les types de données sont traitées avec précision et des notions générales sur les structures de données sont exposées. Ce livre replace, enfin, les qualités et les défauts de Pascal dans le contexte des autres langages de programmation ; il devrait vous permettre de répondre à la question « dois-je programmer en Pascal ? ».
160 pages - 67 FF

Le Basic et ses Fichiers
par Jacques Boisgontier
Enfin un « Basic » qui s'intéresse sérieusement (attention : série rouge) à la programmation des applications utilisant des Fichiers sur disquette ou sur disque. Ce livre contient de nombreux exemples de programmes commentés. La version de Basic retenue, car il a fallu choisir, est la 5, de Microsoft fonctionnant sous CP/M. C'est dire que cet ouvrage intéresse directement les utilisateurs de PSI à microprocesseur Z 80 et notamment les TRS 80.
140 pages : 67 FF.

Programmer en Assembleur
par Alain Giraud
Cet ouvrage, qui s'adresse aux lecteurs connaissant déjà un langage tel Basic, constitue une introduction complète au langage machine, et à son frère l'assembleur, comprenant des exercices et des exemples. Bien qu'illustré par le code du Z 80, il sera d'une lecture tout aussi utile aux possesseurs de P.S.I. disposant d'un autre microprocesseur.
série bleue
144 pages - 67 FF

Comprendre les Microprocesseurs
par Roland Dubois
Ce livre est une introduction aux microprocesseurs. Il ne s'agit pas d'un ouvrage de vulgarisation (série bleue). Il explique en détail, mais d'une manière suffisamment générale, ce qu'est un microprocesseur, une mémoire ROM, une mémoire RAM, un coupleur. Il montre comment associer ces différents circuits pour former un micro-ordinateur.
128 pages - 56 FF

BON DE COMMANDE

NOM .....

rue .....

Code post. |_|_|_|_|_|

Ville .....

Envoyer ce bon accompagné de votre règlement à
EDITIONS DU P.S.I.
Boîte Postale 86 - 77400 Lagny/Marne
Téléphone : (6) 007 59 31

DESIGNATION	NOMBRE	PRIX
	TOTAL	

Les prix sont : taxes, emballage et port compris. MM-138

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 124 du service-lecteurs (page 69)

étude

Coprocesseurs graphiques EF 9365/9366 : les modalités d'exploitation

Récemment introduits par Efcis, les co-processeurs EF 9365 et EF 9366, de par leur structure et leur principe de fonctionnement, devraient permettre l'avènement d'une nouvelle génération de terminaux graphiques performants et néanmoins économiques axés autour de microprocesseurs 8 bits. Dans notre numéro 136, nous avons montré leur intérêt par rapport aux techniques classiques ; aujourd'hui, nous examinerons les modalités d'exploitation.

La difficulté de réaliser une réelle animation à partir des contrôleurs graphiques classiques, est liée au nombre important de points à recalculer par trame. Si on laisse au processeur central le soin d'effectuer seul ce calcul, un maximum d'environ 10 000 points par seconde peut être généré par un microprocesseur 8 bits courant. C'est une vitesse insuffisante pour faire de la réelle animation.

Une autre solution consiste à décentraliser, au niveau du contrôleur graphique, certains traitements de base. C'est la solution retenue pour les coprocesseurs EF 9365 et 9366 qui exécutent « en câblé » des routines courantes : génération de caractères bien sûr, mais aussi génération automatique de vecteurs. Le processeur central se contente alors de donner à son périphérique des directives de « haut niveau » : « tracer vecteur » ou « tracer caractère », par exemple.

Génération des caractères et des vecteurs

Comme nous l'avons vu, le 9365 assure une résolution de 512 par 512 avec balayage entrelacé, ou 256 × 256, 128 × 128, 64 × 64 avec balayage non entrelacé. Le 9366 autorise, lui, une résolution de 256 × 512 en balayage non entrelacé. Dans ce qui suit, les différentes possibilités du 9365 vont être étudiées sous l'angle de la programmation avec comme hypothèse une résolution de 512 × 512.

Tout dessin est un ensemble de vecteurs, de courbes, de points et bien entendu de lettres. Aussi, nous étudierons tout d'abord l'écriture des caractères puis la génération des vecteurs.

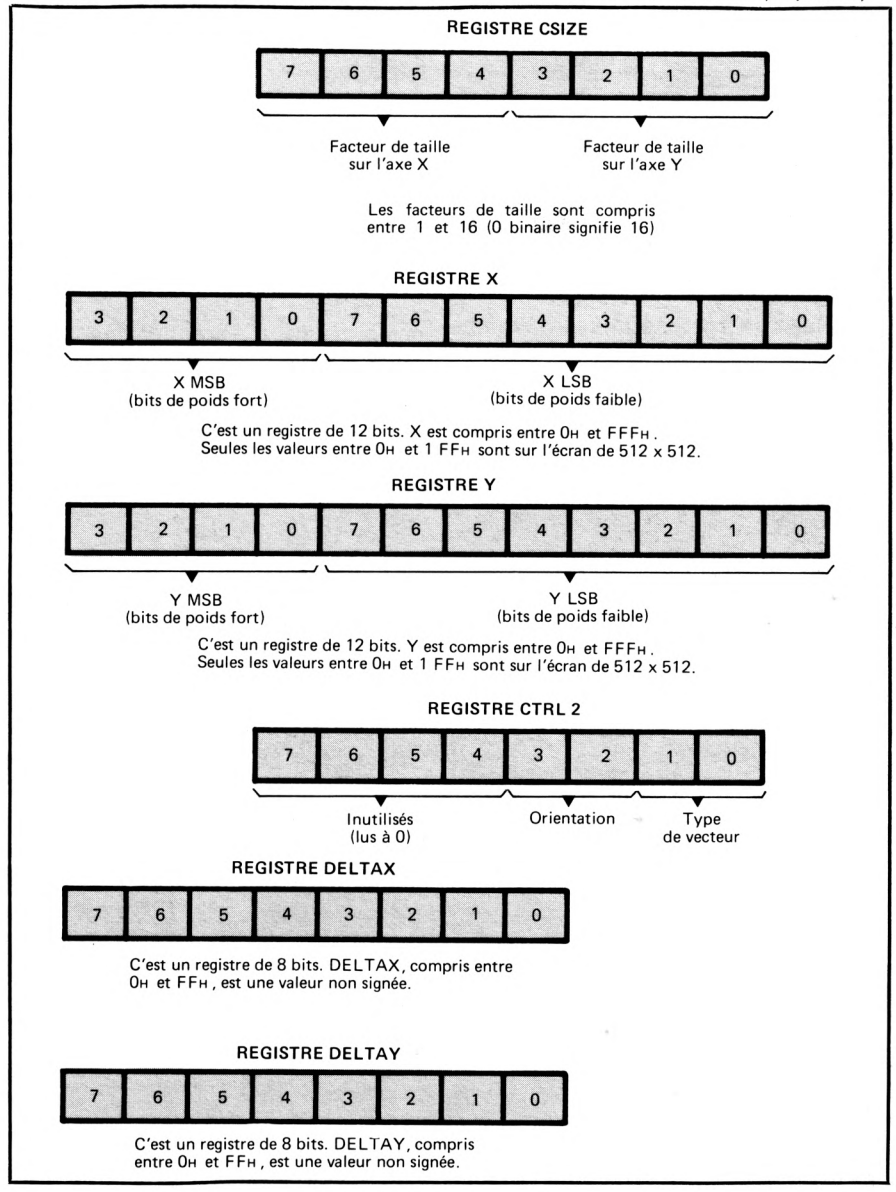
Le 9365 se comporte vis-à-vis du microprocesseur central comme onze registres disposés dans l'espace d'adressage et permettant de programmer le fonctionnement du co-processeur.

Ecriture des caractères

Un caractère se définit à l'aide de quatre paramètres : sa taille (registre CSIZE) ; son orientation (registre CTRL 2) ; sa place sur l'écran (registres X et Y) ; son code Ascii (registre CMD).

Pour écrire un caractère sur l'écran, il suffit de programmer correctement les registres CSIZE, X, Y et CTRL 2 (voir **fig. 1**) et d'écrire le code ▶

Fig. 1 - Constitution des différents registres pour l'écriture des caractères (taille, orientation et emplacement) et des vecteurs (registres DELTAX et DELTAY donnant leur projection).



▶ Ascii du caractère souhaité dans le registre de commande CMD. Le caractère apparaît alors sur l'écran (en supposant que le montage soit correct !). Le 9365 met lui-même à jour les registres X et Y pour pouvoir immédiatement écrire un nouveau caractère sans recalculer sa position sur l'écran.

Seul le premier caractère d'une ligne doit être programmé en taille, orientation et position. L'exemple de la **figure 2** montre l'effet de CTRL 2

b3 b2	Orientation du caractère	b1 bo	Type de vecteur
0 0		0 0	Trait continu
0 1		0 1	Pointillé
1 0		1 0	Trait interrompu
1 1		1 1	Mixte

Fig. 2 - Le registre CTRL 2 permet d'orienter le caractère ou de choisir le type de vecteur à tracer.

dont les bits 3 et 2 définissent l'orientation du caractère (les bits 1 et 0 définissent le type de vecteur à tracer, dans le cas d'écriture de vecteur).

Le registre CMD ne doit être chargé que si l'exécution de la commande en cours est terminée. Le registre d'état (status) permet de tester l'état du processeur (voir **fig. 3).**

Tracé des vecteurs

Un vecteur se définit à l'aide de quatre paramètres : sa taille (projection sur les axes X et Y) ; son origine sur l'écran ; son type de tracé (continu, pointillé, tireté, mixte) ; son code. Ces paramètres sont fixés en programmant les registres DELTAX et DELTAY pour la projection, CTRL 2 pour le tracé, et X, Y pour l'origine. Un vecteur peut être codé dans le registre de commande (CMD) de trois façons différentes :

— **Codage des vecteurs longs :** le code a alors le format :

0	0	0	1	0	b_2	b_1	b_0

avec b_2 b_1 b_0 prenant les valeurs 000 à 111 en binaire **(fig. 4 a).** Ces trois bits de poids faible déterminent la direction du vecteur (codes compris entre 10 et 17 hexa). La direction est prioritaire sur Δ X et Δ Y en cas de conflit.

— **Codage des vecteurs de direction « spéciale » :** un vecteur de direction spéciale est un vecteur incliné à 45°. Le code a alors le format :

0	0	0	1	1	b_2	b_1	b_0

avec b_0 b_1 b_2 prenant les valeurs binaires 001, 011, 101 ou 111 **(fig. 4 b).** Ces trois bits de poids faible déterminent la direction du vecteur. La longueur du vecteur est déterminée par la plus grande des valeurs (DELTAX et DELTAY) qui devient la projection sur les deux axes X et Y.

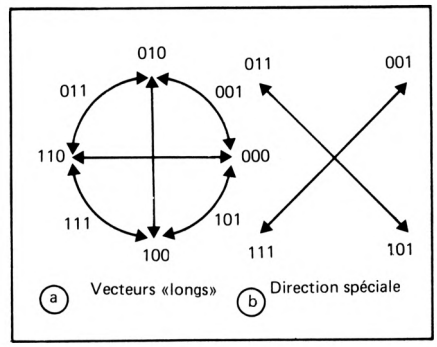
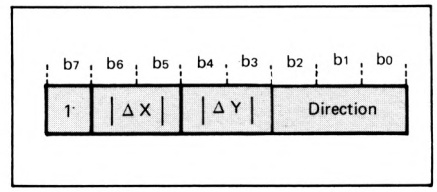


Fig. 4 - Codage des vecteurs « longs » et « direction spéciale » dans le registre commande.

— **Codage des vecteurs courts :** le code a le format :



La direction est déterminée par b_2, b_1, b_0 de la même manière que la direction des vecteurs longs. La longueur est déterminée par les projections sur les axes X et Y définies par Δ X et Δ Y, suivant les valeurs indiquées dans le tableau ci-dessous :

Δ Y b_4	b_3	Δ X b_6	b_5	Longueur (sur l'axe X)
0	0	0	0	0 pas
0	1	0	1	1 pas
1	0	1	0	2 pas
1	1	1	1	3 pas

On entend par « pas », dans ce tableau, l'incrémentation que subit X ▶

Fig. 3 - Signification des bits des registres d'état et CTRL 1.

Registre d'état (lecture seulement)

0	Haut = séquence du photostyle terminée
1	Haut = retour de trame en cours
2	Haut = prêt à recevoir une nouvelle commande
3	Haut = Plume hors de l'écran
4	Haut = indicateur d'IRQ (*) par fin de séquence photostyle
5	Haut = indicateur d'IRQ par retour de trame
6	Haut = indicateur d'IRQ par circuit libre pour une nouvelle commande
7	Haut = indicateur d'IRQ

bits ni verrouillés ni masqués

bits reposiionnées après cycle de lecture du registre d'état

Registre de contrôle 1 (lecture/écriture)

0	Haut = crayon (ou effaceur) baissé ; bas = crayon levé
1	Haut = crayon sélectionné ; bas = effaceur sélectionné
2	Haut = écriture à haute vitesse (pas de visualisation)
3	Haut = écran cyclique
4	Haut = autorisation d'IRQ par fin de séquence photostyle
5	Haut = autorisation d'IRQ par retour de trame
6	Haut = autorisation d'IRQ par circuit libre pour une nouvelle commande
7	Non utilisé (lu à 0)

(*) IRQ : demande d'interruption

$b_3 b_2 b_1 b_0$		$b_7 b_6 b_5 b_4$ = 0 0 0 0	0 0 0 1	0 0 1 0	0 0 1 1	0 1 0 0	0 1 0 1	0 1 1 0	0 1 1 1	1 0 0 0	1 0 0 1	1 0 1 0	1 0 1 1	1 1 0 0	1 1 0 1	1 1 1 0	1 1 1 1
		0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0 0 0 0	0	Met à 1 le bit 1 de CTRL1 : « Choix de la plume qui écrit ».	Vecteurs standards	Espace	0	@	P	•	p								
0 0 0 1	1	Met à 0 le bit 1 de CTRL1 : « Choix de la plume qui efface ».		!	1	A	Q	a	q								
0 0 1 0	2	Met à 1 le bit 0 de CTRL1 : « Passage en plume baissée ».		"	2	B	R	b	r								
0 0 1 1	3	Met à 0 le bit 0 de CTRL1 : « Passage en plume levée ».		#	3	C	S	c	s								
0 1 0 0	4	Effacement de l'écran.		$	4	D	T	d	t								
0 1 0 1	5	Remise à 0 des registres X et Y.		%	5	E	U	e	u								
0 1 1 0	6	Effac. de l'écran et remise à 0 reg. X et Y		&	6	F	V	f	v								
0 1 1 1	7	Effacement de l'écran, positionnement à S11 du registre CSIZE, remise à 0 des autres registres (sauf XLP, YLP).		'	7	G	W	g	w								
1 0 0 0	8	Initialisation du photostyle (forçage sortie WHITE niveau bas).	Vecteurs de directions privilégiées	(	8	H	X	h	x								
1 0 0 1	9	Initialisation du photostyle		)	9	I	Y	i	y								
1 0 1 0	A	Lancement du tracé du pavé 5 × 8		*	:	J	Z	j	z								
1 0 1 1	B	Lancement du pavé 4 × 4		+	;	K	[	k	{								
1 1 0 0	C	Effacement de l'écran avec la plume indiquée dans CTRL1.		,	<	L	\	l	¦								
1 1 0 1	D	Remise à 0 du registre X.		—	=	M	]	m	}								
1 1 1 0	E	Remise à 0 du registre Y.		.	>	N	↑	n	¯								
1 1 1 1	F	Demande d'accès direct à la mémoire d'image pour le premier cycle libre.		/	?	O	←	o	■								

PETITS VECTEURS :

b_7	$b_6 b_5$	$b_4 b_3$	$b_2 b_1 b_0$
1	ΔX	ΔY	Direction

Dimension

ΔX or ΔY		Long. du vecteur
0	0	0 pas
0	1	1 pas
1	0	2 pas
1	1	3 pas

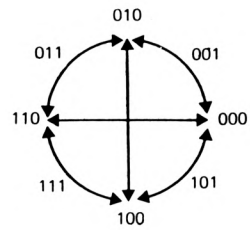
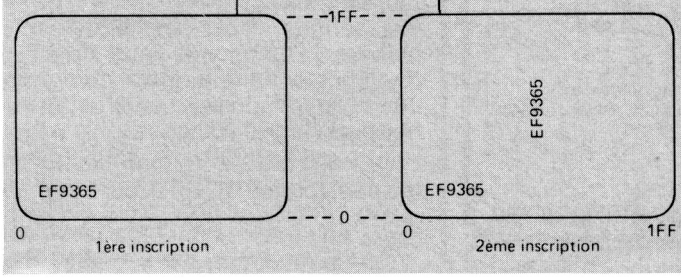


Tableau I
Résumé des codes de commande

```
00102                    *
00103                    *
00104                    *     EXEMPLE
00105                    *
00106                    *  CODE SOURCE EF96800 POUR ECRIRE
00107                    *
00108                    *  "EF9365" SUR L ECRAN
00109                    *
00110                    *  VERTICALEMENT ET HORIZONTALEMENT
00111                    *
00112                    **

00113P 005F 86 33    A EXEMPL LDAA   #$33     TAILLE CARACTERES
00114P 0061 B7 0000  A        STAA   CSIZE    TAILLEX=TAILLEY=3
00115P 0064 CE 0020  A        LDX    #$0020   ORIGINE SUR L ECRAN
00116P 0067 FF 0000  A        STX    XMSB
00117P 006A FF 0000  A        STX    YMSB     X=Y=$0020
00118P 006D 7F 0000  A        CLR    CTRL2    CARACTERES HORIZONTAUX
00119P 0070 BD 0085  P        JSR    ECRIT    AFFICHAGE DE "EF9365"
00120P 0073 CE 0100  A        LDX    #$0100   NOUVELLE ORIGINE
00121P 0076 FF 0000  A        STX    XMSB
00122P 0079 FF 0000  A        STX    YMSB     X=Y=$0100
00123P 007C 86 08    A        LDAA   #$08     NOUVELLE ORIENTATION
00124P 007E B7 0000  A        STAA   CTRL2    CARACTERES VERTICAUX
00125P 0081 BD 0085  P        JSR    ECRIT    AFFICHAGE DE "EF9365"
00126P 0084 39                RTS

00127                    **
00128P 0085 86 45    A ECRIT  LDAA   #$45     AFFICHE "E"
00129P 0087 B7 0000  A        STAA   CMD
00130P 008A BD 00B6  P        JSR    PRET     ATTENTE
00131P 008D 86 46    A        LDAA   #$46     AFFICHE "F"
00132P 008F B7 0000  A        STAA   CMD
00133P 0092 BD 00B6  P        JSR    PRET     ATTENTE
00134P 0095 86 39    A        LDAA   #$39     AFFICHE "9"
00135P 0097 B7 0000  A        STAA   CMD
00136P 009A BD 00B6  P        JSR    PRET     ATTENTE
00137P 009D 86 33    A        LDAA   #$33     AFFICHE "3"
00138P 009F B7 0000  A        STAA   CMD
00139P 00A2 BD 00B6  P        JSR    PRET     ATTENTE
00140P 00A5 86 36    A        LDAA   #$36     AFFICHE "6"
00141P 00A7 B7 0000  A        STAA   CMD
00142P 00AA BD 00B6  P        JSR    PRET     ATTENTE
00143P 00AD 86 35    A        LDAA   #$35     AFFICHE "5"
00144P 00AF B7 0000  A        STAA   CMD
00145P 00B2 BD 00B6  P        JSR    PRET     ATTENTE
00146P 00B5 39                RTS             RETOUR A L ENVOYEUR
00147                    **
00148P 00B6 B6 0000  A PRET   LDAA   STATUS   LECTURE REGISTRE D ETAT
00149P 00B9 85 04    A        BITA   #$04     BOUCLE SI OCCUPE
00150P 00BB 27 F9 00B6        BEQ    PRET     EXIT SI PRET
00151P 00BD 39                RTS
00152                    **
```



Ce programme permet d'écrire, en deux temps, EF 9365 horizontalement en bas et à gauche de l'écran, puis verticalement au milieu de l'écran, la première inscription restant apparente. La première partie du programme (lignes 113 à 126) spécifie les caractéristiques des caractères (taille, orientation et origine) et la deuxième partie ci-dessus donne les ordres d'affichage.

▶ (ou Y). Par exemple le code 10000 xxx indique 0 pas sur X et 0 pas sur Y ; cela signifie que l'on écrit 1 point et que l'on reste à l'endroit du point (X et Y ne changent pas).

Pour ces vecteurs, il n'est pas utile de programmer les registres DELTAX et DELTAY.

Une fois le vecteur tracé, les registres du 9365 sont inchangés, exceptés les registres X et Y qui ont été incrémentés (ou décrémentés suivant la direction du vecteur) respectivement de DELTAX et DELTAY (Δ X et Δ Y pour les petits vecteurs).

Autres utilisations du registre de commande

Le registre de commande CMD est non seulement utilisé pour déclencher l'écriture de vecteurs ou de symboles, mais aussi pour initialiser les modes de fonctionnement particulier des 9365/66. Le **tableau I** de la page précédente résume tous les différents cas d'utilisation du registre.

Le dessin et l'animation avec le 9365

Nous ne prétendons pas ici aborder tous les problèmes posés par l'écriture de programmes d'animation utilisant les possibilités du EF 9365. Nous souhaitons seulement donner quelques conseils aux utilisateurs non familiarisés avec le « graphique ».

Comment créer un dessin fixe ?

Il existe deux solutions : la solution manuelle, la solution assistée (par ordinateur bien sûr).

Pour créer un dessin sur l'écran, il est possible de le dessiner d'abord sur papier, en tenant compte de la définition de 512 points par 512 points, de le décomposer en vecteurs, puis de le traduire en instructions EF 9365. C'est la solution manuelle...

La solution « professionnelle » consiste bien sûr à utiliser un **éditeur graphique.** Ce programme est un outil permettant de définir des figures complexes en termes de primitives graphiques de haut niveau. Une figure peut en effet être définie à très haut niveau par des cercles, courbes, rectangles, triangles... paramétrés. L'éditeur graphique interprête cette description « source » et la transforme en une description « objet » exécutable par le 9365.

Dans la page précédente, nous donnons un exemple de programme source pour écrire EF 9365 sur l'écran horizontalement et verticalement.

Comment animer une image ?

Pour animer un dessin, il suffit de l'effacer totalement ou partiellement et de le réécrire avec de légères différences puis de répéter ce cycle d'effacement-écriture jusqu'à la fin du mouvement.

Précautions à prendre

Puisque l'on travaille sur des écrans à balayage de trame, il convient de prendre quelques précautions.

D'abord, il est nécessaire d'écrire et d'effacer très rapidement, pour donner une impression d'animation avec un grand nombre de points en mouvement.

Il faut s'assurer que le dessin est présent en mémoire au moment où on visualise la mémoire d'image. Pour cela, on pourra, par exemple, se synchroniser, comme le montre la **figure 5,** sur le retour trame et éviter

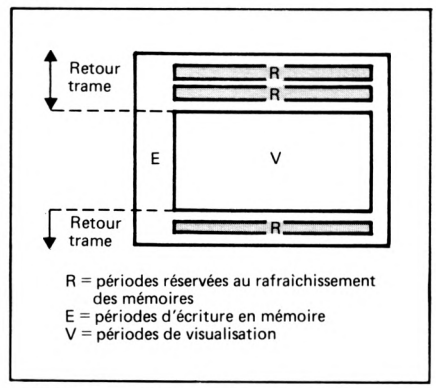


Fig. 5 - On peut profiter des retours de trame pour le rafraichissement des mémoires et du temps de visualisation pour l'écriture des données.

d'effacer le dessin pendant la période de visualisation (utilisation du bit 1 du registre d'état).

D'autres méthodes peuvent consister à travailler sur un plan pendant que l'on visualise un autre plan (le passage d'un plan à l'autre se faisant grâce au signal BLK).

Des figures vraiment animées

Durant une période de 20 ms, plus de 10 ms sont disponibles pour les cycles d'écriture. Puisque les automates internes peuvent écrire un point toutes les 571 ms, on voit qu'en une période, il est possible d'écrire plus de 17 000 points (plus de 6 000 rien que pendant le retour trame). En une seconde, on aura pu ainsi modifier plus de 900 000 points.

Ce chiffre seul, permet d'imaginer les possibilités du EF 9365.

Philippe Lambinet et Christian Rey

NOUVEAU

EUROTERMINAL France
Bureautique
TERMINAUX pour Télématique
Informatique

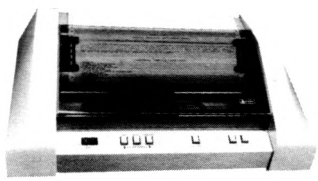
143, rue des Meuniers
F 92290 BAGNEUX
Tél. 665.73.40. Télex 201077 F

vous présente son département IMPRIMANTES

REPRÉSENTATION EXCLUSIVE POUR LA FRANCE

Anadex IMPRIMANTE LIGNE • ALPHANUMÉRIQUE GRAPHIQUE • SUR PAPIER ORDINAIRE
DP 9500/9501 • DP 9000/9001

— 50 à plus de 200 lignes/minute.
— 150 à 200 CPS bi-directionnelle optimisée.
— 3 interfaces standards RS232C / CL 20 60 mA / Parallèle
— Robuste, durée de vie de la tête d'impression : 650 millions de caractères.
— Nombre de colonnes : 132 - 158 - 176 (DP 9500). 132 - 165 - 198 - 220 (DP 9501).
— Impression : caractère double largeur.
— Graphique : 72 X 75 dots par inch (DP 9501). 60 X 72 dots par inch (DP 9500).
— Impression : 1 original + 5 copies.
— Nombre de caractères : 96 ASCII.

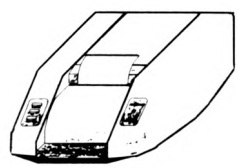


- Entrainement par tracteur réglab.
- 6 ou 8 lignes par inch.
- Tabulation verticale et horizontale
- Protocole : X.ON - X.OFF - STX - ETX - EOT.
- Buffer standard : 600 caractères
- Option 2 K supplémentaire.
- Ruban encreur en cartouche.
- Alimentation : 110 à 240 V AC - 48 à 62 Hz - 100 Watts.
- Option : générateur de caractères Suédois, Allemand, Norvégien, Danois.

FABRICATION FRANCAISE

Printer One®

IMPRIMANTES LIGNES
Alphanumériques 40 Col. •
A impact • Papier ordinaire



Caractéristiques :
- 120 lignes/minute
- Bi-directionnelle.
- 95 caractères ASCII.
- Entraînement par friction.
- Papier ordinaire.
- 1 Original + 2 copies.
- Quatre interfaces standards : RS232C - CL 20 mA et parallèle - IEEE.
- Robuste.

PRIX OEM : Les plus bas pour ces types d'imprimantes. NOUS CONSULTER.

Pour toutes précisions : réf. 125 du service-lecteurs (p. 69)

étude

Circuit de gestion mémoire : le Z 8010 pour 8 M octets

Les microprocesseurs 16 bits emploient tous une unité de gestion mémoire ou MMU (Management Memory Unit) comme nous l'avons vu dans notre numéro 137 en étudiant les principes généraux de ces circuits. Dans ce qui suit, nous allons analyser, titre d'exemple pratique, le Z8010 qui est la MMU conçue pour le Z8001, version vectorisée du Z8000 de Zilog, et dans un prochain numéro nous examinerons le cas du 68451 de Motorola.

L'unité de gestion de mémoire Z 8010 se charge de la gestion de l'espace mémoire des 8 millions d'octets que peut adresser le Z 8001. Elle alloue dynamiquement la mémoire à des segments de longueur variable et assure la protection de cette mémoire.

L'unité de gestion de mémoire (MMU) gère jusqu'à 64 segments dont la longueur peut varier de 256 à 64 K octets par incrément de 256 octets. Pour accéder à 128 segments, il est nécessaire d'avoir deux MMU. L'implantation de ces segments en mémoire centrale n'est pas rigide. Elle est définie par la MMU, et peut changer à tout moment par reprogrammation de celle-ci en mode superviseur. L'allocation dynamique de la mémoire à travers la ou les MMU permet, par conséquent, d'implanter un segment n'importe où en mémoire. Elle libère l'utilisateur de toutes références à la mémoire physique. Celui-ci ne connait que des adresses logiques que la MMU traduit ensuite en adresses physiques. Remarquons que la traduction d'adresses logiques en adresses physiques ne concerne que la mémoire et ne s'applique ni aux entrées/sorties, ni aux données.

L'allocation dynamique de la mémoire constitue aussi une méthode efficace pour travailler en multiprogrammation. Elle permet le partage du même segment par plusieurs tâches, sans perturber l'intégrité du système.

La MMU se charge aussi de la protection de la mémoire. Elle est capable de différencier un segment réservé au « superviseur » d'un segment destiné à « l'utilisateur », de reconnaître les différents types de segments (programme, donnée, pile) et de faire la distinction entre un segment de Ram et un segment de Rom.

Programmable en mode superviseur, la MMU est transparente en mode normal.

Principe de fonctionnement de l'unité de gestion de mémoire

La MMU Z 8001 exécute trois types de fonctions : traduction d'une adresse logique en adresse physique ; lecture/écriture dans ses registres internes ; transparence au niveau des instructions d'entrée/sortie ou des cycles de rafraîchissement.

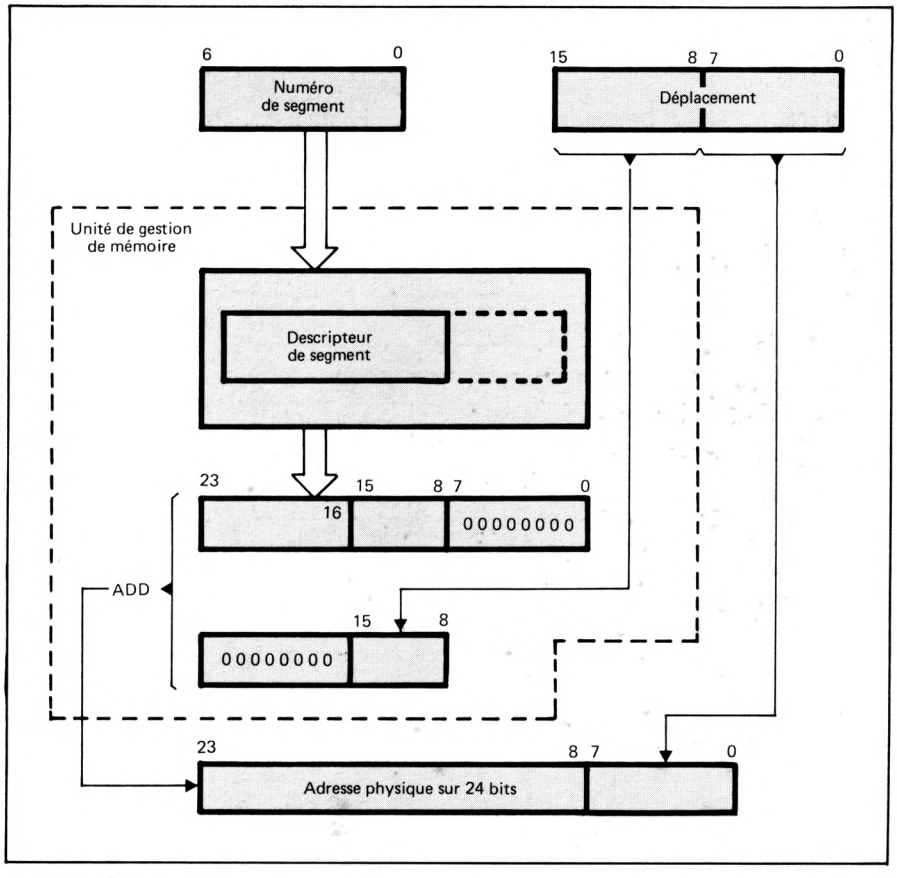
Traduction d'une adresse logique en adresse physique

A partir de l'adresse logique fournie par le Z 8001, la MMU élabore une adresse physique (**fig. 1**). Elle reçoit du Z 8001 les huit bits de poids fort de l'adresse (AD_8- AD_{15}) et les sept bits du numéro de segment, puis fournit les quinze bits de poids fort de l'adresse physique du segment. Ces quinze bits, combinés avec les huit poids faibles d'adresse AD_0 à AD_7, donnent l'adresse physique.

Lecture/écriture dans les registres internes de la MMU

Des commandes spécialisées, transmises par l'unité centrale Z 8001, permettent d'écrire dans les divers registres de la MMU ou de les lire. L'unité centrale indique à la MMU la disponibilité d'une de ces ▶

Fig. 1 - Principe de fonctionnement de l'unité de gestion.



▶ commandes en positionnant les lignes d'état ST_0 - ST_3 à 0011 (Special I/0 Reference). Une transition positive sur la ligne de validation de données $\overline{AS}$ avertit la MMU qu'une commande est disponible sur les lignes d'adresses/données AD_8 - AD_{15}. Dans le cas où cette commande est une demande d'écriture, la MMU lit l'information sur le bus AD_8 - AD_{15} lorsque la ligne de validation de données $\overline{DS}$ est à l'état bas. Lorsque cette commande provoque une lecture, la MMU concernée place l'information sur le bus AD_8 - AD_{15} si la ligne de validation $\overline{DS}$ est à l'état bas.

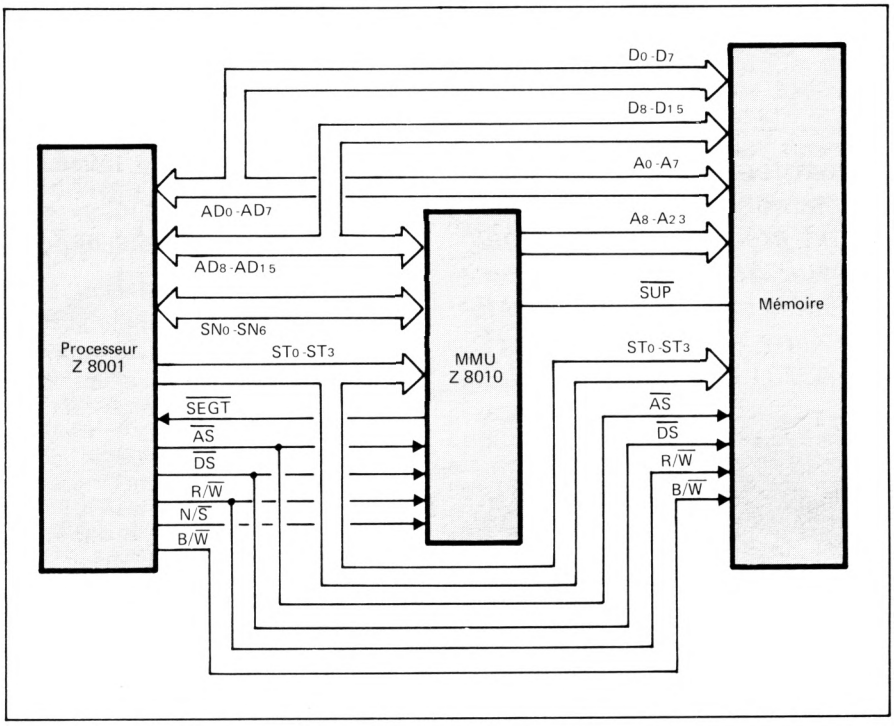
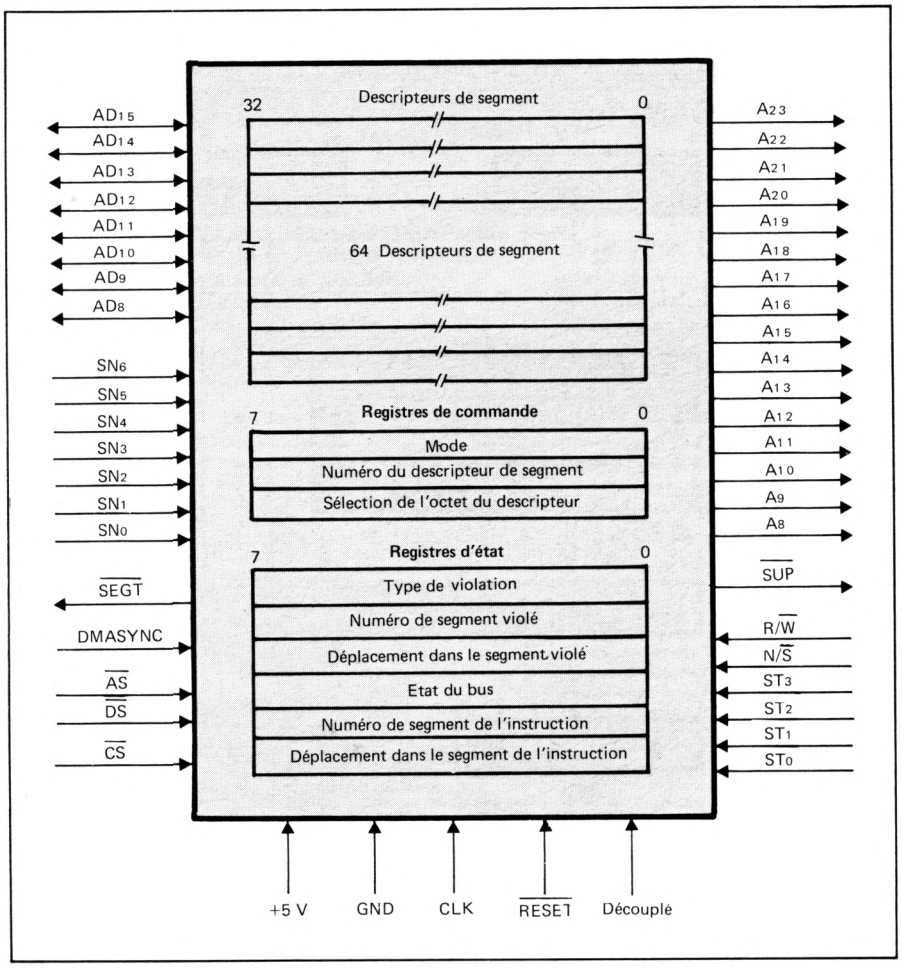


Fig. 2 - Unité de gestion Z 8010 connectée à un Z 8001.

Fig. 3 - Organisation externe et interne de l'unité de gestion



Transparence

Lorsque le Z 8001 exécute une opération d'entrée/sortie ou une opération de rafraîchissement, les lignes d'adresses de la MMU sont inactives (trois états).

Organisation externe de la MMU

La MMU comprend les broches suivantes (**fig. 2** et **fig. 3**) :

— les lignes d'adresses/données AD_8 - AD_{15} : elles sont multiplexées, et sont utilisées pour l'envoi de commandes et d'adresses logiques ;

— les lignes de numéro de segment SN_0 - SN_6 : elles permettent d'adresser un segment parmi 64 dans la MMU, SN_6 assurant aussi la validation sélective de la MMU ;

— la ligne de validation d'adresse $\overline{AS}$: elle indique si les signaux sur les lignes AD_8 - AD_{15}, ST_0 - ST_3, R/$\overline{W}$ et N/S sont valides ;

— la ligne de validation de données $\overline{DS}$: elle permet la synchronisation de transfert des données entre le Z 8001 et la MMU ;

— la ligne de sélection de la MMU ;

— les lignes d'état R/$\overline{W}$, N/$\overline{S}$, ST_0 - ST_3 : elles assurent les fonctions suivantes : R/$\overline{W}$ indique que le Z 8001 ou que le circuit de DMA Z 8016 effectue une lecture ou une écriture ; N/$\overline{S}$ spécifie que le Z 8001 ou que le Z 8016 est en mode utilisateur ou en mode superviseur ; ST_0 - ST_3 spécifient l'état du Z 8001 ;

— la ligne DMA SYNC : elle indique à l'état bas un accès DMA et à l'état haut la validation d'un numéro de segment ;

— la broche $\overline{RESET}$: elle assure la remise à l'état initial ;

— les broches d'adresses physiques A_8 - A_{23} : elles spécifient les 16 bits de poids fort de l'adresse physique ;

— la broche d'erreur de segment $\overline{SEGT}$: elle permet à la MMU d'interrompre le Z 8001 lorsqu'elle détecte un accès anormal d'un segment (écriture dans un segment à lecture seule, accès à un segment du superviseur en mode utilisateur, etc.) ou lorsqu'elle s'aperçoit d'un risque de débordement d'un segment de pile ;

— la broche $\overline{SUP}$: elle permet d'invalider l'adresse physique lors d'un accès anormal d'un segment (violation de l'espace de mémoire).

Lors d'une séquence de traduction d'une adresse logique en adresse physique, l'adresse logique (numéro de segment, déplacement à l'intérieur du segment) est présente sur les lignes d'adresses/données AD_8 - AD_{15}. La MMU traduit cette adresse logique en adresse physique qu'elle envoie sur les lignes d'adresses physiques A_8 à A_{23}. Elle génère éventuellement une erreur de segment sur la broche $\overline{SEGT}$ et une invalidation de l'adresse physique sur la broche $\overline{SUP}$. La broche $\overline{SEGT}$ permet à la MMU d'interrompre le Z 8001 lorsque la MMU détecte un accès anormal d'un segment ou lorsque la MMU s'aperçoit d'un risque de débordement d'un segment de pile.

La MMU sélectionne l'un des trois types de fonctions à exécuter (traduction d'une adresse logique en adresse physique, lecture/écriture dans les registres internes de la MMU, transparence au niveau des instructions d'entrée/sortie ou de cycles de rafraîchissement) en lisant les broches d'état ST_0 - ST_3. La MMU fait une traduction de l'adresse logique en adresse physique uniquement lorsque l'instruction concernée fait référence à la mémoire ou lorsqu'il y a une demande d'accès direct à la mémoire. Les instructions d'entrée/sortie, les cycles de rafraîchissement et certains états spéciaux du bus rendent la MMU transparente.

Organisation interne de la MMU

La MMU dispose de trois groupes de registres (**fig. 3**) : les registres de description de segment (segment descriptor registers) ; les registres de commande ; les registres d'état.

Les registres de description de segment

La MMU contenant 64 registres de description de segment, il est par conséquent nécessaire de disposer de deux boîtiers pour accéder aux 128 segments que le Z 8001 peut adresser directement. Une MMU est programmable, de manière à accéder aux 64 premiers segments (0 à 63) ou aux 64 segments suivants (64 à 127). L'accès à un registre de segment se fait par l'intermédiaire du numéro de segment généré par le Z 8001 sur les broches SN_0 - SN_6.

Chaque registre de description de segment comprend trois parties (**fig. 4**) : l'adresse de début du segment concerné (base address) ; la longueur du segment (limit), exprimée en bloc de 256 octets ; les caractéristiques d'accès au segment (lecture seule, accès uniquement en mode superviseur, etc.).

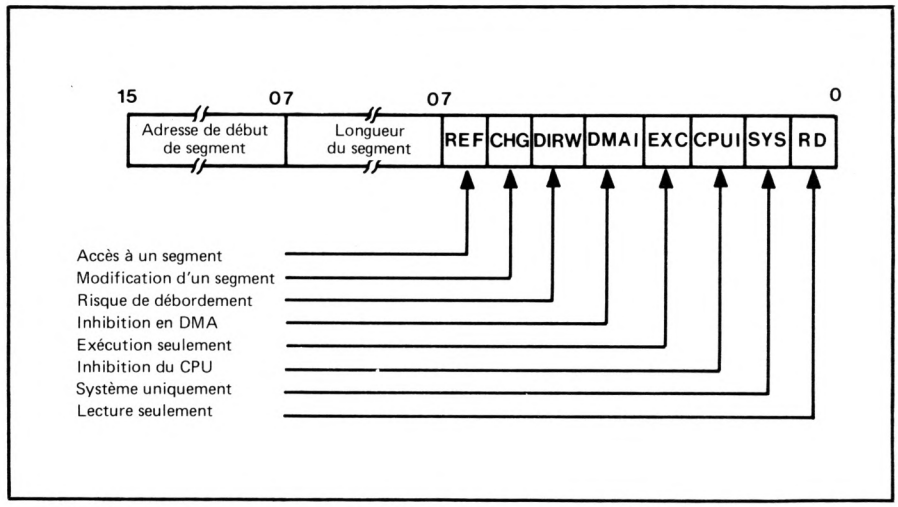


Fig. 4 - Registre de description de segment.

Les huit bits les moins significatifs de l'adresse de début de segment sont tous à zéro et ne sont pas stockés dans le registre de description de segment. La mémoire physique allouée à chaque segment se fait par bloc de 256 octets. Dans le cas d'un accès à une position de mémoire à l'intérieur d'un segment, la MMU vérifie que l'adresse de cette position est dans les limites de ce segment. Cette vérification s'effectue en comparant le déplacement contenu dans l'adresse logique et la longueur du segment, stockée dans le registre de description de segment. Si cette position est en dehors du segment, la MMU génère une interruption (trappe) du microprocesseur sur sa broche $\overline{SEGT}$. Dans le cas d'un segment de pile, la MMU avertit le microprocesseur dès que celui-ci écrit dans le dernier bloc de la pile (génération d'une interruption sur $\overline{SEGT}$).

Chaque registre de description de segment contient huit drapeaux, indiquant les caractéristiques d'accès à ce segment : cinq de ces drapeaux protègent le segment contre certains types d'accès ; un drapeau concerne un segment de pile ; les deux derniers drapeaux gardent en mémoire les derniers types d'accès au segment. Examinons le rôle de ces différents drapeaux lorsqu'ils sont positionnés :

— RD (Read Only Flag) indique que le segment est à lecture seule ;

— SYS (System Only Flag) spécifie que le segment ne peut être accédé qu'en mode superviseur (system mode) ;

— CPUI (CPU Inhibit Flag) empêche le processeur d'accéder à ce segment, ce qui est utile, lorsque le segment se trouve sur disque et n'a pas encore été appelé en mémoire centrale ;

— EXC (Execute Only Flag) n'autorise l'accès au segment que lors de la recherche d'une instruction, et protège ainsi un programme contre toute copie ;

— DMAI (DMA Inhibit Flag) interdit tout accès au segment par DMA, seul le processeur central ayant droit d'accès à ce segment ;

— DIRW (Direction and Warning Flag), destiné au segment de pile, permet, lorsqu'il est positionné à « 1 », d'indiquer au processeur central, que celui-ci vient d'écrire dans le dernier bloc de la pile et qu'il y a risque de débordement ;

— CHG (Changed Flag) indique qu'une écriture a été faite dans le segment, ce qui est utile pour spécifier, lors d'une recopie sur disque, les segments qui ont été modifiés ;

— REF (Referenced Flag) est positionné lors d'un accès au segment par le processeur central ou en DMA. Ce drapeau permet de détecter les segments inactifs qui seront envoyés en mémoire secondaire (disque), dès que le système aura besoin de place en mémoire centrale pour une autre tâche.

Les registres de commande

Ces registres, au nombre de trois, contiennent (**fig. 5**) : la sélection du mode, l'adressage d'un registre de description de segment (SAR), la sélection d'un octet à l'intérieur du registre de description de segment (DSC).

La sélection du mode permet la validation sélective d'une MMU dans une configuration en comprenant plusieurs. Deux bits de ce registre contrôlent le fonctionnement de la MMU. Lorsque le bit MSEN (Master Enable) qui autorise ou inhibe celle-ci, est à zéro, la MMU est invalidée et ses broches d'adresse physique sont à l'état « trois états ». Dans le cas d'une configuration avec une seule MMU, le bit MSEN permet ▶

▶ d'inhiber la MMU et d'accéder directement à une mémoire spéciale. Le bit TRNS (Translate) lorsqu'il est à « 1 », valide la traduction de l'adresse logique en adresse physique et lorsqu'il est à zéro, la MMU est transparente et laisse passer l'adresse logique sans la modifier.

Les trois bits suivants du registre de sélection du mode permettent de préciser le mode opératoire de la MMU. Le bit URS (Upper Range Select Flag) spécifie, dans le cas d'une configuration avec deux MMU, celle qui possède les 64 premiers registres de description de segment (URS = 0) et celle qui contient les 64 registres suivants (URS = 1). Le bit MST (Multiple Segment Table) indique une configuration à plusieurs MMU avec plusieurs tables de segments. Le bit NMS permet dans le cas d'une configuration multitable, de faire la distinction entre les segments du système (Normal) et les segments de l'utilisateur (User).

Par exemple, dans le cas d'une configuration avec deux MMU, disposant l'une d'une table de segments-système et l'autre d'une table de segments-utilisateur, MST est à « 1 » dans les deux MMU ; NMS est à « 0 » dans la MMU réservée à la description des segments-système et à « 1 » dans la MMU contenant les registres de description des segments-utilisateur.

Les trois derniers bits sont des bits d'identification de la MMU. Lors de la prise en compte d'une erreur de segment, signalée sur la broche $\overline{SEGT}$, la MMU concernée génère un signal d'identification, permettant au microprocesseur de détecter la source de l'interruption. Ce signal, caractérisé par un état « 1 », est délivré sur l'une des broches AD_8 - AD_{15}, définie par le code d'identification contenu dans les trois derniers bits du registre de mode (les autres broches sont à l'état « 0 »).

L'adressage d'un registre de description de segment se fait par un pointeur de six bits. La sélection d'un octet à l'intérieur d'un registre de description de segment est, en général, prise en charge par les commandes de la MMU. Elle est sauvegardée lors d'une interruption d'une commande et restituée ensuite dans le registre spécialisé (Descriptor Selection Counter), après traitement de l'interruption.

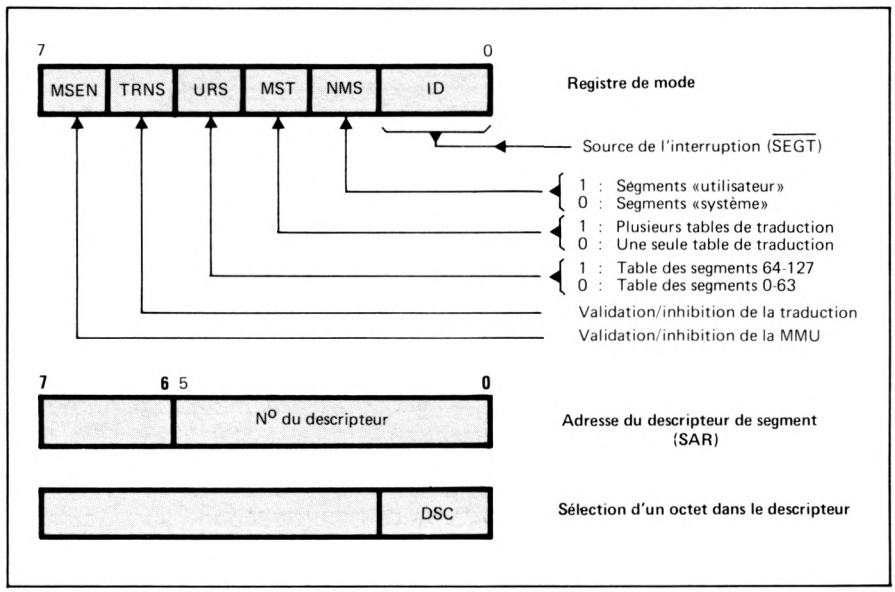


Fig. 5 - Les registres de commande de l'unité de gestion.

Les registres d'état

Six registres d'état contiennent les informations permettant d'identifier l'origine d'une interruption (trappe), générée par la MMU suite à une « violation » de l'espace-mémoire. Ces informations comprennent **(fig. 6)** : l'origine de l'interruption ; l'adresse logique (poids fort) de la position-mémoire violée ; l'adresse logique (poids fort) de la dernière instruction avant l'interruption ; l'état du bus au moment de l'interruption.

Seules les « violations » de l'espace-mémoire provoquées par le processeur central sont détectées. Les « violations » de l'espace-mémoire résultant d'une opération par DMA, entraînent l'invalidation de l'adresse physique par la broche $\overline{SUP}$, mais n'ont aucun effet sur les registres d'état. Le traitement de toute violation d'accès en DMA est sous responsabilité du périphérique concerné.

Le **registre du type de violation** dispose de huit bits pour indiquer l'origine de l'interruption. Quatre bits correspondent aux quatre types de protection d'accès programmables dans le registre de description de segment. Ces quatre bits sont : RDV (violation d'un segment à lecture seule), SYSV (violation d'un segment réservé au système), CPUIV (violation d'un segment interdit au processeur central), EXECV (violation d'un segment à exécution seule).

Trois bits spécifient une violation ou un risque de violation de l'espace d'adressage. SLV (Segment Length Violation) indique que l'adresse spécifiée est en dehors des limites du segment. PWW (Primary Write Warning) avertit le processeur central d'une écriture dans les 256 derniers octets d'un segment, à condition que le bit DIRW du registre de description de segment soit positionné à « 1 ». SWW (Secondary Write Warning) est similaire à PWW, à la différence près que SWW est actif lorsque le processeur central est en mode superviseur. Une fois que le bit SWW a été positionné à « 1 », toute autre interruption due à un risque de débordement de la pile est supprimée, afin de ne pas perturber le processeur central par des interruptions répétées ayant la même origine.

Le dernier bit FATL (Fatal Condition) est positionné à « 1 » lorsque l'un des bits du registre du type de violation est positionné à « 1 » et lorsqu'une nouvelle violation de l'espace-mémoire ou un risque de conflit se produit (SWW n'a pas d'influence). Il indique au processeur central qu'une erreur d'accès à la mémoire s'est produite pendant une séquence de traitement d'une interruption générée par la MMU. Lorsque le bit FATL a été positionné à « 1 », aucune autre demande d'interruption (trappe), résultant d'une violation de l'espace-mémoire n'est générée jusqu'à ce que ce bit soit remis à zéro. Cependant, à chaque violation, la MMU génère un signal d'invalidation de l'adresse physique.

Les **registres du segment violé** contiennent l'adresse logique (poids fort) de l'adresse de la position mémoire violée. Cette adresse se compose du numéro du segment concerné et du déplacement (poids fort) à l'intérieur du segment. Les poids faibles du déplacement ne sont pas sauvegardés. Dans le cas où l'utilisateur souhaiterait connaître cette information, il doit développer une logique supplémentaire permettant la sauvegarde de cette information.

Les **registres de l'instruction concernée** gardent en mémoire l'adresse logique (poids fort) de la dernière instruction exécutée avant la demande d'interruption pour violation. Dans le cas où cette demande d'interruption résulte de la recherche d'une instruction, l'adresse logique contenue dans ces registres est celle de l'ins-

truction précédente. Les poids faibles du déplacement ne sont pas sauvegardés et nécessitent l'implantation d'une logique externe dans le cas où l'utilisateur souhaite les garder en mémoire.

Le **registre d'état du bus** au moment de l'interruption sauvegarde l'état des broches ST_0 - ST_3, R/$\overline{W}$ et N/$\overline{S}$ du Z 8001.

Demande d'une interruption (trappe) et prise en compte

La MMU Z 8010 génère une demande d'interruption (trappe) chaque fois qu'elle détecte une violation de l'espace-mémoire ou chaque fois qu'elle rencontre un risque de débordement de pile. Dans le cas d'une violation de l'espace-mémoire, la MMU inhibe l'adresse physique (broche $\overline{SUP}$). La demande d'interruption sur la broche $\overline{SEGT}$ reste à l'état bas aussi longtemps que la MMU n'a pas reçu une prise en compte de cette interruption, qui est indiquée sur les broches ST_0 - ST_3. Dans le cas d'une violation de l'espace-mémoire par le processeur central, l'inhibition de l'adresse physique est maintenue jusqu'à la fin de l'instruction en cours. Dans le cas d'une violation pendant un transfert DMA, l'inhibition de l'adresse physique n'a lieu que pendant le cycle en cours et aucune demande d'interruption n'est générée.

Les demandes d'interruption (trappes), générées par la MMU à l'intention du Z 8001 sont traitées de la même manière qu'une interruption normale. La prise en compte d'une interruption est toujours précédée par la recherche de l'instruction suivante dans la mémoire de programme. Cette instruction est interrompue dès la prise en compte de l'interruption. Le compteur ordinal n'est pas incrémenté mais le pointeur de pile est décrémenté. La MMU, qui est à l'origine de l'interruption, envoie sur l'une de ces broches AD_8 - AD_{15}, sélectionnée par les trois bits de poids faible du registre de mode, un signal indiquant au Z 8001 la source de l'interruption. Cette broche est portée à un niveau « 1 », tandis que les autres broches sont maintenus à l'état « 0 ». Une MMU qui n'est pas à l'origine de l'interruption a toutes ses lignes AD_8 - AD_{15} à l'état « trois états ». Le processeur central, après reconnaissance de la MMU qui a provoqué l'interruption, sauvegarde les contenus du compteur ordinal et du registre d'état (PSW) dans la pile. Il charge le nouveau contexte à partir de la table d'interruption et provoque le branchement au sous-programme correspondant à la MMU qui a créé l'interruption. La MMU est ▶

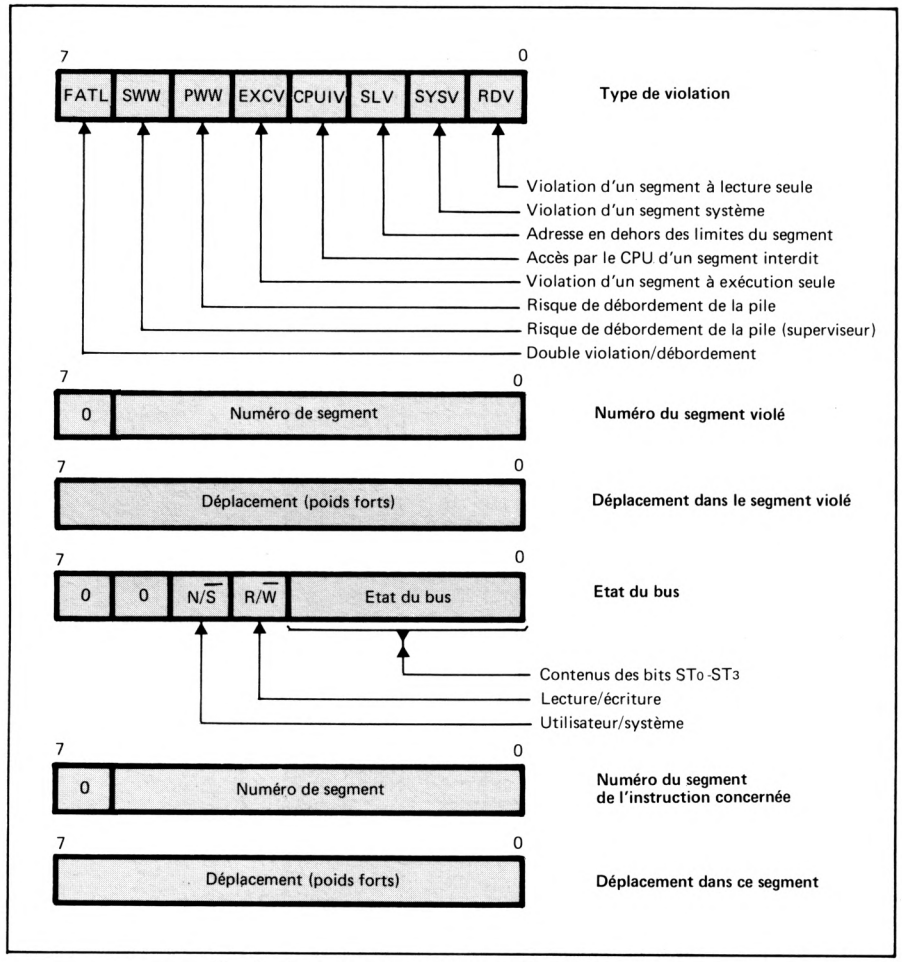


Fig. 6 - Les segments d'état de l'unité de gestion.

Tableau I – Les commandes du Z 8010

Commandes (en hexadécimal)	Explications
	Registres de description de segment
0 8	Lecture/écriture du début de segment.
0 9	Lecture/écriture de la longueur du segment.
0 A	Lecture/écriture des caractéristiques du segment.
0 B	Lecture/écriture du registre de description de segment.
0 C	Lecture/écriture du début de segment ; incrément du SAR.
0 D	Lecture/écriture de la longueur du segment ; incrément du SAR.
0 E	Lecture/écriture des caractéristiques du segment ; incrément du SAR.
0 F	Lecture/écriture du registre de description de segment ; incrément du SAR.
15	Mise à « 1 » de tous les drapeaux d'inhibition du processeur (CPUI).
16	Mise à « 1 » de tous les drapeaux d'inhibition du DMA (DMAI).
	Registres de commande
00	Lecture/écriture du registre de Mode.
01	Lecture/écriture du SAR.
20	Lecture/écriture du DSC.
	Registres d'état
02	Lecture du registre du type de violation.
03	Lecture du registre du numéro de segment violé.
04	Lecture du déplacement (poids fort) à l'intérieur du segment violé.
05	Lecture du registre d'état du bus.
06	Lecture du registre du numéro de segment contenant l'instruction concernée.
07	Lecture du registre de déplacement (poids fort) à l'intérieur du segment contenant l'instruction concernée.
11	Remise à l'état initial du registre de type de violation.
13	Remise à l'état initial de SWW dans le registre de type de violation.
14	Remise à l'état initial de FATL dans le registre de type de violation.

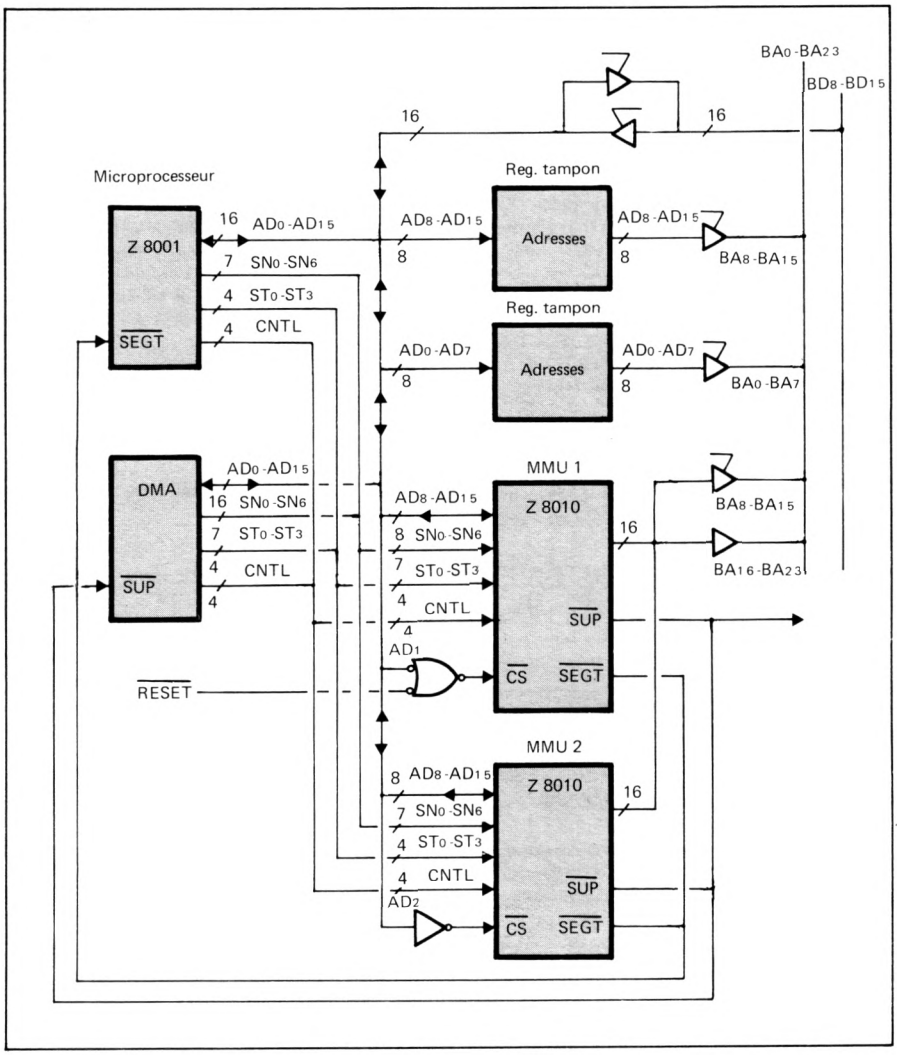


Fig. 7 - Configuration à deux MMU.

Tableau II - Programme d'écriture dans un registre de description de segment

Programme			Commentaires
	BIT	R0, 6	Test du bit 6 de R0 du Z 8001 pour savoir dans quelle MMU se trouve le registre de description de segment concerné.
	JR	Z, AUTRE	Sauf à autre, dans le cas où ce registre est dans la MMU 1.
	SOUTB	% 0104, R0	Transfert du contenu de R0 (numéro de registre de description de segment) dans le SAR de la MMU2.
	LD	R1, % 0B04	Chargement du registre R1 du Z 8001 avec la commande d'écriture du registre de description de segment concerné.
	JR	SUITE	Saut à SUITE.
AUTRE :	SOUTB	% 0102, R0	Transfert du contenu de R0 (numéro de registre de description de segment) dans le SAR de la MMU1.
	LD	R1, % 0B02	Chargement du registre R1 du Z 8001 avec la commande d'écriture du registre de description de segment annoncé.
SUITE :	LD	RO, 4	Chargement de R0 avec la longueur en octets du registre de description de segment.
	SOTIRB	a R1, a RR2, R0	Ecriture dans le registre de description du segment concerné.

▶conçue de manière que, pendant la sauvegarde du contexte, il n'y ait pas d'inhibition de l'adresse physique.
La ligne de demande d'interruption $\overline{\text{SEGT}}$ passe à l'état haut pendant le cycle de la prise en compte de l'interruption. Dans le cas où la sauvegarde du contexte dans la pile provoque un « risque de débordement », une nouvelle demande d'interruption est générée et est traitée immédiatement après la fin de la sauvegarde du contexte. Le bit SWW est aussi positionné à « 1 », mais ne provoque pas une seconde demande d'interruption. Lorsqu'au lieu d'un risque de débordement, une violation de l'espace-mémoire se produit pendant la sauvegarde du contexte, le bit FATL du registre de type de violation est positionné à « 1 », ce qui a pour effet d'inhiber toutes les demandes d'interruption générées par la MMU. Les violations de l'espace-mémoire, si elles sont masquées au niveau des interruptions, ont toujours un effet sur la broche $\overline{\text{SUP}}$ qui provoque l'inhibition des adresses physiques.

Les bits SWW et FATL permettent d'éviter l'interruption répétée des sous-programmes de traitement des interruptions, générées par la MMU.

Le sous-programme de traitement d'une interruption (trappe) provenant d'une MMU commence par la lecture du registre du type de violation. Suit le test du bit FATL pour déterminer s'il y a eu une double interruption. Dans la négative, le bit SWW est testé, pour savoir si la pile du système exige plus de mémoire. Enfin, le sous-programme identifie la cause de l'interruption, la traite et remet à zéro le registre de type de violation.

Les commandes de l'unité de gestion de mémoire

Le **tableau I** rassemble les différentes commandes d'une MMU, qui se répartissent en deux groupes : les commandes de remise à l'état initial et les commandes de lecture/écriture. Pour l'envoi de ces commandes, les instructions spécialisées d'entrée/sortie du Z 8001 (SOUT B, SOTIRB, etc.) sont utilisées. Dans le cas d'une instruction de sortie spécialisée, le champ de destination contient une commande de la MMU et le champ de source indique l'endroit en mémoire où se trouve la donnée à écrire dans la MMU. Dans le cas d'une instruction d'entrée spécialisée, le champ de source contient une commande de la MMU et le champ de destination indique l'endroit en mémoire où doit être stockée la donnée.

L'octet de poids fort d'une commande spécifie le code de cette com-

mande et l'octet de poids faible peut être utilisé pour sélectionner une MMU parmi plusieurs. Remarquons que les MMU ne reçoivent pas l'octet de poids faible et que c'est à logique externe d'exploiter l'information contenue dans cet octet pour sélectionner la MMU concernée (voir **fig. 7 et 8**).

Par exemple, l'écriture du contenu du registre R0 du Z 8001 dans le registre SAR de la MMU 1 s'écrit SOUTB %0102, R0. Le code de la commande de lecture/écriture dans le registre de huit bits SAR est en hexadécimal, soit 01 ; l'adresse de la MMU 1 est 02. La remise à l'état initial du bit FATL dans la MMU 1 s'écrit : SOUT %1402, R0. La spécification de R0, dans ce cas, est arbitraire. Le contenu de R0 est placé sur les lignes A/D au cours de l'exécution de l'instruction SOUT, mais n'est pas pris en compte par la MMU.

Exemples d'utilisation

Nous reprenons ici deux exemples d'utilisation, donnés par Zilog dans son manuel « Microcomputer components », exemples qui illustrent le fonctionnement des MMU dans le cas où il y a une seule table de traduction des adresses et dans le cas où il y a plusieurs tables.

1.— Configuration à deux MMU avec une seule table de traduction

La **figure 7** donne un exemple d'une telle configuration. Les deux unités de gestion, référencées MMU_1 et MMU_2, sont sélectionnées lorsque AD_1 et AD_2 sont respectivement à l'état haut. La structure des instructions spécialisées implique que le bit zéro soit systématiquement au niveau logique « 0 ». C'est pourquoi nous avons choisi les lignes d'adresse AD_1 et AD_2 comme lignes de sélection des boîtiers MMU. Remarquons que les signaux appliqués sur les lignes AD_1 et AD_2 sont inversés avant d'être envoyés sur les broches de sélection $\overline{CS}$ des MMU.

La ligne de sélection AD_1 est associée à la remise en état initial $\overline{RESET}$ à travers une porte « OU ». La remise à l'état initial par le matériel s'effectue en appliquant un front descendant sur la broche $\overline{RESET}$. Elle provoque la mise à zéro du registre de mode, du registre du type de violation et du registre DSC. Si la ligne de sélection $\overline{CS}$ d'une MMU est à l'état bas en même temps que la broche $\overline{RESET}$, l'indicateur MSEN (master enable) du registre de mode est positionné à « 1 », permettant la validation de la MMU et le transfert des adresses logiques sur le bus

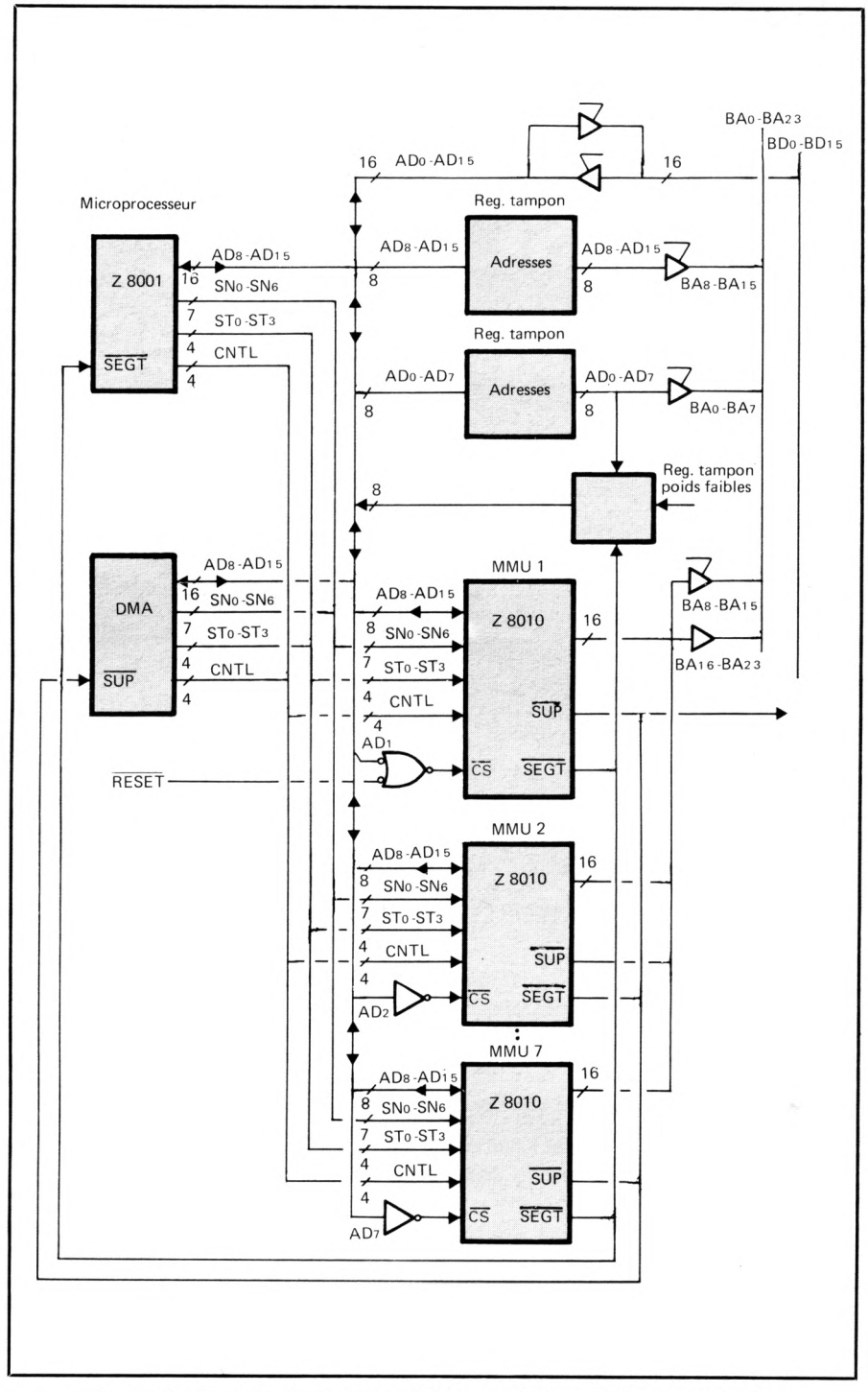


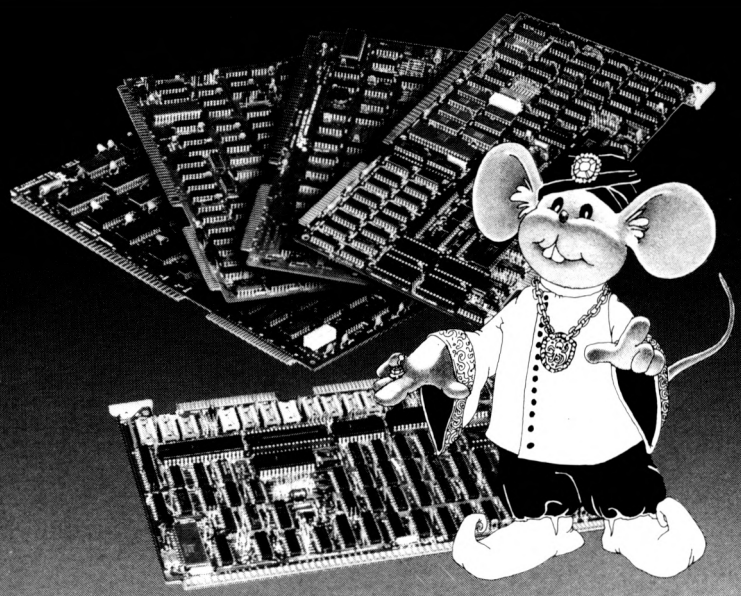
Fig. 8 - Configuration à plusieurs MMU avec plusieurs tables de traduction.

d'adresse physique de la MMU. L'accès au programme d'initialisation en mémoire se fait directement par des adresses physiques (pas de traduction à travers la MMU).

Remarquons qu'il existe un chemin direct entre le processeur central et le circuit de DMA d'une part, et le bus d'adresses/données d'autre part. Ce chemin est emprunté lors d'opérations d'entrée/sortie et lors du rafraîchissement, lorsque les MMU sont invalidées. Notons aussi que la broche $\overline{SUP}$ d'invalidation de l'adresse physique est connectée à la fois à la mémoire centrale pour la protéger contre toute écriture erronnée et au circuit de DMA pour l'empêcher de détruire une information lors d'un accès non autorisé.

Le **tableau II** donne un exemple de programme d'écriture dans un registre de description de segment de l'une des deux MMU de la figure 7. Le registre R0 du Z 8001 contient le numéro du registre dans lequel on veut écrire. Lorsque ce numéro est inférieur à 64, le registre concerné est dans la MMU_1. Lorsque ce numéro est supérieur ou égal à 64, le registre concerné est dans la MMU_2. Le début du programme commence ▶

Votre avenir est déjà dans ces cartes.



Dans la compétition industrielle chaque jour plus sévère, l'avenir est aux entreprises qui sauront atteindre rapidement le niveau de compétitivité le plus élevé.
Soyez parmi celles-ci. Faites entrer l'électronique intelligente dans vos produits, vos process, vos systèmes de gestion et de communication.
Le train est déjà en marche. Sautez d'emblée dans le bon wagon : parmi les quelques systèmes immédiatement applicables, aucun n'a encore atteint l'efficacité, la souplesse, la compatibilité et la compétitivité des systèmes Intel.
Métrologie apporte aux industriels tout le support technique et le service nécessaires à la mise en œuvre des produits Intel.
Vous ne pouvez envisager le virage micro-informatique sans penser Intel, sans consulter Métrologie.

intel® distribué par METROLOGIE
L'avance technologique, le support, le service

PARIS : Tour d'Asnières 4, avenue Laurent Cély. 92606 Asnières cedex. Tél. : 791.44.44. Télex : 611448 F
LYON : Immeuble Britannia 20, bd Eugène Deruelle. 69003 Lyon. Tél. : (7) 895.30.45.
RENNES : 24, avenue de Crimée. 35100 Rennes. Tél. : (99) 53.13.33. Télex : JB SERVI 740084 F

BAT-BACHELIER

INTEL . Veuillez m'envoyer votre documentation complète, ou prendre contact avec moi.

Monsieur _____ Société _____

Adresse _____ Tél. _____

MIN. MIC. 2022

Pour toutes précisions : réf. 126 du service-lecteurs (p. 69)

▶par le test du bit 6 de R0 du Z 8001 pour savoir dans quelle MMU se trouve le segment concerné. Le contenu de quatre octets (début du segment, longueur de segment et protections) qui doit être écrit dans le registre de description de segment se trouve dans une zône de mémoire pointée par RR 2 du Z 8001.

2.— Configuration à plusieurs MMU avec plusieurs tables de traduction

La **figure 8** donne un exemple d'une telle configuration avec sept MMU. Les lignes A/D permettent de sélectionner l'une de ces MMU lors de l'envoi d'une commande. Une telle configuration est très utile lorsque des tables séparées sont allouées à différentes tâches. Chaque tâche a sa propre table et le passage d'une tâche à une autre implique le changement de table par validation des MMU appropriées.

Dans le cas d'une configuration à une seule table de traduction, le passage d'une tâche à une autre nécessite la ré-initialisation de la table, ce qui se traduit par une perte de temps.

La configuration de la figure 8 comprend une MMU réservée au système d'exploitation et six MMU, allouées par paires, à trois différentes tâches. Le passage d'une tâche à une autre implique la validation et l'inhibition des MMU concernées. En agissant par logiciel sur l'indicateur MSEN (Master Enable) dans le registre de mode de chaque MMU, il est possible de sélectionner les MMU concernées. Remarquons que la MMU_1, réservée au système d'exploitation est toujours validée. Notons aussi (tableau I) qu'un registre tampon permet de sauvegarder les poids faibles de l'adresse physique dans le cas d'une violation.

Le programme consigné dans le tableau II exécute le passage d'une tâche à une autre. Il commence par inhiber toutes les MMU allouées aux tâches des utilisateurs, puis valide la paire de MMU associée à la tâche sélectionnée. Le contenu de R 1 indique la tâche sélectionnée : bit 0 à « 1 », sélection de la première tâche ; bit 1 à « 1 », sélection de la deuxième tâche ; bit 2 à « 1 », sélection de la troisième tâche.

* * *

Nous reviendrons, dans un prochain numéro, sur cette question de la gestion mémoire, avec un autre exemple de circuit qui montrera une approche quelque peu différente.

Dominique Girod

L'aide de l'informatique aux non-voyants et aux déficients visuels

Les aveugles et déficients visuels n'ont accès qu'à une faible partie de l'information écrite. La production d'ouvrages en alphabet Braille reste marginale, soit parce qu'elle repose sur des procédures manuelles, soit, quand elle est déjà partiellement automatisée avec des ordinateurs, parce qu'elle n'arrive pas à vaincre le goulet d'étranglement que constitue la saisie initiale du document.

Jean-Christophe Meneau, de l'Ecole Nationale Supérieure de Télécommunications à Paris a tiré parti du travail de saisie effectuée par les éditeurs pour traduire les bandes de photocomposition en alphabet Braille et réduire ainsi fortement le coût de production. Nous donnons dans ce qui suit l'essentiel d'une conférence récente de Jean-Christophe Meneau.

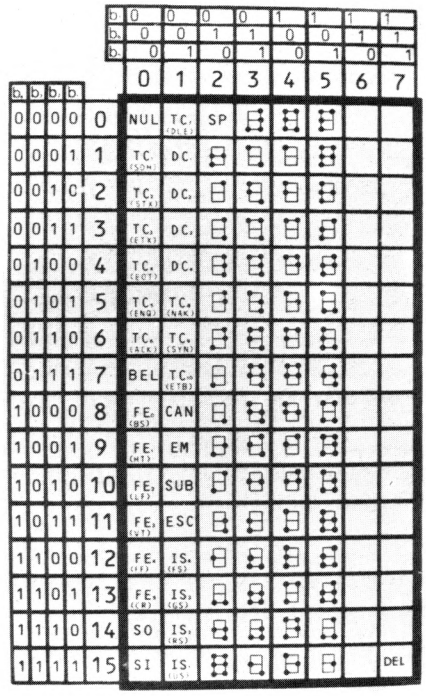
Situation des aveugles en France

La France compte une population de 35 000 aveugles et un nombre encore plus important d'amblyopes, c'est-à-dire de personnes ayant une vision corrigée de 4/10 seulement. Cette population souffre d'une carence dans l'accès à la connaissance par insuffisance de documents adaptés.

Les livres destinés aux aveugles utilisent l'alphabet Braille, du nom de son inventeur Louis Braille, qui le proposa en 1825. Cet alphabet utilise des caractères en relief, formés par six points, permettant de coder 64 caractères. Cet alphabet Braille s'est imposé au niveau international et a été adapté aux contingences locales par exemple pour le codage des langues n'utilisant pas des alphabets latins (japonais). La production des livres en Braille est réalisée en France par des associations de bienfaisance, utilisant des bénévoles. Il en résulte une très faible production, avec des délais imprévisibles et surtout un choix arbitraire des titres, limitant grandement l'horizon culturel des aveugles. Le travail « d'écriture » se fait à domicile, avec des poinçons. Ce travail, non mécanisé ne sert que pour un seul exemplaire.

Ordinateur et production Braille

Au congrès de juin 1979 à Londres « Braille Computerised Production, today and tomorrow », il est apparu que l'ordinateur pouvait seul briser le carcan de la production traditionnelle : augmenter la production, diminuer les délais, répondre au manque de copistes Braille et à la quasi impossibilité d'en former, éviter le stockage sur papier volumineux et fragile, réduire les coûts de production avec de nouvelles méthodes de saisie, d'embossage (écriture Braille) et les coûts de diffusion par l'utilisation de réseaux.

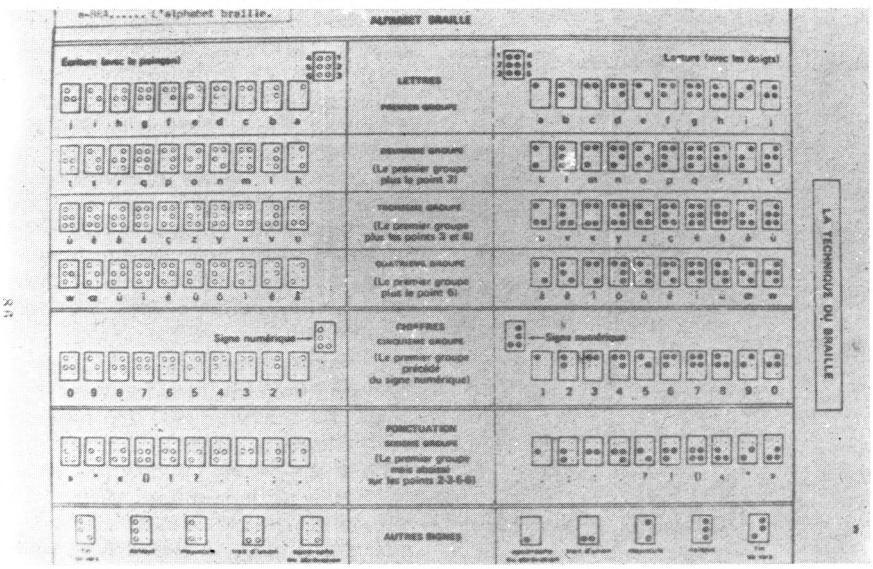


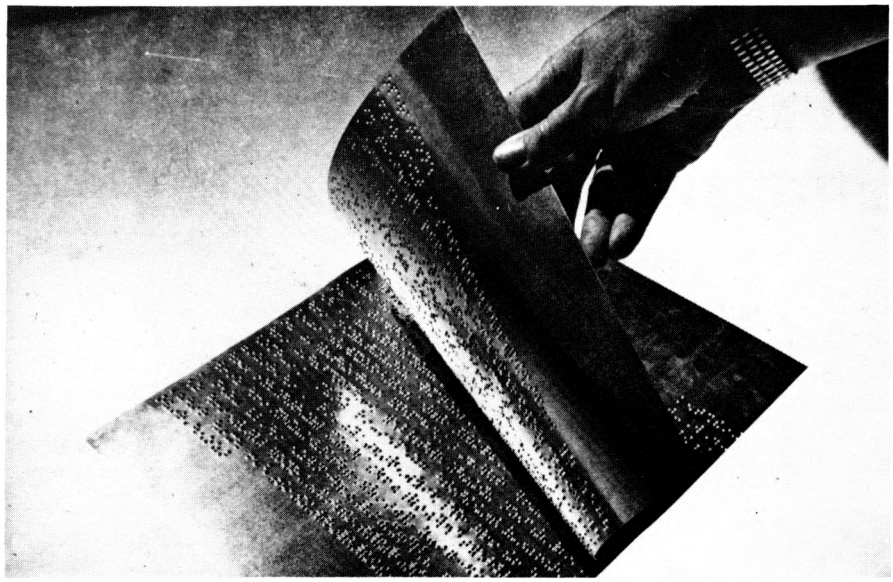
L'alphabet Braille et le code Ascii.

La production Braille est informatisée dans plusieurs pays : Allemagne, Canada, Danemark, Royaume-Uni, USA, etc. En France, malgré de nombreuses recherches, mais pas coordonnées, la production reste manuelle.

Le premier programme de traduction en Braille date de 1950 sur IBM. En 1964, l'American Printing House prête un ordinateur IBM 709 pour effectuer des recherches sur la traduction de musique, mathématiques et textes scientifiques. Toujours aux USA, un système utilisant un IBM 360 commande directement une douzaine de presse rapides en Braille. Des expériences avec communications vocales ont été tentées également. La société ASI Teleprocessing Inc propose le système ARTS (Audio Response Time Sharing). A partir ▶

L'alphabet Braille : une matrice 3 × 2 pour l'alphabet, les chiffres et la ponctuation





Impression en Braille.

▶ d'un clavier, équipé d'un haut-parleur, l'utilisateur consulte un ordinateur PDP 11 qui lui restitue, par synthèse vocale, des mots et des phrases complètes.

Les procédés d'impression et de lecture

Il existe des terminaux analogues à des imprimantes, commandables par ordinateurs dans lesquels des marteaux frappent un papier cartonné pour donner le relief. Citons : Sagem Tem Braille à 15 cps ; Led 120 à 120 cps ; IBM 1403 à chaîne, 670 pages/heure ; Nord 270 à 300 cps et 1500 pages/heure.

Les presses automatiques réalisent les feuilles cartonnées par pressage entre deux feuilles de zinc embossées (écrites) à la main ou par ordinateur.

Un autre procédé dit PVC DOTS (Londres) dépose des billes de plastique sur les feuilles Braille et permet d'obtenir 1200 pages/heure. Enfin, la thermogravure, expérimentée à l'école pour déficients visuels de Lille, avec des résultats concluants, dépose une poudre sur des points, préalablement encrés. En chauffant la poudre gonfle et restitue les points Braille par refroidissement. On obtient ainsi 7000 pages/heure.

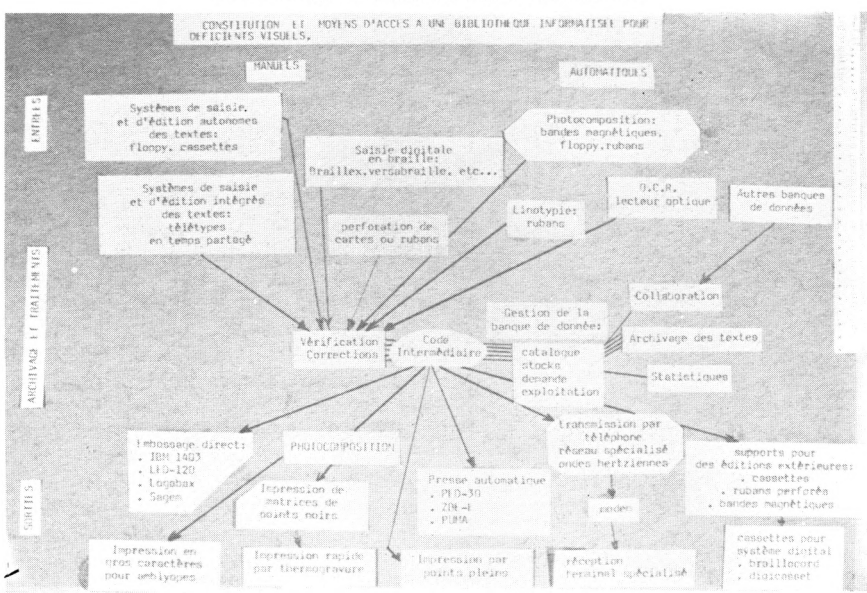
Un domaine prometteur est la lecture sans papier. Des terminaux tactiles commandés par des électro-aimants ou des cellules piézo-électriques font apparaître sur une ligne les caractères Braille. Les lecteurs de lignes déjà commercialisés (8D80, Digicasset, Braillex, Braillocord, Brailink, Versabraille) permettent soit la connexion avec un ordinateur détenteur de texte via le réseau commuté, soit la lecture de cassette. Mais ces terminaux ont encore des prix prohibitifs (au moins 20 000 FF). Ces lecteurs de lignes, à base de microprocesseurs, ne sont pas adaptés à la lecture d'un livre. Il faudrait, dans ce cas, un terminal affichant une page complète. Des études sont en cours aux USA pour réaliser un terminal page économique.

Le goulet d'étranglement dans toute la production d'ouvrages en Braille est constitué par la saisie du texte. Or un livre Braille dérive toujours d'un ouvrage déjà édité pour le grand public. Une source importante d'économie serait possible en réutilisant le travail de saisie initial.

Jean Christophe Meneau a mené un travail, apparemment jamais tenté auparavant, pour traduire les « bandes » de photocomposition des imprimeurs en texte Braille. Ces « bandes » sont soit des rubans perforés à 5, 6, 7, 8, 13, 17 ou 31 canaux, soit des bandes magnétiques. La lecture préalable à la traduction nécessite des lecteurs spéciaux pour les formats 13, 17 et 31 canaux, et des lecteurs classiques, mais avec des procédures spéciales, pour les bandes à 5, 6, 7 ou 8 canaux, à cause des contrôles différents de parité. Les bandes magnétiques se lisent plus facilement. Des essais de transcodage des bandes de photocomposition ont été conduits jusqu'à l'embossage de livres sur des terminaux IBM 1403, Sagem et Logabax. Mené avec des moyens réduits dans le cadre d'une thèse, ce travail pourrait être repris industriellement car il a permis de montrer la faisabilité d'une telle entreprise.

* * *

L'informatique à l'aide des déficients visuels.



Le développement d'outils nouveaux de communication comme la télématique diffusée (Antiope) ou interactive (Télétel), associée à un terminal tactile visualisant une page et non plus une ligne, et de coût économique, devrait transformer profondément la vie des déficients visuels : éviter les déplacements, se renseigner sur les horaires d'ouverture, de fermeture d'organismes publics, accéder aux informations commerciales, juridiques, communiquer entre non voyants par l'intermédiaire d'une boîte à lettre Braille, travailler à domicile.

Tous ces services offerts aux voyants peuvent paraître superflus car ils ont bien souvent des moyens parallèles pour obtenir les informations. Pour les aveugles, ce serait réellement utile.

Bernard Josselin

étude

Choix des systèmes de développement : les critères économiques

Le choix d'un système de développement pour les microprocesseurs a, de tous temps, fait l'objet de controverse. Deux écoles, systèmes spécialisés ou outils universels, s'affrontent avec des arguments indéniables. Alors que faut-il décider quand, à l'heure des choix, en fonction des critères économiques et techniques, les uns viennent à l'encontre des autres?

Nul ne contestera que l'introduction du microprocesseur dans des produits de technologie avancée est une évolution destinée à améliorer considérablement le rapport performance/coût tout en augmentant la fiabilité. Le microprocesseur n'est pas uniquement un argument publicitaire destiné à augmenter les ventes de machines à laver le linge par exemple.

Bon nombre d'industriels ont d'ores et déjà adopté cette nouvelle technologie, et d'autres suivront, surtout avec l'avènement de la télématique, le développement des télécommunications, l'automatisation croissante, les économies d'énergies, etc.

Comme tous ceux qui ont déjà franchi le pas, les nouveaux venus devront faire un certain nombre de choix qui seront souvent importants puisqu'ils engageront la politique technique de la société pour des mois, parfois des années.

Or, si le choix d'un microprocesseur se fonde sur des critères techniques et économiques, sur lesquels nous allons revenir, il se fonde aussi — et peut-être même avant tout — sur le support proposé pour le développement et la mise au point. Mais si le choix d'un microprocesseur passe par celui de son système de développement, il est important d'attacher une attention particulière à cet investissement qui, compte tenu de ses répercussions se chiffre bien au-dessus des 100 000 F de son achat.

C'est pourquoi cet article se propose de donner des éléments de réflexion qui permettront de faire le bon choix, choix d'autant plus difficile aujourd'hui que deux écoles s'affrontent : les outils de développement universels et les outils de développement des fabricants de composants dits non universels ou spécialisés. Alors, que choisir ?

Les critères de choix des microprocesseurs

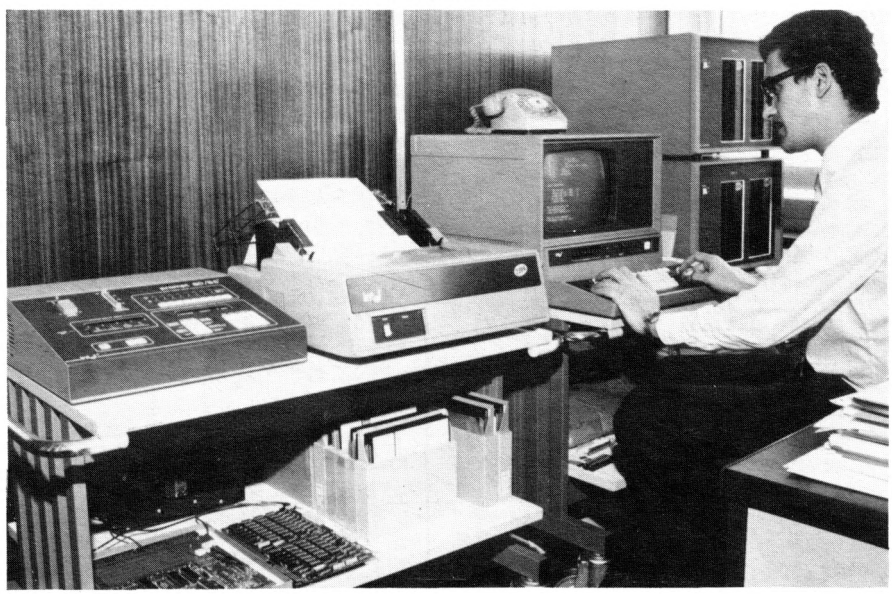
En général, le choix d'un microprocesseur est toujours basé sur des critères techniques. En fait, il s'agit à ce niveau d'une étude de faisabilité, c'est-à-dire de savoir quel type de microprocesseur convient à un projet. Il faut ensuite déterminer la taille des mots (4, 8, 16 ou 32 bits), la vitesse de traitement, la capacité d'adressage, etc. Cette étude, sauf cas très particulier, ne conduit pas à un composant réunissant les caractéristiques demandées, mais à plusieurs composants proposés par différents constructeurs.

Il convient alors de choisir une marque, un fabricant. S'il n'existe pas d'accord entre la société pour laquelle on étudie le projet, et tel ou tel fabricant national ou étranger, le choix se fera en fonction de critères subjectifs tels que renommée, importance et d'autres paramètres comme l'implantation en France ou en Europe d'unités de fabrication, du support technique, de l'existence d'une littérature plus ou moins complète, en français ou en américain, des secondes sources, etc. En fait, les critères ne manquent pas. Mais à l'heure de la synthèse, il en est un qui surpasse tous les autres, parce que son choix est lourd de conséquences, en ce sens qu'il conditionne la facilité et la rapidité du développement et de la mise au point du projet : c'est l'outil de développement.

Il faut bien étudier le support au développement proposé pour le ou les microprocesseurs sélectionnés ; il convient d'évaluer assez précisément le logiciel de base fourni, l'existence ou non de langages évolués connus ou plus ou moins faciles à assimiler, éventuellement l'existence d'un logiciel d'application sous forme de bibliothèque de programmes, la puissance du logiciel de l'émulateur, etc. Tous ces critères font partie intégrante de l'outil de développement, ce qui nous montre que son choix est fondamental.

La complexité du problème augmente aujourd'hui, compte tenu des ▶

Système de développement universel Future Data commercialisé en France par Genrad et A2M.



▶ secondes sources, c'est-à-dire du fait que plusieurs fabricants proposent le même composant, mais des supports et des aides au développement différents, et aussi avec l'arrivée sur le marché des systèmes universels qui complètent la gamme des supports proposés (voir **tableau I).**

Les critères de choix des outils de développement

Si le choix d'un microprocesseur est fondé en grande partie sur celui du système de développement utilisé, il n'en sera pas de même bien évidemment quant aux critères de sélection de ce dernier.

Ces critères de choix se classent en deux grandes familles : critères économiques et critères techniques, les uns venant parfois à l'encontre des autres.

Ne perdant pas de vue que nous voulons comparer les systèmes universels et les systèmes « spécialisés », nous allons analyser ces différents critères, et voir comment ils s'adaptent aux deux types de systèmes étudiés. Mais auparavant, il convient de nous mettre d'accord sur ce que nous entendons par *universel ?*

Qu'est-ce qu'un outil de développement universel ?

Universel : qui a rapport à toute chose.

Ne rêvons pas, nous n'avons pas sur le marché cette machine idéale qui permettrait d'assurer le développement de tous les microprocesseurs existant sur le marché. Il existe cependant un système composé d'une unité centrale Digital Equipment du type PDP 11-23 ou PDP 11-34, et du logiciel de développement de BSO (Boston Software Office), qui permet de développer le logiciel de bon nombre de microprocesseurs. Mais ce système a aussi ses limitations, entre autres celle de ne pas proposer d'émulateur.

Nous sommes en présence de machines qui permettent en général le développement et la mise au point de plusieurs microprocesseurs comme on l'a vu dans le tableau précédent. Nous ne parlerons pas de systèmes spécifiques comme le COP PDSE qui n'autorise le développement que du microprocesseur COP 400.

L'Intellec, série II, outil d'Intel, permet le développement des familles 8080/85, 8048/49/51, 8086/88/89. D'après la définition précédente, l'Intellec serait donc universel. Oui, mais au sens Intel du terme. Cette restriction ne nous permet pas de le classer dans cette catégorie. Soyons prudents, car il existe une société américaine Relms qui propose un macro-assembleur et un émulateur pour le Z 80, fonctionnant sur l'Intellec, le rendant ainsi universel au sens que nous donnons à ce mot. En collaboration avec Métrologie, Relms a mis ou met au point toute une série de macro-assembleurs tournant sur Intellec, pour 6800, 6801, 6802, 6809, 1802, F8/3870, les 16 bits devant suivre. Malheureusement, seuls les émulateurs 6800 et 6802 semblent être disponibles. L'étape suivante consisterait à implanter sur Intellec des compilateurs PLM (langage évolué d'Intel) pour les processeurs supportés.

Ainsi, grâce à un logiciel de développement adapté, et grâce aussi à l'étude d'émulateurs spécifiques, Métrologie a réussi à transformer l'Intellec en un véritable outil de développement universel. L'auteur n'ayant pas eu l'opportunité de juger de l'efficacité de ces produits, et leur implantation en France n'étant pas aujourd'hui très large, nous les citons pour mémoire, et nous considérerons, dans la suite de cette étude, que l'Intellec est un appareil non universel.

Les outils de développement universels sont ceux proposés par des constructeurs d'instruments ou des sociétés de service n'ayant pas de raisons spéciales de limiter à un type de microprocesseur les possibilités de leur système, les rendant compatibles au plus grand nombre possible de ces composants.

Quels sont donc les appareils vraiment universels que nous retiendrons pour notre étude ?

Il s'agit essentiellement de quatre fabricants qui se partagent aujourd'hui la quasi-totalité du marché des systèmes universels :

— Tektronix, fort de son expérience des systèmes universels 8001/8002, qui ont été les pionniers de l'universalité, en élargit le concept et introduit maintenant la série évolutive et modulaire : 8500.

— Hewlett Packard, avec son système HP 64000 a apporté deux évo-

Tableau 1 - Micros supportés par les principaux systèmes de développement

	Intellec Série II	Motorola Exo II	Exormacs	Zilog	Mostek	Texas I	National Starplex	Efcis Themis	Exorcet 30	Tektronix 8002	HP 64000	Future Data	Philips PM 4421
Intel													
8080 A	x						x			x	x	x	
8085 A	x						x			x	x	x	x
8086/88	x									x		x	
8048/49	x						x			x			
8051	x												
Motorola													
6800		x						x		x	x	x	
6809		x						x	x				x
6801		x											
6802		x								x		x	
6805		x											
68000			x							x			
Zilog													
Z 8				x									
Z 80				x	x					x	x	x	x
Z 8000													
RCA													
F 8					x					x			
3870					x					x			
3872					x					x			
Fairchild													
1802										x			
Texas Inst.													
9900						x				x			
Signetics													
2650 A													x
NSC													
800							x						
Rockwell													
6502													x
6500/1										x			x

lutions intéressantes : le disque rigide en développement et le concept du multiposte.

— Future Data-Genrad, qui de son côté a sorti un émulateur-esclave pour microprocesseur 16 bits se présentant sous forme d'un boîtier. A partir d'une même console, on peut connecter jusqu'à huit boîtiers d'émulateurs-esclaves pouvant tous travailler simultanément.

— Philips vient de lancer sur le marché un système universel de développement, le PM 4421, très économique, pouvant supporter les processeurs 8 ou 16 bits les plus utilisés.

Nous reviendrons plus en détail sur l'aspect technique de ces produits dans un prochain article.

Nous ne citerons que pour mémoire le système de développement universel économique de la société danoise Danfysik qui est un appareil sans clavier, possédant cinq touches de commande.

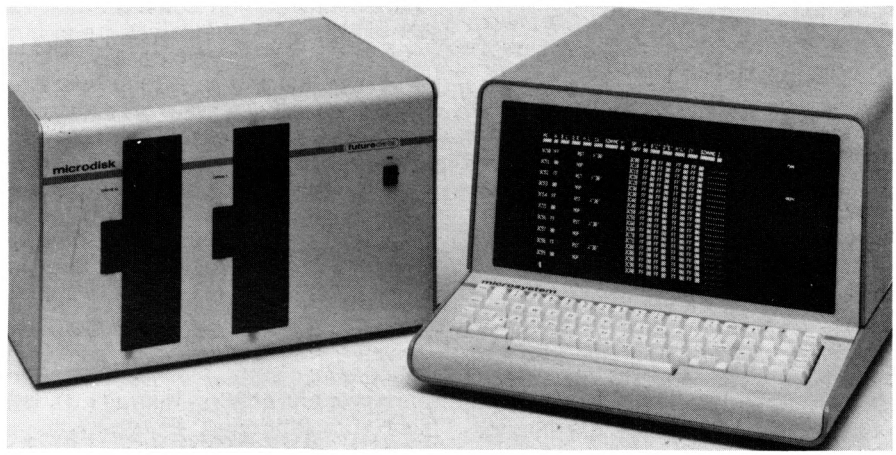
L'industrie française est représentée dans ce domaine par les appareils du Sepia et d'Eurosoft. Ces deux sociétés se caractérisent par le fait que l'une et l'autre ont réalisé un matériel mis au point par elles-mêmes ou en collaboration avec un centre d'étude et de recherche. Le Sepia réalise un appareil mis au point au CEA (on peut même dire que la société s'est créée pour cela et pour mettre au point une valise de maintenance). Eurosoft, de son côté, réalise un système conçu en collaboration avec le CNES et qui présente l'originalité d'être indépendant de l'ordinateur central (host computer) où résideront les logiciels de création de programme et d'émulation : l'appareil se présente en effet comme un terminal multiposte capable d'utiliser les ressources de n'importe quel ordinateur installé, quelles que soient sa puissance et ses caractéristiques.

Le marché des outils de développement

Avant d'entrer dans le détail du pourquoi et du comment, il faut noter quel est l'enjeu pour les constructeurs de systèmes :

Pour un fabricant de microprocesseurs, ne pas fournir le *nec plus ultra* du développement est pénalisant. Ce support, nous l'avons vu plus haut, loin d'être un simple argument de vente, constitue un des critères essentiels du choix du produit-composant. L'investissement réalisé par certaines firmes dans l'étude et la mise au point du matériel d'aide au développement se chiffre en dizaines de millions de dollars et peut représenter 30 à 40 % du coût d'un programme. C'est dire l'importance attachée à ce matériel. Certains fabricants, japonais en particulier, ont tout misé sur les composants, négligeant totalement l'aspect système. Cette approche trouve sa justification dans le fait que les produits proposés sont toujours des secondes sources et que l'utilisateur trouve chez le concepteur le matériel adéquat pour son étude.

A un type de microprocesseur, correspondent en général plusieurs secondes sources. On n'en compte pas moins de sept en ce qui concerne le 8080 et plus de dix pour le 8085. Certains de ces fabricants sont des secondes sources officielles, réalisées grâce à des échanges de masques (comme Siemens, ou AMD par exemple pour le 8085). D'autres ont réalisé un produit identique, fonctionnant comme l'original, mais reconçu ; c'est le cas du 8085 de NEC. Ces fabricants de produits en seconde source ne proposent pas toujours d'outil d'aide au développement, et ne « vivent » que de la vente des composants.



Poste de travail équipé du système de développement Intellec d'Intel associé à un programmateur de Prom.

D'autres, par contre, proposent des outils de développement, que l'on peut classer dans une troisième catégorie, celle des outils non universels, mais proposés par des fabricants de seconde source. En général, ces outils n'ont pas les avantages de l'universalité et n'ont pas non plus les avantages liés à ceux du fabricant concepteur du produit. Il faut considérer ces outils comme un pis aller, c'est-à-dire, ne les utiliser qu'en dépannage, pour évaluation de produit, ou développement sans nouvel investissement.

En effet, de tels outils, parfois très performants pour un type de microprocesseur, ne représentent jamais le haut de gamme quant au développement d'une famille. Bien entendu, le retard à l'apparition du composant fait qu'ils arrivent sur le marché bien après le produit original, évitant de ce fait les tâtonnements, les essais, les modifications. Ils ne sont valables que pour un produit dit « mûr ».

Ils ne permettent pas de faire l'évaluation d'un nouveau produit et rejoignent, à ce niveau, le problème des outils universels (sauf en cas de seconde source très liée au concepteur, par exemple Siemens-Intel). Leur intérêt réside dans le fait qu'ils peuvent éventuellement être utilisés pour un autre microprocesseur, le choix restant alors assez limité. En aucun cas, ces systèmes ne doivent être acquis pour un nouveau « concept », sauf cas très particulier d'un projet utilisant deux microprocesseurs produits par un même fabricant, l'un ou les deux en seconde source. Par exemple, un projet piloté par un Z 80 ayant un 3870 en esclave, pourra parfaitement être développé sur un système de développement Mostek.

Ces outils que l'on peut qualifier de semi-universels sont très particuliers, et la question de leur acquisition doit se poser dans des cas précis. On classera dans cette catégorie, le Starplex de National Semiconductor, le système Mostek, etc.

Les fabricants de systèmes de développement universels au sens où nous l'entendons, n'ont bien entendu pas les mêmes motivations ; mais loin d'être des philanthropes ils ont vu l'intérêt que pouvait représenter un tel marché. On estime à environ 250 millions de dollars le marché 1980 au niveau mondial des systèmes spécialisés et universels. Rien qu'en France, il est vendu, chaque année, entre 1 000 et 1 500 unités, et bien qu'une certaine saturation du marché apparaisse, les perspectives restent assez bonnes. Cela représente tout de même un potentiel de 150 millions de francs. ▶

Le palmarès des ventes revient à Intel et Motorola, suivis par Tektronix. L'arrivée de nouveaux produits et de nouveaux constructeurs peut à tout moment modifier cet ordre. On estime en général qu'Intel arrive en tête suivi de très près par Motorola, et que Tektronix vend environ le tiers du premier, ce qui est loin d'être négligeable, et montre la bonne acceptation du marché pour un produit universel.

Critères économiques

Nous allons dans cette partie essayer de voir quels sont les critères économiques qui vont intervenir dans le choix de l'universalité ou de la spécificité.

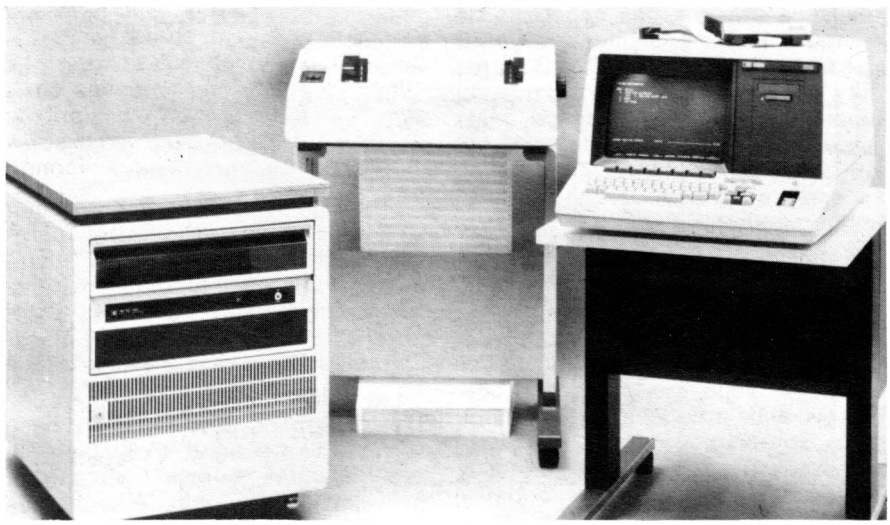
Il existe une sorte d'osmose entre la société industrielle d'une part, le type du ou des projets à réaliser d'autre part, et le système de développement choisi.

Ainsi, prenons le cas extrême d'une grosse entreprise devant réaliser un ou plusieurs projets importants, c'est-à-dire se mesurant en dizaines d'hommes-année. Supposons que cette société n'ait aucun accord ou contrat particulier avec tel ou tel fabricant, ce qui l'obligerait à utiliser un matériel pré-défini, même en cas d'inadaptation. Des impératifs de délais vont en général fixer le nombre d'ingénieurs à affecter au projet. Ces personnes devront bien entendu travailler sur du matériel identique, un panachage étant à exclure pour des problèmes de compatibilité. Il est concevable de développer différentes parties du logiciel sur des appareils de marques différentes, à condition que les modules en question soient tout à fait indépendants, et que leur mise au point ne nécessite pas d'appel ou de référence aux autres modules. Mais les syntaxes des éditeurs de texte, assembleurs, systèmes d'exploitation de disque sont toutes différentes, ce qui interdit le passage immédiat, pour un opérateur, d'une machine à une autre, en cas d'indisponibilité, de panne, ou pour toute autre raison. De plus, si les ingénieurs ne programment pas en langages évolués, l'incompatibilité entre les machines devient encore plus flagrante.

Il est donc préférable que toute l'équipe travaillant sur un même projet utilise le même matériel, et dispose d'autant d'unités que nécessaire, afin d'éviter les temps morts dans l'activité d'un collaborateur, ce qui en général coûte plus cher que l'achat ou la location d'une unité supplémentaire (ne suggérons pas non plus de faire les trois huit).

Pour de tels projets, l'importance du choix est considérable ; citons, par exemple, le cas d'une société française qui possède une cinquantaine de systèmes du même type, et l'on comprend qu'il lui est impossible d'utiliser une autre marque de microprocesseur pour ses futurs projets. L'acquisition de systèmes spécifiques, surtout en quantité importante, entraîne un mariage de fait avec un fabricant. Et l'on sait à quel point les divorces coûtent cher !

Il est important aussi de considérer l'affectation des unités de développement par rapport aux projets : si le matériel est affecté à un projet grand public (machines à laver, magnétoscope, etc.), c'est-à-dire comportant des produits fabriqués à un très grand nombre d'exemplaires, permettant un amortissement total des frais d'étude, le système spécialisé se justifie. En effet, son achat guide la politique technique de la société pour un seul projet. De plus, on peut supposer que le ou les systèmes seront affectés soit à la maintenance, soit à l'étude des évolutions du produit. Si par contre le matériel est affecté à des projets conduisant à de petites quantités, il sera difficile d'amortir l'achat des systèmes sur la production. Le matériel devra alors être affecté à un nouveau projet, et de son universalité ou de sa spécialisation dépendront les choix techniques futurs.



Système de développement universel HP 64000 de Hewlett-Packard.

Durée de vie des systèmes

Dans un secteur où l'évolution technique des produits est très rapide, et où par conséquent l'obsolescence des matériels est très précoce, la question de leur durée de vie est fondamentale. Le 8085 a été annoncé en décembre 1976, échantillonné environ six mois plus tard, modifié en 8085 A et enfin produit en quantité, en fin 1978. Aujourd'hui, nous sommes à son apogée quant au nombre de projets démarrés en 8085, nombre qui aurait plutôt tendance à décroître. Par contre, la demande est très forte en production. Il faut donc examiner de très près l'âge des produits avant de se lancer dans un achat ; il ne serait pas judicieux d'investir aujourd'hui dans une unité de développement pour le 8085 en espérant l'utiliser cinq ans.

La plus grande attention est recommandée quant à la compatibilité avec les produits futurs : l'appareil acheté pour travailler sur 6800, supportera-t-il par exemple le 68000 ? Et cela non seulement au niveau du logiciel, mais aussi en ce qui concerne l'émulation. Du point de vue de la durée de vie du matériel, aucun avantage ne peut être accordé à l'une ou l'autre des deux catégories. Il reste à chacun de définir l'amortissement souhaité, et les paramètres sur lesquels il sera réparti, en ne perdant pas de vue que la durée de vie d'un système varie entre trois et six ans au maximum.

Avant d'étudier les problèmes liés aux petites sociétés, pour lesquelles un achat pèse lourd dans un budget dont les conséquences sont beaucoup plus importantes que pour une grande entreprise, nous allons examiner le cas des systèmes multipostes.

Les systèmes multipostes

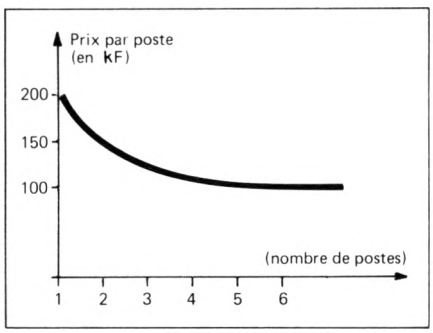
Ce sont les fabricants de systèmes universels qui les premiers ont mis des appareils à postes multiples sur le marché : Hewlett Packard est le seul à proposer aujourd'hui des systèmes multipostes

qui sont disponibles. Future Data annonce lui aussi un système multiposte, à ne pas confondre avec le multi-émulateur. Le 8500 de Tektronix adopte le concept, en utilisant les 8001/8002 comme périphériques. Les PDP 11/23 sont aussi des minis multipostes, mais il faut veiller à ce que le logiciel de développement opérant accepte cette configuration.

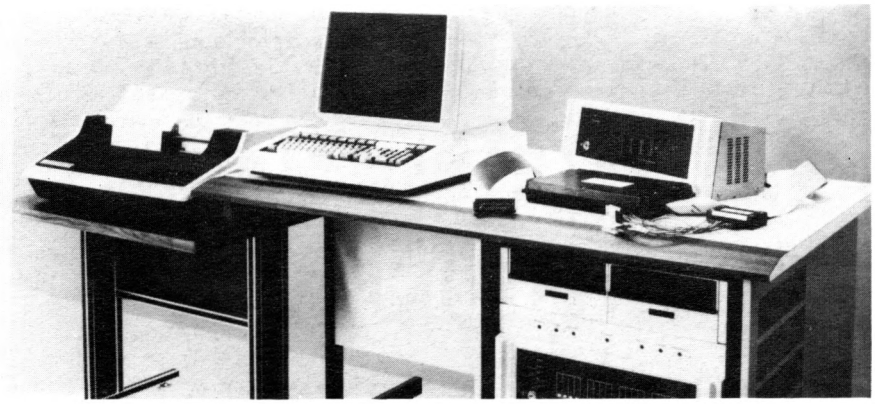
Devant l'intérêt manifesté par la clientèle pour ces matériels, les fabricants de composants ont mis ces systèmes à l'étude, et Motorola doit sortir prochainement une version multiposte de l'Exormacs.

Quant à Intel, il offre une double possibilité. D'abord, le « kit » MDS 384 de liaison IBM 2780 permet de coupler de vingt à plus de cinquante Intellec à un ordinateur IBM, VAX ou PDP 11/70. Les utilisateurs éditent leur texte sur de simples consoles reliées à l'ordinateur, le compilent sur celui-ci, et utilisent les Intellec en mise au point logicielle et matérielle. L'édition de longs listings se fait sur l'ordinateur central, les Intellec pouvant être équipés d'une petite imprimante pour les petites éditions. Le MDS 291 est une station centrale équipée de disques durs (un fixe et un mobile), se couplant à huit Intellec qui peuvent être situés jusqu'à 50 m de distance. Le 291 dispose bien entendu de la protection de fichiers, de la sauvegarde sur disques ou disquettes, etc.

Ces systèmes multipostes présentent l'avantage de réduire les investissements et ce à partir de deux ou trois postes. En effet, le coût des périphériques communs (mémoire de masse, imprimante, etc.) est réparti sur le nombre de postes **(figure** ci-dessous).



Plusieurs postes peuvent donc partager le même disque, ce qui permet à une équipe d'utiliser les mêmes fichiers et les mêmes bibliothèques, chacun travaillant à une tâche différente. Si quelqu'un désire émuler un programme, il ne sera pas gêné par un autre utilisateur qui voudrait utiliser ce même programme pour l'éditer et le documenter par exemple.



Ensemble Texas Instruments pour le développement d'application à base de TMS 9900.

Le multiposte présente un réel avantage si tous les postes ne sont pas tenus de travailler sur le même type de microprocesseur. C'est le cas du HP 64000 pour lequel chaque station possède son propre émulateur, seuls les fichiers-source ou objet pouvant être communs.

Récemment apparus sur le marché, ces systèmes semblent avoir été bien acceptés, les délais de livraison de Hewlett Packard en sont une preuve.

Cas des petites entreprises

Les petites entreprises, non équipées en matériel mini ou micro-informatique et pour lesquelles l'implantation du microprocesseur dans leurs fabrications est une nécessité absolue pour des problèmes de prix de revient, de performances, ou de concurrence, par exemple, sont très nombreuses en France, dix ans après l'avènement du microprocesseur. Pour ces sociétés plus que dans toute autre, le problème du choix est fondamental, car il oriente leur politique, non pas pour un seul projet, mais pour les études de plusieurs mois. En effet, le nombre de projets menés simultanément ne sera jamais suffisant pour avoir du matériel redondant. Il s'agit donc de choisir le matériel qui assurera les besoins techniques des mois à venir et qui pourra être amorti sur plusieurs projets.

Pour ces PME, le choix est donc crucial : doit-on se marier avec un fabricant ? Quelle marge de manœuvre doit-on garder ? Pour le premier projet, supposons le composant choisi. Il s'agira d'un produit standard, avec de nombreuses secondes sources, et donc diverses possibilités quant au matériel de développement. A ce niveau, c'est donc l'avenir des études qui dictera le choix. Le système de développement, par exemple, sera-t-il toujours affecté au bureau d'études ? Auquel cas, les projets futurs seront conditionnés par son choix, ou bien sera-t-il affecté uniquement au projet, à ses éventuelles modifications, à sa maintenance ? Dans ce second cas, qui suppose tout de même un projet suffisamment important pour supporter à lui seul la totalité de l'investissement du matéirel, un outil non universel semble se justifier. Dans le premier cas, sauf cote d'amour exceptionnelle pour un fabricant, l'outil universel peut être conseillé.

On peut rattacher à ces petites entreprises, les sociétés d'ingénierie, qui sont aujourd'hui nombreuses en micro-informatique (créneau qui doit prendre un essort considérable dans les années à venir). Ces sociétés de service ont en général des budgets serrés qui interdisent un investissement de départ trop important. Le premier marché peut conditionner le choix du matériel, mais afin de préparer l'avenir et de ne pas se fermer d'autres marchés, ces sociétés d'ingénierie doivent s'orienter plutôt vers un outil universel si l'on ne tient compte que des données économiques.

Pour ces sociétés, la solution de la location est un moyen terme, si les loyers peuvent être affectés à un projet. Cette solution proposée par Locamesure et Labhire-France va en fait à l'encontre de l'universalité puisqu'un simple coup de téléphone suffit pour changer le type du matériel utilisé. On comprend mal, alors, que le tiers du parc des sociétés de location soit composé d'outils universels et que les clients les demandent ! On touche ainsi du bout du doigt un phénomène, un engouement même que les critères de la raison ne peuvent pas toujours expliquer.

De la mesure au développement

Tektronix et Hewlett Packard ont fait leurs classes, on le sait, dans ▶

LES MARGUERITES REINES

Qume Sprint 5

Les imprimantes à marguerite Sprint 5 de QUME apportent au traitement de texte une qualité et une souplesse d'utilisation encore jamais atteintes.
Les Sprint 5 sont contrôlées par microprocesseur et possèdent toutes les commandes utiles en panneau frontal.
Elles sont disponibles sous forme de terminal clavier ou d'imprimantes 14 et 28 pouces. Caractéristiques principales : mode incrémentiel ou bi-directionnel, 40-45 et 55 cps, 50 types de caractères (dont ASCII, APL, symboles scientifiques et alphabets internationaux), auto-test, interface série ou parallèle.
Documentation sur demande.

METROLOGIE

L'avance technologique, le support, le service

PARIS : Tour d'Asnières 4, avenue Laurent Cély. 92606 Asnières cedex. Tél. : 791.44.44. Télex : 611 448 F

LYON : Immeuble Britannia 20, bd Eugène Deruelle. 69003 Lyon. Tél. : (7) 895.30.45.

RENNES : 24, avenue de Crimée. 35100 Rennes. Tél. : (99) 53.13.33. Télex : JB SERVI 740 084 F

BAT-BACHELIER

QUME : Veuillez m'envoyer votre documentation complète, ou prendre contact avec moi.
Monsieur _____ Société _____
Adresse _____
_____ Tél. _____

MIN. MIC.

Pour toutes précisions : réf. 127 du service-lecteurs (p. 69)

▶la conception et la fabrication d'instruments de mesure. Ils se sont forgés dans ce domaine un renom synonyme de sérieux et de qualité. Il est indéniable que cette image de marque a servi à l'implantation de l'outil universel. D'autant plus que ces deux firmes, ainsi que Philips qui a suivi la même démarche, avaient auparavant franchi le pas qui sépare la mesure de l'informatique. Que peut-on imaginer de mieux qu'une double expérience en instrumentation de mesure et en informatique pour attaquer le marché de la micro-informatique par le biais du matériel de développement ?

Tektronix est arrivé sur le marché avec une bonne longueur d'avance, mais n'oublions pas que le rachat à Millénium des licences de fabrication des 8001 et 8002 a permis de gagner beaucoup de temps. Aujourd'hui, Tektronix conçoit et fabrique ses propres évolutions des familles 6000 et 8500. A ce niveau, c'est le professionnalisme de ces deux compagnies qui a été à l'origine du succès de l'universalité.

Ce « professionnalisme » se trouve à tous les niveaux : approche commerciale et marketing agressifs et performants, fiabilité du matériel due à une bonne expérience de constructeurs de matériel électronique, support technique bien organisé au niveau d'ingénieurs d'application compétents, séminaires de formation utilisant des moyens adéquats... Sans parler du service après-vente. La vente de ces matériels pour HP et Tektronix se fait en direct, c'est-à-dire hors des circuits de distribution classiques. La maintenance est donc assurée directement par la maison mère, et d'une manière tout à fait efficace. En effet, le fait de ne pas avoir souscrit de contrat de maintenance n'est pas « pénalisant » chez ces constructeurs, au niveau de l'intervention de dépannage. Il ne s'agit pas de jeter la pierre à des sociétés comme Intel ou Motorola qui ont fait de gros efforts sur ce plan, mais il faut reconnaître une longueur d'avance aux nouveaux venus.

C'est un critère fondamental lorsque l'on sait ce que coûte l'immobilisation d'un système par suite de panne, pendant le temps de réparation.

*
***

Dans un prochain numéro, nous reviendrons sur les systèmes de développement avec les critères techniques de choix, toujours en conservant en parallèle les outils universels et spécialisés.

Dominique Delhaye

étude

Les transmissions de données : les procédures de transmission synchrone

Dans deux articles précédents (voir « minis et micros » n° 135 et 137), nous avons abordé l'étude de la jonction et de la transmission en mode asynchrone. Nous abordons aujourd'hui, dans cet article, les procédures de transmission synchrone en insistant particulièrement sur la procédure HDLC qui est maintenant la plus employée.

La transmission en mode asynchrone ne permet pas un codage à plus de deux niveaux sur la ligne puisque les données ne peuvent être associées entre elles ; le débit est donc limité. La procédure asynchrone, en découpant les données en caractères, permet difficilement d'associer des informations de contrôle à une chaîne de caractère. Ces deux raisons ont poussé très rapidement la transmission synchrone avec procédure associée. L'étude de la transmission asynchrone nous a montré l'application de quelques règles qui constitue un embryon de procédure. Avant d'aborder la transmission synchrone, il est indispensable de préciser cette notion de procédure.

Définition des procédures et protocoles

Une liaison de donnée permet de transférer des bits d'un équipement à un autre par l'intermédiaire du circuit de données **(fig. 1).**

La délimitation de l'information dans la transmission synchrone s'effectue par bloc auquel on ajoute un en-tête et un message de contrôle d'erreur à la fin. Toutes les situations normales (données correctement reçues, liaison à l'état actif, etc.) ou anormales (erreurs sur les données, liaison rompue, etc.) doivent être prévues dans une logique de traitement. L'ensemble des moyens disponibles dans cette logique constitue **la procédure de commande,** maillon essentiel dans un système de transmission de données, puisque c'est elle qui assure le passage logique entre l'unité de traitement et la liaison de données.

La procédure comprend un ensemble de règles qui régissent l'utilisation des liaisons de données en général. Lorsqu'on veut l'utiliser dans une application réelle, on choisit un sous-ensemble correspondant à son application. La procédure se définit comme un langage (grammaire plus vocabulaire) disponible pour assurer la transmission.

Le niveau supérieur qui utilise la procédure est le **protocole** qui fixe toutes les règles de communication entre des unités distantes. Un même protocole peut laisser le choix entre plusieurs procédures, mais fixe les choix à l'intérieur de chaque procédure.

Fonctions assurées par les procédures de commandes

Les procédures de commandes assurent plusieurs fonctions qui sont les suivantes :

— Transfert des données : Pour cette fonction, il faut structurer les données par blocs ou trames **(fig. 2).** L'identification des blocs se fait en général par une numérotation séquentielle qui assure la continuité du transfert (et éventuellement la régule).

— Délimitation des blocs : Le message est précédé par un en-tête et terminé par un indicateur de fin (souvent la séquence de contrôle d'erreur). Les messages sont séparés par des motifs de synchronisation qui préparent la détection de l'en-tête et maintiennent l'activité de la liaison.

— Identification des sources et destination : L'identification implicite en liaison point à point devient nécessaire en multipoint ; cette fonction est réalisée en attribuant à chaque station une adresse logique qui est souvent présente dans l'en-tête du message **(fig. 3).**

— Contrôle d'erreur : on le réalise au moyen d'un code polynomial qui détecte au minimum toutes les erreurs simples sur le bloc. La mise en œuvre nécessite d'ajouter à l'émission une séquence de deux ou trois octets (reste de la division polynomiale) utilisée à la réception pour le contrôle. Le résultat de contrôle donne lieu à une validation de l'information ou, dans le cas d'invalidation, à une procédure de reprise, qui s'exécute dans tous les cas d'anomalie.

— Gestion de la jonction : La procédure gère aussi la jonction pour les fonctions de transfert d'information et de détection d'anomalies. Dans les procédures synchrones, cette gestion est relativement simple. ▶

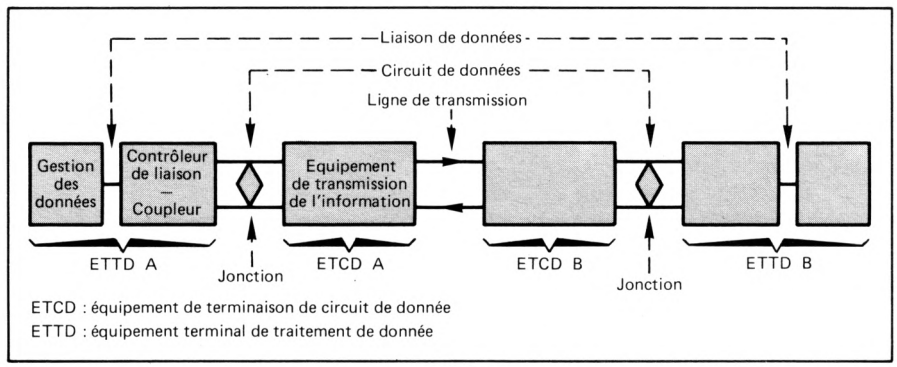
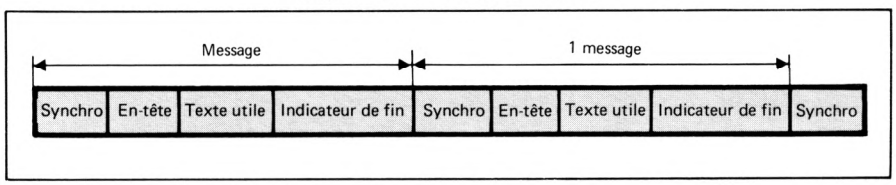


Fig. 1 - Constitution d'une liaison de donnée.

Fig. 2 - Structure des données.



▶ — **Notion de transparence :** Les données utiles transmises dans les messages d'information peuvent être quelconques et en particulier avoir des configurations identiques à celles des en-têtes. La procédure ne doit pas alors les confondre avec des entêtes. On dit que la procédure assure la transparence des données qui se définit par rapport au code dans le cas des données codées (Ascii par exemple), ou par rapport à une séquence de bits dans le cas des procédures du type BOP que nous étudierons un peu plus loin.

Etude des procédures synchrones

Les caractéristiques des procédures exposées au paragraphe précédent vont être explicitées en présentant deux types de procédures :

— **le type BCP** (Byte Control Oriented Protocol) où chaque champ (entête, information, fin) a une signification octet par octet ;

— **le type BOP** (Bit Oriented Protocol) permettant le transfert de champ de bits ; chaque bit d'un champ peut avoir une signification particulière (dans l'en-tête par exemple).

Une des caractéristiques communes à ces deux procédures est de permettre la transmission entre unités multiples, appelées stations, en affectant à chacune d'elle une adresse auquel chaque bloc d'information se référera. L'analogie s'établit facilement avec les adresses des boîtiers périphériques dans un « mapping » mémoire d'un système à microprocesseur.

La fonction essentielle de la procédure consiste en une transformation de service, entre une structure de données sur un circuit et une transmission de blocs sur une liaison, comme l'illustre la **figure 4.**

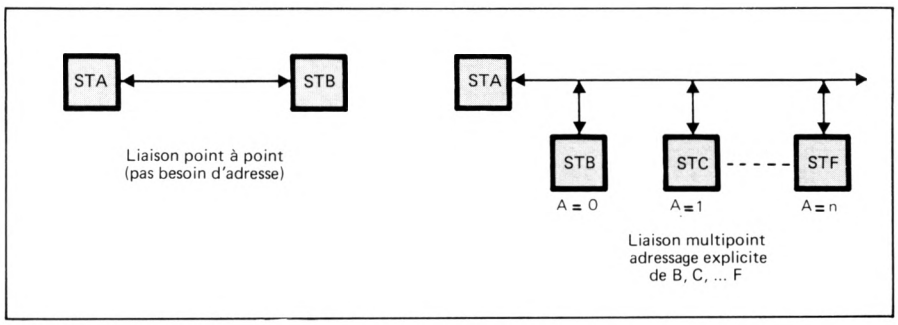


Fig. 3 - Liaisons entre stations.

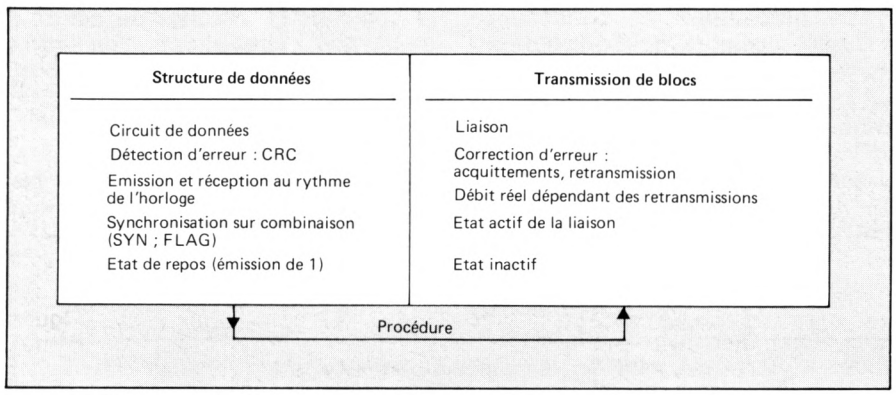


Fig. 4 - Transformation de service.

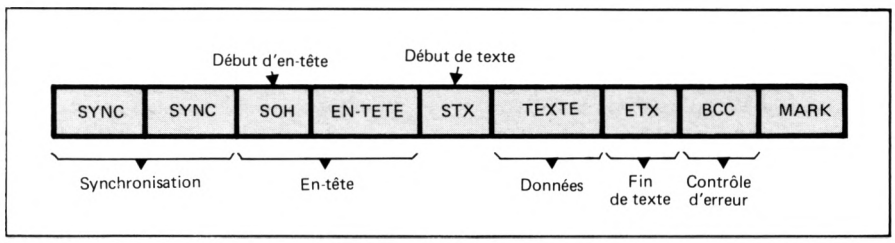
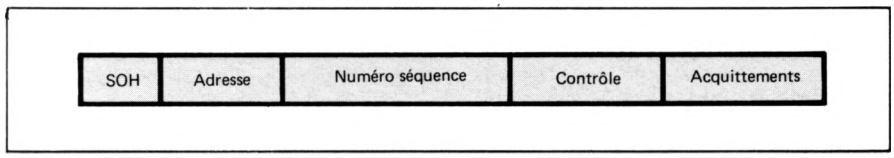


Fig. 5 - Format de message.

Fig. 6 - Format d'un en-tête.



Etude d'un type BCP : la famille de procédure BSC

Assez ancienne, cette procédure (et ses variantes) voit son usage diminuer. Pour cette raison, nous ne la décrirons pas très en détail.

Le format du message est donné en **figure 5.** Le champ d'information utile (texte) est accompagné d'un entête (Header) et d'une fin (contrôle d'erreur). La synchronisation nécessite au moins deux caractères SYN en début de chaque bloc.

Le format de l'en-tête **(fig. 6)** comporte après le « Start of Header » (SOH), l'adresse de la station destination, le numéro de séquence et les caractères de contrôle (indication du type d'information, données ou commandes). Les commandes disponibles pour utilisation dans le champ de contrôle sont :

— ENQ : demande de réponse ;
— ACK : accusé de réception positif ;
— NACK : accusé de réception négatif.

Le format de champ d'information débute obligatoirement par STX (Start of Text) et se termine par ETX (End of Text). Des coupures intermédiaires peuvent être réalisées avec ETB (End Transmission Block) ou ITB (Intermediate Transmission Block).

L'information peut être représentée sous plusieurs type de code : Ascii (7 bits), Ebdic, transcodé 6 bits. Dans tous les cas, le caractère occupe un octet.

Le bloc de contrôle d'erreur (BCC = Block Check Control) dépend du code utilisé :

— VRC/LRC, qui comporte douze bits, est utilisé avec les caractères Ascii ;
— CR 16, qui comporte seize bits de code de redondance cyclique, est utilisé avec l'Ebdic ;
— le contrôle d'erreur ne porte que sur le champ d'information (délimité par STX-ETX).

Pour étendre les commandes disponibles et assurer la transparence, on peut utiliser des commandes à l'intérieur des champs de données. Pour différencier les données des commandes, on ajoute à chaque commande (SYN, ETX, STX, etc.) le préfixe DLE. S'il existe dans le texte une combinaison binaire reproduisant DLE ETX par exemple, on la fait précéder systématiquement d'un

autre DLE. Ainsi, à la réception, on discriminera une séquence commençant par DLE de la façon suivante : le premier DLE est éliminé ; si le caractère suivant est un DLE, il s'agit de texte, mais si le caractère suivant est une commande (ETX, STX, etc.) elle est à interpréter comme telle.

On voit donc qu'il existe deux façons de transmettre les données :
— mode ANSI restreint où le champ de données n'est composé que de caractères d'information ;
— mode transparent où des commandes (précédées du caractère DLE) peuvent être incluses dans le champ d'information.

Le calcul du BCC est différent dans ces deux modes.

Les procédures BSC utilisent une exploitation à l'alternat ; les premières informations émises par une station concernent les acquittements des informations reçues, ce qui ne rend pas cette procédure très performante.

La procédure BSC a été très utilisée par IBM pour établir des protocoles de transfert entre les terminaux :

— avec une exploitation de liaisons multipoints, rendue assez aisée grâce au champ d'adresse et à l'acquittement après la réception des informations (la structure primaire réalise alors un appel sélectif (polling) des stations secondaires) ;
— avec des liaisons point à point exploitées à l'alternat.

Cette procédure a été aussi à la base d'autres procédures qui en constitue des variantes : procédure DDCMP qui est très proche de BSC et procédure dite « Mode de base » utilisée en Europe, dans laquelle les principaux choix portent sur :

— le code Ascii du champ de données,
— le choix du BCC (CRC 16 ou CRC CCITT),
— le choix du mode transparent pour le champ de données (utilisation dans ce cas du CRC CCITT) ou du mode non transparent.

Notons que le calcul de BCC dans le cas du mode transparent est très compliqué (les séquences de remplissage doivent être exclues de même que le DLE de doublement). Pour plus de détails, on pourra se reporter aux normes AFNOR (NFZ 66 010, 11, 15, 20 ou ECMA 16 et 24).

Etude d'un type BOP : la procédure HDLC

HDLC (High Level Data Link Control) est le type de procédure que l'on utilise désormais dès que l'on envisage d'échanger des données en transmission synchrone. C'est pourquoi nous développerons particulièrement ce type de procédure.

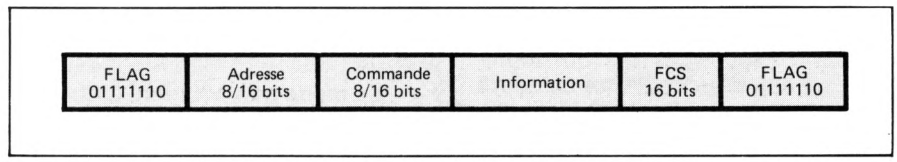


Fig. 7 - Structure d'une trame HDLC.

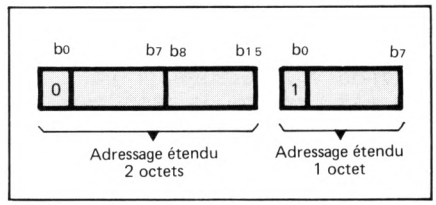


Fig. 8 - Adressage étendu.

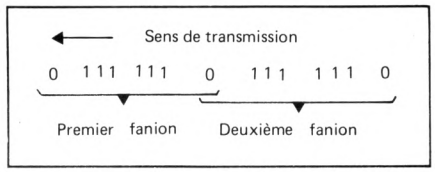


Fig. 9 - Fanions successifs avec fusion du « 0 ».

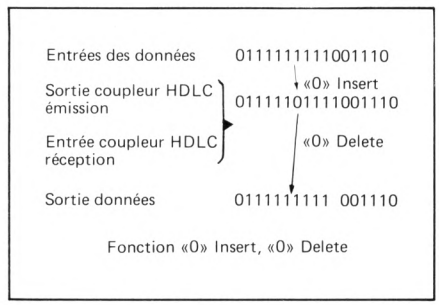


Fig. 10 - Insertion et suppression d'un « 0 » pour assurer la transparence.

Les documents auxquels il convient de se référer pour une étude exhaustive sont issus des travaux de l'ISO et portent les références IS 3309, 4335, 6159, 6256. La caractéristique essentielle est constituée par la structure de trame adoptée pour acheminer l'information.

— Structure des trames HDLC : les blocs d'informations dans cette procédure sont des trames **(fig. 7)** espacées par des caractères de synchronisation.

— Délimitation : une trame débute par un fanion de synchronisation et se termine également par ce type de fanion (flag). Toutes les stations sont synchronisées sur ces fanions.

— Contenu de la trame : une trame se décompose en plusieurs champs, qui sont les suivants :

a) le **champ d'adresse** qui comprend 8 bits et contient l'adresse de destination. Il s'agit d'une adresse logique ; un même équipement peut répondre à plusieurs adresses. Avec 8 bits, on peut désigner 256 stations. Pour avoir plus de combinaisons, on utilise l'adressage étendu comme l'indique la **figure 8** (jusqu'à 16 bits pour ce champ). Le premier élément binaire de l'octet d'adresse (en mode étendu) indique par sa valeur, s'il y a un champ complémentaire de 8 bits. Dans ce cas, on se restreint à 128 stations si l'on utilise un octet en adressage étendu.

b) Le **champ de commande** qui contient sur 8 bits plusieurs caractéristiques essentielles de la trame (commande et réponse, numéros de séquence, etc.). Ce champ permet de caractériser des types de trames (suivant la nature des commandes ou réponses). On peut l'étendre éventuellement sur 16 bits (voir numérotation mode étendu).

c) Le **champ d'information** qui peut comporter un nombre quelconque de bits et transmettre des caractères de n'importe quel code. En fait, toutes les applications à base de calculateur à mots multiples de 8 bits conduisent à émettre des informations (même non codées) par octet.

d) Le **champ de contrôle d'erreur** FCS (Frame Control Séquence) qui est composé de 16 bits et utilise le CRC CCITT (Avis V41). Le FCS porte sur l'ensemble de la trame.

— Synchronisation entre trame : Elle est obtenue en insérant au moins un fanion entre deux trames (il peut servir de fin de l'une et de début de l'autre). La configuration de la **figure 9** n'est pas interdite pour constituer deux fanions (flags).

— Transparence : pour différencier les fanions d'une configuration de données reproduisant un fanion, on insère un « 0 » dans les données chaque fois qu'on rencontre cinq « 1 » consécutifs à l'intérieur d'une trame **(fig. 10).**

— Emission des données sur le circuit de données : comme en asynchrone, les champs qui composent la trame, quand ils sont structurés, sont émis avec les **poids faibles en tête.** La **figure 11** en donne un exemple. Par extension, bien que le champ de données ne soit pas structuré obligatoirement en caractères, on le représente souvent en hexadécimal avec les poids faibles envoyés en tête.

— Combinaisons particulières : lorsque l'on viole la règle de transpa- ▶

▶rence, les combinaisons de bits qui ont une signification sont : une suite de sept « 1 » consécutifs qui représente un abandon de trame en cours d'émission ; une suite de quinze « 1 » consécutifs qui exprime un état inactif de la liaison.

— Exploitation du circuit de données : contrairement à la procédure BSC, la procédure HDLC permet les types d'exploitation en duplex et semi-duplex sur des liaisons spécialisées, commutées, multipoints.

— Exploitation de la liaison : l'état inactif est caractérisé par l'émission de « 1 » permanent (correspondant à l'état repos du circuit 104). Le passage à l'état actif s'effectue par émission de fanion.

Présentation des échanges : la procédure de commande

La procédure HDLC permet le transfert des informations entre plusieurs stations. Parmi les modes d'applications figurent deux possibilités de procédure de commande.

1. — Le **mode non équilibré** (unbalanced mode) dans lequel sont définies : des stations primaires qui envoient les commandes et reçoivent les réponses ; des stations secondaires qui reçoivent les commandes et envoient les réponses. La responsabilité en cas de procédure de reprise incombe à la station primaire. La **figure 12** montre la configuration adoptée dans ce cas. Chaque station secondaire peut être sélectionnée grâce à une commande dite SARM pour engager le dialogue (voir **tableau** de la page ci-contre pour définition du SARM).

2. — Le **mode équilibré** (balanced mode) dans lequel sont définies des stations combinées qui peuvent : établir et rompre la liaison ; envoyer et recevoir des commandes et des réponses. Contrairement au mode non équilibré où la station primaire a l'initiative des commandes, dans le mode équilibré les commandes peuvent provenir de stations combinées qui n'ont plus de hiérarchie entre elles **(fig. 13).**

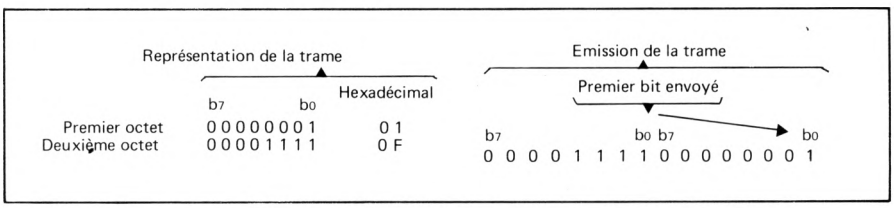


Fig. 11 - Emission d'une trame 010_H.

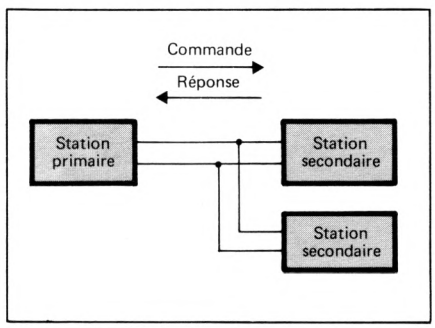


Fig. 12 - Configuration en mode non équilibré.

— Analyse du champ de commande des trames HDLC : c'est le champ de commande qui détermine les formats de la transmission des trames. Le champ de commande est composé dans le mode normal de 8 bits et doit être interprété au niveau du bit. La **figure 14** présente les formats possibles.

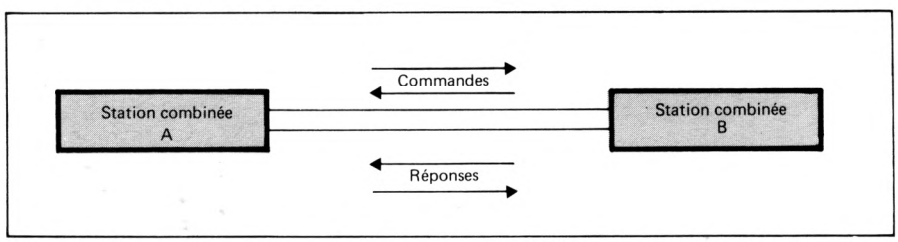


Fig. 13 - Configuration en mode équilibré.

Les trois formats (information, supervision, non séquentiel) sont déterminés par la valeur des bits b_0 et b_1.

Les significations des bits sont les suivantes :
— N(S) : = compteur séquentiel émission (ou numéro de trame à l'émission).

— N(R) : = compteur séquentiel réception (numéro de trame reçue).

Les deux compteurs sur 3 bits sont donc modulo 8.

— P/F : = positionné à « 1 », ce bit indique une demande de réponse immédiate (station primaire) ; une réponse au bit P ou une indication de trame finale (station secondaire).

Les bits M correspondent à des bits de réserve.

Le format d'information (I) est utilisé par les stations pour le transfert des données avec signification suivante des paramètres :
— N(S) : numéro de la trame émise ;
— N(R) : numéro de la prochaine trame attendue [acquittement implicite de toutes les trames numérotées jusqu'à N(R) — 1].

Le format de supervision (S) permet les fonctions usuelles de supervision (acquittement, demande de retransmission, interruption de service). Comme les trames d'information, ce format comporte le champ N(R) avec les mêmes significations. Le champ S de deux bits permet de déterminer quatre types de trames utilisées soit comme commande, soit comme réponse à cette commande **(fig. 15).**

Le format non numéroté est le seul à ne pas contenir de numéro de séquence. Suivant le type de mise en œuvre (voir le paragraphe mode équilibré ou non équilibré et symétrique), il existe plusieurs types de trames non numérotées dont le codage est représenté sur le tableau.

— Utilisation des divers types de trames (voir tableau récapitulatif) : Les trames SARM (mode équilibré) ou SABM (mode équilibré) sont des commandes utilisées pour initialiser la liaison (à la connexion ou en phase de reprise après incident). La trame DISC est utilisée pour la libération. La trame UA est une réponse d'acquittement de commande. La trame CMDR est une réponse de rejet de commande (mode non équilibré). La trame FRMR est une réponse de rejet de trame (mode équilibré). La trame DM est une indication de passage en mode déconnecté (procédure équilibrée).

— Extension du champ de commande : Les numéros de séquence

Fig. 14 - Tableau des formats de trame HDLC.

	Champ de commande								
	Bits	0	1	2	3	4	5	6	7
Format d'information (I)	(I)	0	N(S)			P/F	N (R)		
Format de supervision (S)	(S)	1	0	S		P/F	N (R)		
Format non séquentiel (N)	(N)	1	1	M	M	P/F	M	M	M

Type de trame	Catégorie	Codage				Mode
		8 7 6	5	4 3 2	1	
1.I — Information	Commande	N(R)	P	N(S)	0	
2. **Trame de supervision**						
RR - Receive Ready (Prêt à recevoir)	Réponse commande	N(R)	P/F	0 0 0	1	Equilibré
REJ - Reject (Rejet)	Réponse commande	N(R)	P/F	1 0 0	1	Non équilibré
RNR - Receive Not Ready (Non prêt à recevoir)	Réponse commande	N(R)	P/F	0 1 0	1	
3. **Trame non numérotées**						
SARM - Set asynchronous Response Modem (Mise en mode réponse, autonome)	Commande	0 0 0	P	1 1 1	1	Non équilibré
DISC - Disconnected (Déconnexion)	Commande	0 1 0	P	0 0 1	1	Non équilibré
UA - Unnumbered Acknoledged (Accusé de réception)	Réponse	0 1 1	F	0 0 1	1	Equilibré
CMDR - Command Reject (Rejet de trame)	Réponse	1 0 0	F	0 1 1	1	Non équilibré
FRMR - Frame Mode Reject (Rejet de trame)	Réponse	1 0 0	F	0 1 1	1	Equilibré
SABM - Set Asynchronous Balanced Mode (Mise en mode autonome symétrique)	Commande	0 0 1	P	1 1 1	1	Equilibré
DM - Disconnected Mode (Indication de mode déconnecté)	Réponse	0 0 0	F	1 1 1	1	

Tableau récapitulatif des trames HDLC

N(R) et N(S) ont été calculés dans toutes les trames précédentes sur 8 bits. Pour les procédures semi duplex à délai de transmission et de retournement longs (cas des laisons satellites par exemple), on peut être conduit à vouloir augmenter la taille du compteur N(R) et N(S). Cela est possible grâce au mode « numérotation étendue » où N(S) et N(R) comportent 7 bits et le champ de commande 16 bits. Dans ce mode étendu, toutes les trames de commandes comportent 16 bits et un nouveau code a dû être défini pour les trames non numérotées (SARME, SABME, FRMR, DM) et de supervision (RR, RNR, REJ).

S	Signification	Utilisation
0 0	RR (Receive Ready	Réception prête ; acquittement jusqu'à N (R) — 1
0 1	REJ (Rejet)	Demande de transmission ou retransmission de trame à partir de N (R)
1 0	RNR (Receive Not Ready)	Réception impossible pour la trame ; acquittement jusqu'à N (R) — 1
1 1	SREJ (Selective Reject)	Demande de transmission ou retransmission de la seule trame N (R)

Fig. 15 - Trame de supervision.

— Utilisation de la procédure de commande : c'est elle qui permet la gestion de la liaison pour le transfert des informations, la reprise sur incident, la prise en compte des états de la ligne. Les règles d'émission des formats des trames, de la numérotation et de l'acquitement sont incluses dans ce niveau. Le résultat est que le taux d'erreur résiduel sur la liaison de donnée est de l'ordre de 10^{-11} après correction sur un circuit dont le gabarit autorise un taux d'erreur brut de 10^{-5} ou 10^{-6}.

* * *

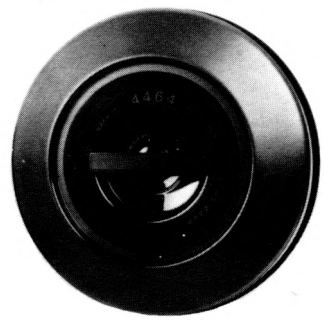
La procédure HDLC est très utilisée actuellement pour ses qualités intrinsèques, comme nous l'avons précisé. Dans un prochain numéro, nous compléterons cette étude par l'analyse des protocoles de transmission.

Jean-Noël Rollet

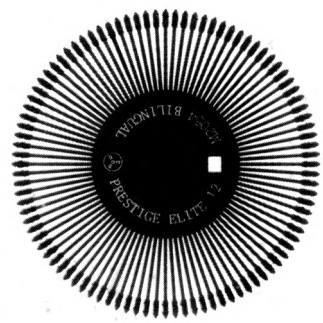
BFi Electronique

Tél. : 533 01 37
9, rue Yvart - 75015 Paris

VERBATIM
— DISQUES SOUPLES
— MINI DISQUES SOUPLES (simple et double face simple et double densité)
— CARTOUCHES 1/4"
— CASSETTES DIGITALES



NASHUA
— CARTOUCHES "TOP" et "FRONT LOAD"
— DISKS PACKS GAMME TRIDENT ET STORAGE MODULE



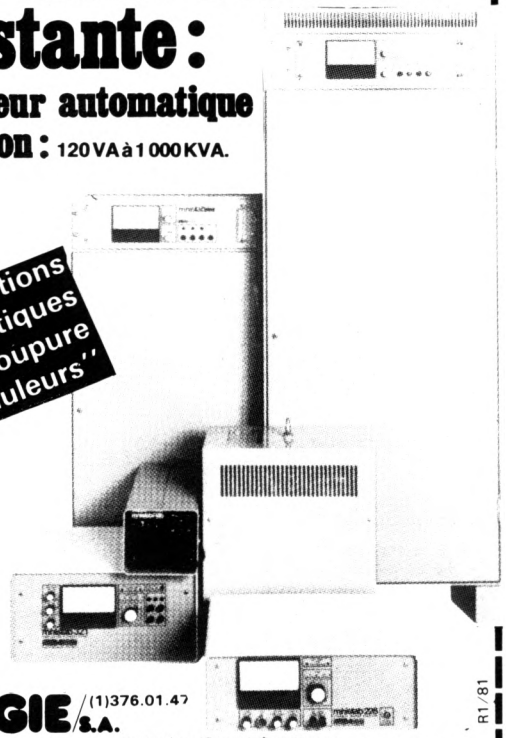
TPI
— Roues porte caractères plastiques type "marguerite" pour imprimantes QUME, DAISY, DIABLO, IBM, DATAPRODUCTS.

PRINTEMPS INFORMATIQUE.

Pour toutes précisions : réf. 128 du service-lecteurs (p. 69)

secteur variable ? **solution constante :**

régulateur automatique de tension : 120 VA à 1 000 KVA.



Alimentations statiques sans coupure "Onduleurs"

ENERGIE S.A. (1)376.01.47

72 quai des Carrières - 94220 CHARENTON - Tx 213 772

R1/81

Pour toutes précisions : réf. 131 du service-lecteurs (p. 69)

Développement Matériel Logiciel

COUPLER UN DISQUE DUR SUR UN MICRO-ORDINATEUR ?

nous avons conçu et nous fabriquons les contrôleurs-formateurs intelligents pour les disques et les micro-processeurs suivants :

votre disque \ votre inter-face	bus micro processeur	série V 24	entrée sortie parallèle
CII HB	X	•	X
5440	X	•	X
winchester 8"	X	•	X
SMD CMD	•	•	•

X disponible •disponible 2ème trim. 81.

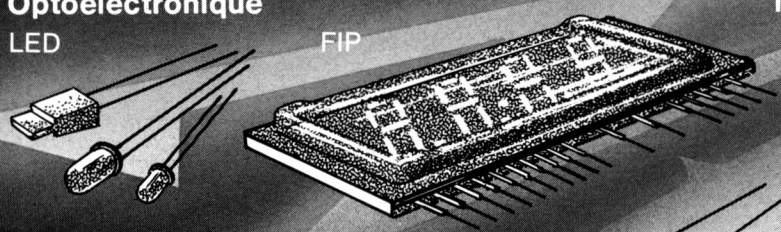
sont également disponibles différents produits logiciels :
- DOS
- Pascal, etc...

DML : ZA de Courtabœuf - bat AUVIDULIS
B.P 90 - 91402 ORSAY (6) 928.01.31

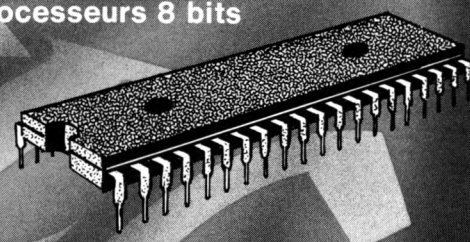
Pour toutes précisions : réf. 130 du service-lecteurs (p. 69)

CCI distribue NEC

Optoélectronique
LED FIP

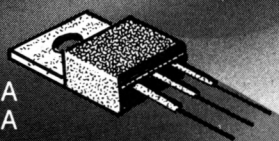


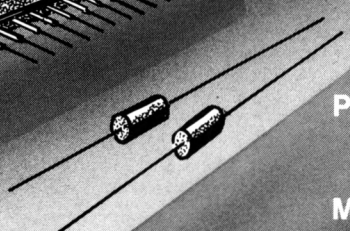
Microprocesseurs 8 bits



Régulateurs de tension

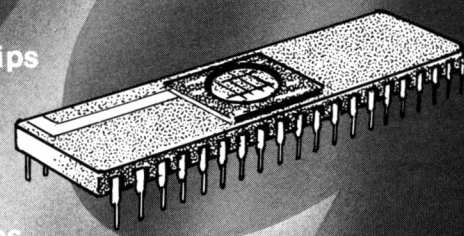
1 A + et –
+ 500 mA
+ 100 mA





Périphériques pour µP 8 bits

Monochips



Diodes Zener
0,5 et 1 W

Mémoires
RAM dynamiques – RAM statiques
RAM statiques CMOS – REPROM 16 K

NEC NEC Electronics France
CCI distributeur officiel
42, rue Etienne Marcel
75081 PARIS CEDEX 02
Tél. : 261.55.49
Telex : LORESOL 240.835 F

EHB birgépub 984

Salon des Composants : Bât. 2-1 - Allée 6 - Stands 39 à 45

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 129 du service-lecteurs (page 69)

nouveaux produits

carte pour mini-ordinateur

Contrôleur de bus IEE 488

Type : **ZT 80.**
Fabricant : Ziatech Corp.
Représentant : **Yrel.**

Cette carte compatible avec la famille SBC d'Intel permet de connecter les instruments et périphériques à bus IEEE 488 au Multibus.

Caractéristiques principales : compatible matériellement et logiquement avec les SBC 80/05, 80/10, 80/20 et MDS 800 d'Intel ; Ram 1 K octet ; vitesse transfert 6 K octets par seconde ; fonctions TALK, LISTEN et CONTROL indépendamment sélectionnables ; tests microprogrammés disponibles ; alimentation + 12, + 5 et — 12 V. **Prix :** 5 700 FF à l'unité par dix pièces (avec câble et manuel). **Délai :** disponible.

Service lecteurs, référence 1

Pour recevoir des fournisseurs une documentation complète, utilisez la carte Service lecteurs

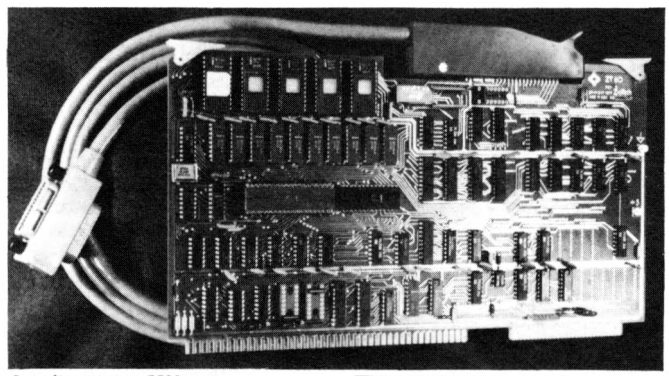
(pages jaunes de la revue)

Carte mémoire 1 M octet pour G.A. Solution série 400

Type : **Hypak.**
Fabricant : **General Automation.**

Dotée d'un système entièrement automatique de détection et de correction d'erreurs ; la carte mémoire Hypak a une capacité de base de 256 K octets ; les extensions s'effectuent ensuite jusqu'à 1 million d'octets par tranches de 256 K octets (par implantation supplémentaire de 22 boîtiers enfichables pour chaque tranche).

Autres caractéristiques : cycle de base : 500 ns ; 88 boîtiers enfichables. **Prix :**



Contrôleur de bus ZT80

Carte de base (256 K octets) : 48 750 FF ; extensions suivantes (tranche 256 K octets) : 41 600 FF.

Service lecteurs, référence 2

Contrôleur de disque, compatible DEC

Type : **PM-DC 1102.**
Fabricant : **Plessey Peripheral Systems.**

Ce contrôleur, compatible avec les PDP 11 de DEC, peut émuler les unités de disque RM 02 et RP 06 (de DEC également) en lui associant les unités SMD PM DD/1180 ou 11/300. Le contrôleur pouvant supporter jusqu'à 4 unités de disques, les capacités max. sont alors respectivement de 268 et 1 000 M octets.

Caractéristiques principales : détection d'erreurs automatiques ECC et CRC ; possibilité de connecter directement 4 unités de disques de type SMD ; tests automatiques internes à l'unité ; système « double port » pour double accès disque.

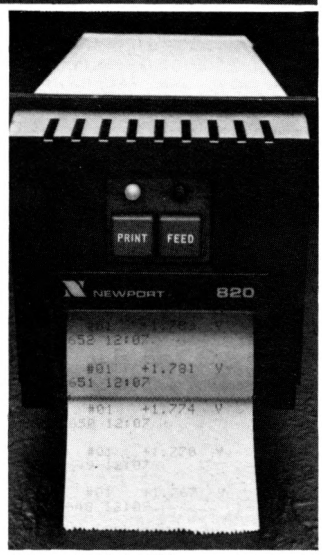
Service lecteurs, référence 3

périphériques et terminaux

Unités disques souples pour PDP et LSI 11

Type : **PM-XS 31 et PM-XS V31.**
Fabricant : **Plessey Peripheral Systems.**

Dotées de contrôleurs compatibles avec le Q-bus et l'Unibus de DEC, ces unités supporte deux disques souples, double-face, double densité, d'une capacité de 1 M octet chacun. La PM-XS 31 est destinée aux PDP-11 et la PM-XSV 31 aux LSI-11.



Imprimante Model 820

Caractéristiques principales : non communiquées. **Prix :** 3 580 dollars pour la PM-XSV 31. **Délai :** une trentaine de jours (aux USA).

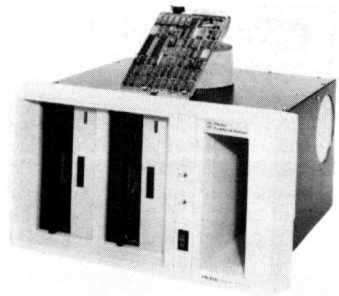
Service lecteurs, référence 4

Produits « Télécommunications » compatibles IBM

Type : **2076, 2078, 2087.**
Fabricant : **Memorex.**

La nouvelle gamme se compose d'un contrôleur (2076) connecté à 8 terminaux max. de visualisation (2078) et/ou terminaux imprimants (2087) ; le contôleur est fonctionnellement équivalent à la partie contrôleur de l'unité IBM 3276 modèles 1, 2, 3 et 4 et assure la liaison pour toute application télétraitement avec des ordinateurs IBM 360, 370, 303X, 43XX ou compatibles avec ces systèmes.

Autres caractéristiques : contrôleur : débit jusqu'à 9 600 bps, protocole BSC. Terminal de visualisation : 4 dimensions d'écran (maxi 43 × 80). Terminal imprimant : bidirectionnel ; 180 cps ; imprimante à aiguilles (matrice 7 × 8 points). **Prix :** contrôleur 2076 : 18 790 FF ; terminal 2078 : 10 360 FF avec 75 touches, 11 360 FF avec 87 touches ; imprimante 2087 : 32 800 FF.



Unité de disques souples

Service lecteurs, référence 5

Imprimante thermique 20 colonnes

Type : **model 820**
Fabricant : Newport Electronique Inc.
Représentant : **Jod Electronique.**

Connectable avec tous instruments ayant des sorties d'information en BCD, cette imprimante utilise un circuit micro-ordinateur, comporte une horloge interne et des possibilités d'autotest.

Autres caractéristiques : bus Newport Electronique, modèle 320 ; papier en rouleau de 56 m de long ; vitesse d'impression : 1,5 lps ; boîtier 96 × 96 mm.

Service lecteurs, référence 6

Console de visualisation noir et blanc

Type : **Visual 400.**
Fabricant : **Techdata.**

Dernière née de la gamme des consoles Visual, qui comporte déjà les modèles 100, 110, 200, et 210, la console Visual 400 possède un clavier détachable et dispose de 16 vitesses de transmission jusqu'à 19 200 bauds.

Autres caractéristiques : 24 lignes de 80 ou 132 caractères, 32 caractères semi-graphiques ; jusqu'à 5 ▶

nouveaux produits

▶ pages mémoire ; 12 touches de fonction programmables ; interfaces V 24 ou boucle de courant. **Prix :** 10 960 FF à l'unité pour une quantité de dix.

Service lecteurs, référence 7

Contrôleur de bandes pour le LSI 11/23

Type : **T 04.**
Fabricant : Dataram Corporation.
Représentant : **Yrel.**

Ce contrôleur permet la gestion de quatre dérouleurs 7 ou 9 pistes ayant une vitesse de défilement de 12,5 à 125 ips ; ce module gère les densités 200, 556 et 800 bpi pour 7 pistes, et le 800 bpi sur les 9 pistes. Une carte additionnelle permet l'enregistrement en mode PE et 1 600 bpi sur 9 pistes.

Autres caractéristiques : compatibilité logicielle avec le DEC TM 11/TU10 ; microprocesseur bipolaire 16 bits ; mémoire-tampon 64 octects ; garantie 12 mois pièces et main-d'œuvre. **Prix :** 16 700 FF à l'unité par quantité de dix unités en codage PE et NRZI.

Service lecteurs, référence 8

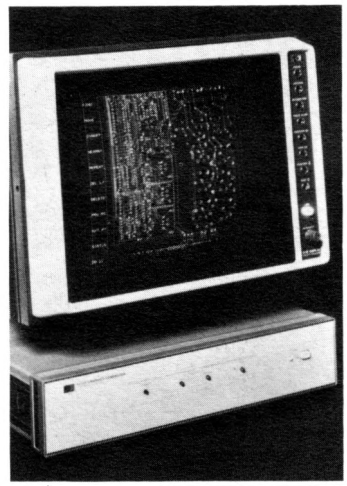
Terminal couleur semi-graphique et graphique

Type : **C 4200.**
Fabricant : T.D.S.
Représentant : **Theta Systèmes.**

Ce terminal permet la superposition d'une image graphique (256 × 256) et d'une page semi-graphique, où l'affichage sélectif de l'une ou de l'autre.

Autres caractéristiques : jusqu'à huit fenêtres de taille variable simultanément visualisables ; liste d'affichage supportant à la fois seize programmes et seize sous-programmes, huit niveaux d'appel ; quatre jeux de 64 combinaisons de couleurs sur palette de 256 ; affichage graphique : quatre plans mémoire, caractères, vecteurs, vistogrammes, enregistrements ; trois jeux de caractères résidant dans le terminal (Ascii, semi-graphiques matrices 3 × 2 et 12 × 9) ; clavier Qwerty et moniteurs RVB déportés ; sortie vidéo aux normes RVB ; trois ports E/S pour transmission série asynchrone Ascii jusqu'à 38 400 bauds ; interfaces standards RS 232 C et boucle de courant 20 mA. **Prix :** à partir de 26 970 FF. **Délai de livraison :** dans les trois mois.

Service lecteurs, référence 9



Ecran graphique HP 1351 S

pour les modèles 5 à 7). Sélection des couleurs par langage Basic. **Prix US :** 395 dollars (option 6 couleurs) ; 1 500 dollars (traceur équipé de l'option 6 couleurs). **Délai :** commercialisation aux Etats-Unis à partir d'avril.

Service lecteurs, référence 10

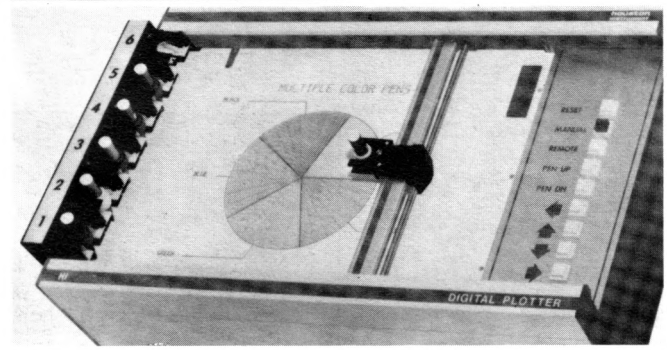
Ecran graphique destiné à la CAO/FAO

Type : **HP 1351 S**
Fabricant : **Hewlett Packard.**

Les informations numériques, issues d'un bus HP-IB standard, d'un V 24 ou d'un 16 bits parallèles (en option), sont reçues par le générateur de graphiques, puis stockées sur une mémoire de rafraichissement interne ; les sorties analogiques, sous forme de vecteurs ou de caractères, sont alors transmises à un écran cathodique à forte résolution ; les possibilités de gestion de l'affichage permettent à un 1351 S de visualiser des informations différentes sur 4 écrans.

Autres caractéristiques : écran 1020 × 1020 points ; 32 K octets de mémoire organisée en 8 K vecteurs ou caractères ; dimensions de l'écran : 35, 43, 48 ou 53 cm.

Service lecteurs, référence 11



Option « six couleurs »

Options « six couleurs » pour les traceurs DMP et Plot

Fabricant : Houston Instrument.
Représentant : **Sored.**

Cette option permet, entièrement sous contrôle du programme, d'utiliser six couleurs dans les tracés des appareils des séries DMP et Plot du même fabricant. Totalement compatible avec la série Plot, le système « 6 couleurs » peut-être aisément installé par l'utilisateur sur DMP 2, 3 et 4. L'adaptation peut aussi être faite par le constructeur après retour à l'usine (ce qui est nécessaire

Sauf indication contraire, tous les prix annoncés en rubrique « Nouveaux produits » sont des prix hors taxes

Terminal graphique monochrome à balayage vidéo

Type : **GT-2000.**
Fabricant : Counting House.
Représentant : **Theta Systèmes**

Ce terminal, entièrement compatible avec les terminaux Tektronix 4010 et 4014, supporte tous les logiciels développés sur ces produits. Il peut être utilisé pour le tracé (vecteur ou point) et la génération de caractères ; il peut aussi être utilisé comme une console ordinaire, les mémoires graphiques et alphanumériques étant distinctes.

Autres caractéristiques : image : 792 lignes × 1 024

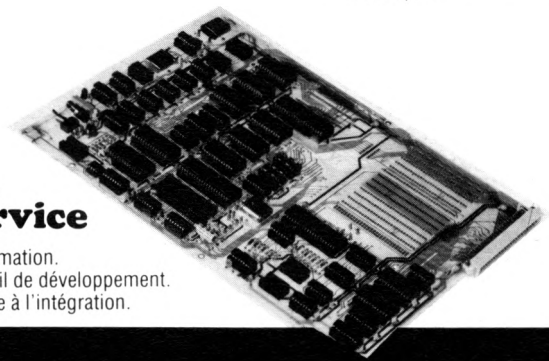
(Suite page 72)

MICROTEL 85/2
une carte microordinateur complète
OEM

APPLICATIONS INDUSTRIELLES :
stockage, mesure, asservissement, robotique, téléinformatique...

du matériel Intégré à la carte **du logiciel**

- 2 liaisons série pour Ecran/Clavier et Imprimante.
- 1 Interface disque souple.
- Des entrées-sorties parallèles.
- Une zone application client.
- Moniteur de mise au point.
- Programmes de gestion des périphériques.
- Programmes de gestion du disque.



du service

- Formation.
- Outil de développement.
- Aide à l'intégration.

MICROTEL sarl, ZA Courtabœuf BP 90 - 91402 **ORSAY** - tél. 928.01.31

Pour toutes précisions : réf. 132 du service-lecteurs (p. 69)

Pour recevoir Minis & Micros toutes les 2 semaines abonnez vous

minis et micros

3 formules pour vous abonner

	MINIS & MICROS (un lundi sur deux) et 01 Digest *	01 INFORMATIQUE 01 Hebdo 01 Mensuel 01 Digest*	FRANCE** (en FF) Normal	FRANCE** (en FF) Etudiant	ETRANGER (en FF) Normal	ETRANGER (en FF) Etudiant	SUISSE (en FS) Normal	SUISSE (en FS) Etudiant	BELGIQUE (en FB) Normal	BELGIQUE (en FB) Etudiant
1	OUI	NON	265	90	295	120	120	32	2020	550
2	OUI	OUI	725	230	845	350	280	112	5250	1700
3	OUI	vous êtes déjà abonné à 01 Informatique	225	90	255	120	90	32	1650	550

* L'annuaire général des fournisseurs en informatique et en bureautique

** Prix TTC (TVA 4 % incluse)

Préciser les renseignements vous concernant au dos de cette carte.

Pour compléter votre information sur les nouveaux produits et la publicité utilisez les cartes Service lecteurs ci-contre

Affranchir

minis et micros

Service lecteurs

41, rue de la Grange-aux-Belles
75483 PARIS CEDEX 10

SERVICE LECTEURS

« MINIS ET MICROS » N° 138 - 30 MARS 1981

écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom

Entreprise ou administration

Adresse

NOUVEAUX PRODUITS

1	2	3	4	5	6	7	8	9	10
11	12	13	14	15	16	17	18	19	20
21	22	23	24	25	26	27	28	29	30
31	32	33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48	49	50
51	52	53	54	55	56	57	58	59	60
61	62	63	64	65	66	67	68	69	70
71	72	73							

PUBLICITE

101	102	103	104	105	106	107	108	109	110
111	112	113	114	115	116	117	118	119	120
121	122	123	124	125	126	127	128	129	130
131	132	133	134	135	136	137	138	139	140
141	142	143	144	145	146	147	148	149	150
151	152	153	154	155	156	157	158	159	160
161	162	163	164	165	166				

Nombre total de références cerclées

Les « nouveaux produits » et les « publicités » sont indexés ; le Service lecteurs gratuit vous permet, en cerclant les références concernant les informations qui ont retenu votre attention, de recevoir des fournisseurs une documentation technico-commerciale.

▲ **Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.**

minis et micros

service abonnements
41, rue de la Grange-aux-Belles, 75483 Paris Cedex 10

BULLETIN D'ABONNEMENT

Je souscris ce jour ... abonnement(s) à « minis et micros »
Formule choisie 1 2 3 (voir au dos)
et je verse la somme de..... par :
☐ chèque postal ☐ virement postal au CCP 17 932 62 D Paris ☐ chèque bancaire
Nom/prénom
Entreprise ou administration
Adresse
Date
Signature ou cachet ▶

La photocopie de ce bulletin d'abonnement rempli, constitue une pièce justificative légale du règlement effectué. Sauf demande particulière, de votre part, aucune facture ne sera normalement établie par nos services.

Pour recevoir Minis & Micros toutes les 2 semaines abonnez vous

SERVICE LECTEURS

« MINIS ET MICROS » N° 138 - 30 MARS 1981
écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom
Entreprise ou administration
Adresse

NOUVEAUX PRODUITS

1	2	3	4	5	6	7	8	9	10
11	12	13	14	15	16	17	18	19	20
21	22	23	24	25	26	27	28	29	30
31	32	33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48	49	50
51	52	53	54	55	56	57	58	59	60
61	62	63	64	65	66	67	68	69	70
71	72	73							

PUBLICITE

101	102	103	104	105	106	107	108	109	110
111	112	113	114	115	116	117	118	119	120
121	122	123	124	125	126	127	128	129	130
131	132	133	134	135	136	137	138	139	140
141	142	143	144	145	146	147	148	149	150
151	152	153	154	155	156	157	158	159	160
161	162	163	164	165	166				

Nombre total de références cerclées
Les « nouveaux produits » et les « publicités » sont indexés ; le Service lecteurs gratuit vous permet, en cerclant les références concernant les informations qui ont retenu votre attention, de recevoir des fournisseurs une documentation technico-commerciale.

▲ **Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.**

Pour compléter votre information sur les nouveaux produits et la publicité utilisez les cartes Service lecteurs ci-contre

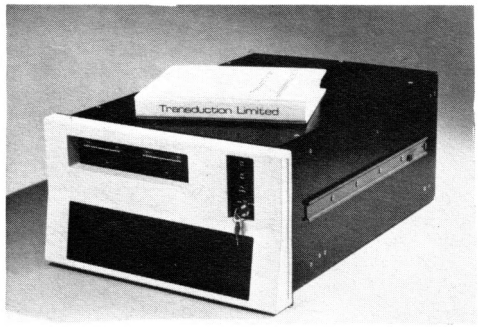
Affranchir

minis et micros

Service lecteurs

41, rue de la Grange-aux-Belles
75483 PARIS CEDEX 10

Le bon mariage ou l'union libre !



SUPERBLUE/11 permet de marier Q-BUS® et UNIBUS® dans un même coffret

SUPERBLUE/11 : Un coffret compatible LSI-11® et PDP-11® avec fonds de panier, convertisseur de bus (bi-directionnel), alimentation et panneau de commande.

La série **11/BLUE de TRANSDUCTION LTD** vous offre une gamme complète de coffrets compatibles **DIGITAL EQUIPMENT.**

Ecrivez ou téléphonez dès aujourd'hui pour plus d'informations :

ADD-X S.A.
67, avenue du Mal. Joffre
92000 Nanterre Tél. (01) 724.61.76

ADD-X COMPUTERS
53, bd Léopold-II
1080 Bruxelles Tél. (02) 427.99.92

® Marque deposee DIGITAL EQUIPMENT CORPORATION

ADD-X

Pour toutes précisions : réf. 133 du service-lecteurs (p. 69)

Pour la 1ère fois en France

le séminaire conçu par les auteurs du langage

ADA

pour les responsables techniques, les ingénieurs et les chercheurs, bientôt appelés à

connaître, comprendre, savoir utiliser Ada

Présenté en Français par :

Jean D. Ichbiah
principal auteur du langage

Robert Firth
membre de l'équipe de définition

René Beretz
responsable du suivi du langage

Sofitel Sèvres. Paris

Lundi 1er, Mardi 2, Mercredi 3 Juin 1981

Organisé par :

Alsys Centre de la Châtaigneraie. 29, Avenue de Versailles 78170 La Celle Saint Cloud - Tél. : (3) 918.12.44.

Pour toutes précisions : réf. 134 du service-lecteurs (p. 69)

rien ne vaut l'original

LEAR SIEGLER INC.

La réputation de l'ADM 3A n'est plus à faire. Plus de 100 000 exemplaires sont installés dans le monde, et sa qualité et sa fiabilité sont unanimement reconnues. Son esthétique est si particulière que l'on a très souvent chercher à l'imiter, à lui ressembler. Par contre si la forme ne change pas, le fond évolue continuellement...

Voici l'ADM 5 avec son clavier numérique séparé, une meilleure définition des caractères avec une matrice 5 × 9, des minuscules avec jambages descendants,

ADM 5

Salon des Composants : Bât. 1 - Allée 3 - Stand 33

des attributs vidéo, une édition limitée avec effacement fin de ligne et fin de page, des touches de contrôle du curseur, un écran blanc ou vert (sur option). Toujours simple, l'ADM 5 est le terminal conversationnel économique par excellence.

représentant exclusif

TECHNOLOGY RESOURCES

27-29 rue des poissonniers, 92200 neuilly-sur-seine tél. : (1) 747.47.17 - télex 610657

bingapub 116

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 135 du service-lecteurs (page 69)

nouveaux produits

(Suite de la page 68)

affichage alphanumérique : quatre tailles de caractères, trois formats, 8 touches de fonction, écran 24 × 80, émulation de console DEC VT 52, clavier Qwerty ; ports d'interfaces principal et auxiliaire : RS 232 C (50 à 9 600 bauds) modalités de liaison modifiables par logiciel. **Prix :** 79 700 FF. **Délai de livraison :** dans les trois mois.

Service lecteurs, référence 12

Terminal imprimant

Type : **Mini Hyprint.**
Fabricant : **SFST**

Equipé d'une matrice rétractable à 9 aiguilles en ligne, et géré par microprocesseur, ce terminal imprimant dispose d'un clavier alphanumérique (touches à effet Hall) complété par une zone numérique et des touches de fonctions.

Caractéristiques principales : 80, 96 et 132 colonnes, avec écriture normale, dilatée ou inversée (blanc sur noir) ; vitesse max. 90 cps avec impression bidirectionnelle ; mémoire tampon 2 000 car. ; interface RS 232 C ou boucle de courant 20 mA ; clavier Azerty, Qwerty et/ou APL ; papier ordinaire ou autocopiant avec introduction frontale ou à picots ; ruban encreur à cassette ; poids 12 kg avec introducteur frontal (10 kg, sans). **Prix :** 16 995 FF.

Service lecteurs, référence 13

Console de visualisation avec clavier détachable

Type : **TS1.**
Fabricant : Falco Data Products.
Représentant : **A2M.**

L'accord conclu par A2M avec la firme de Lee permet aujourd'hui à A2M de commercialiser et d'engager des développements (francisation) sur la console de visualisation TS1. Cela permettra dans l'avenir la naissance d'un terminal intelligent A2M.

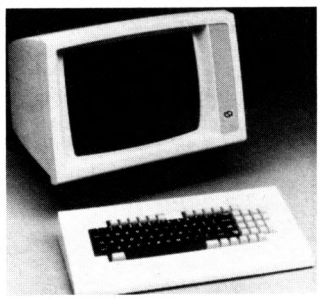
Caractéristiques principales : écran vert 24 × 80, 25e ligne consacrée à l'affichage heure, états console, etc., clavier 73 touches ; 26 touches de fonction dont douze programmables ; le clavier Azerty sera disponible avec la version francisée en avril 1981 ; deux ports V 24 sélectables ; en option, interface RS 423, mémoire huit pages. **Prix OEM :** 7 900 FF.

Service lecteurs, référence 14

Terminal OEM à clavier détachable

Type : **ADM 32.**
Fabricant : Lear Siegler.
Représentant : **Technology Resources.**

Ce terminal à écran orientable et clavier détachable reprend les caractéristiques propres au terminal ADM 31, mais possède en plus une Prom de personnalisation qui permet de configurer le terminal en adaptant des séquences de codes ESC particulières et d'assurer la compatibilité avec divers types d'ordinateurs.



Terminal ADM 32

Autres caractéristiques : deux pages mémoire, touches de fonction, deux choix de taille d'écran (30 cm et 38 cm) ; transmission par bloc ; attributs vidéo ; caractères semi-graphiques.

Service lecteurs, référence 15

Terminaux de saisie

Type : **EFTT 1619 et PDCT**
Fabricant : **SFST**

Nous avons donné les principales caractéristiques de ces nouveaux terminaux dans notre rubrique « Actualité » du numéro 13 (page 51). Rappelons qu'il s'agit de terminaux de saisie en ligne, l'un avec mémoire à bulles (EFTT 1619) et l'autre, de gamme au-dessus, avec mémoire à cassette. Leur **prix** respectif est de 21 300 et 34 280 FF.

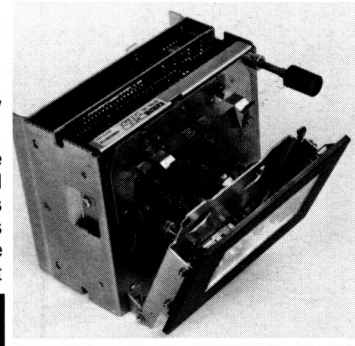
Service lecteurs, référence 16

Enregistreur à cassettes « double piste sans retournement »

Type : **MT2-24.**
Fabricant : Teac.
Représentant : **Tekelec-Airtronic.**

Equipée d'une tête « double piste » à entrefers superposés, le modèle proposé permet l'utilisation des deux pistes sans avoir à retourner la cassette ; destiné essentiellement à un usage OEM, il reste mécaniquement compatible par ses dimensions avec la version standard MT2-04 déjà commercialisée.

Enregistreur MT2-24



Terminal Mini-Hyprint

Autres caractéristiques : densité d'enregistrement : 1 600 bpi ; capacité : 0,8 M octets formatés ; connexion possible avec les microprocesseurs 8085, Z 80, 6800, F-8, etc. ; vitesse de transfert : 24 kbps ; vitesse de rembobinage : 2 m/s ; MTBF : 10 000 heures.

Service lecteurs, référence 17

Imprimante à bande 1 500 lpm

Type : **BP 1500.**
Fabricant : **Dataproducts.**

Capable d'imprimer une page moyenne en 1,5 s, la BP 1500 est la première d'une famille d'imprimantes à bande de grande vitesse.

Autres caractéristiques : bande de 48 caractères en acier interchangeable ; commutateur permettant de programmer le nombre de colonnes d'impression ; bloc d'impression à marteau mark V déjà utilisé sur les autres imprimantes à bande de la série B. **Prix :** 17 370 $.

Service lecteurs, référence 18

Terminal compact avec E/S parallèles TTL

Type : **TM 71 I/O.**
Fabricant : **Burr Brown.**

Le microterminal TM 71, déjà présenté au début de cette année (voir « minis et micros » n° 132, rubrique « nouveaux produits »), existe maintenant avec la fonction E/S : celle-ci fournit 10 lignes de sortie TTL ainsi qu'une interface d'entrées/sorties à huit lignes ; les dix lignes sont connectées à des diodes électroluminescentes situées sur la face avant, renseignant l'opérateur sur l'état du système. **Prix :** environ 4 000 F

Service lecteurs, référence 19

Terminal-imprimant multicode

Type : **AJ 880 Version APL.**
Fabricant : **Anderson-Jacobson.**

Ce modèle complète la version de base Ascii du AJ 880 (présentée au Sicob 1980) : l'utilisateur peut choisir le mode de fonctionnement Ascii ou APL suivant le jeu de caractères désiré. L'impression se fait par tête à aiguilles. En option, la transmission jusqu'à 9 600 bps est possible avec une mémoire tampon de 700 caractères en réception, ainsi que la gestion du flux par les caractères DC1 et DC3.

Caractéristiques principales : vitesse d'impression : 30 cps ; touches APL gravées à 300 bps ; mémoire non volatile pour retenir la configuration du terminal ; gestion complète de la page. **Prix :** 11 950 FF.

Service lecteurs, référence 20

Imprimante spécialisée pour les applications de guichet

Type : **IER 310**
Fabricant : **IER**

Cette imprimante matricielle à introduction horizontale fait l'objet d'une description détaillée en page 28 de la rubrique « actualités » du présent numéro.

Service lecteurs, référence 21

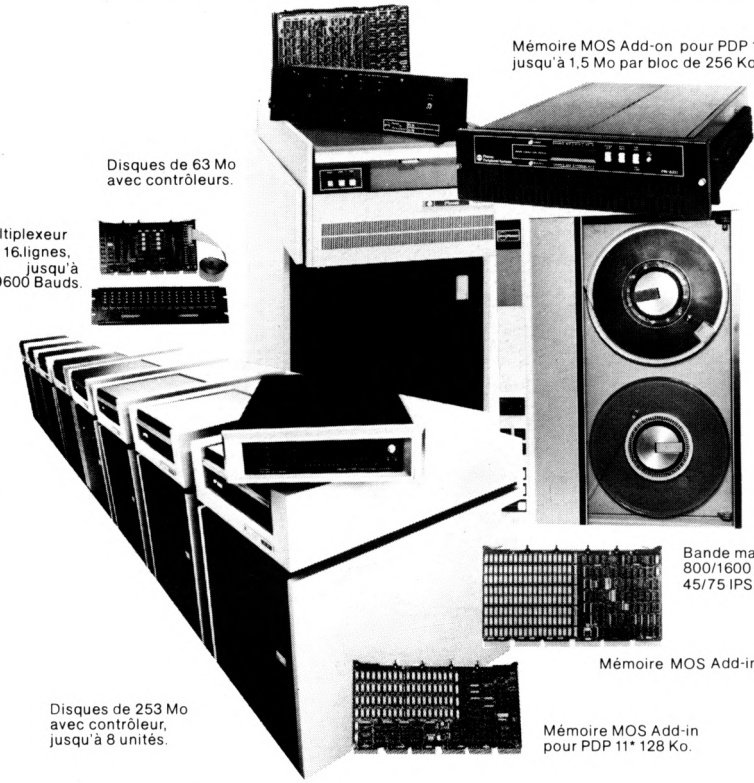
logiciel pour mini-ordinateur

Arbitrage cambiste

Type : **DIS.**
Fabricant : **General Automation.**

Ce logiciel, qui a été présenté pour la première fois en Europe à la troisième convention EFMA (European financial marketing association) à Monte-Carlo au début du mois de mars, est destiné à résoudre les problèmes d'arbitrage cambiste et à gérer en temps réel la « position banque » ▶

PLESSEY :
L'ALTERNATIVE EN MINI-COMPATIBLES



Plessey Peripheral Systems, votre réelle alternative, vous offre une gamme complète de produits compatibles PDP 11*, LSI 11* : mémoires, disques, bandes magnétiques, floppy, micro-ordinateurs... Fiabilité, livraison rapide et prix d'achat économiques sont quelques bonnes raisons de choisir Plessey comme fournisseur.

De même, vous pourrez compter sur nous comme fournisseur unique de Service Après-Vente (centres de maintenance à Bordeaux, Grenoble, Lyon, Mulhouse, Paris, Toulouse, Vitrolles).

L'efficacité de nos services s'adaptera le mieux à vos besoins et constituera un investissement sûr pour utiliser votre système au maximum de ses possibilités.

Pour de plus amples renseignements, veuillez contacter l'agence Plessey Peripheral Systems la plus proche :

Plessey Peripheral Systems
France Nord : 39, Boulevard des Bouvets
92000 NANTERRE - Tél. : 776.43.00
France Sud : Parc du Griffon - C.D. 9
13743 VITROLLES - Tél. : (42) 75.04.18

* *Matériels Digital Equipment Corp.*

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 136 du service-lecteurs (page 69)

MOTOROLA FORMATION
Allez à la 1re source
L'accès aux cours Motorola pour tous

birôpub 999

Cours assurés :

Microprocesseurs :
- MC 6800
- MC 6809
- MC 6801/05
- MC 68000

Boîtiers périphériques :
- DMA, Timer, Communication...

Logiciel :
- MPL, PASCAL...

Matériel :
- EXORmacs
- EXORciser

travaux pratiques sur outils de développement...

INEDIT

Cours magistral :
Concepts de base de logiciel d'exploitation
Gestion des tâches, de la mémoire, des communications

MOTOROLA Semiconducteurs S.A.

Programmes et tous renseignements :
Centre de formation agréé N° 117503 - 19775
Tél. : 555.91.01 15-17 av. de Ségur, 75007 Paris

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 137 du service-lecteurs (page 69)

nouveaux produits

▶ dans les différentes devises. Il vient élargir la gamme de produits logiciels General Automation destinés au traitement des opérations bancaires situées en amont de l'interface Sid avec le réseau Swift.

Service lecteurs, référence 22

Editeur de texte fonctionnant sous Prologue

Type : **Microedit.**
Fabricant : **R2E.**

Fonctionnant sous Prologue (système d'exploitation conçu par R2E pour ses matériels), cet éditeur de texte permet la manipulation de fichiers (texte, langage source) : catalogue sélectif, copie logique, recopie physique de tout ou partie d'un support, saisie et modification interactive, etc. C'est un logiciel multilangage (Assembleur, Bal, Basic, Fortran, Cobol, LSE) permettant la gestion de fichiers virtuels, séquentiels et séquentiels indexés.

Service lecteurs, référence 23

Aide au développement sur systems 32

Type : **Interface Documentor.**
Fabricant : **SEL.**

Ce logiciel permet le contrôle et la compréhension des interdépendances entre les modules d'un programme, la vérification des critères de conception, et l'analyse des ressources mémoires utilisées : il fournit pour cela différents états de contrôle (liste des symboles, des modules et de leurs interconnexions, taille mémoire des modules).

Service lecteurs, référence 24

Emulation 2780/3780 pour MCZ avec carte d'interface programmable

Fabricant : **Zilog.**

Ce logiciel permet, à partir d'un processeur éloigné quelconque supportant des stations IBM 2780 ou 3780, d'échanger des données avec un micro-ordinateur MCZ de Zilog en considérant ce dernier comme un poste de travail 2780/3780. La transmission des données est prise en charge par lignes commutées ou spécialisées entre 1 200 et 9 600 bps. Le logiciel d'émulation supporte plusieurs liaisons de données telles que des lignes privées multipoint ou l'émulation de quatre stations au maximum par système MCZ. Le logiciel proposé fonctionne avec les systèmes d'exploitation Zilog RIO (MCZ-1 et MCZ-2) et RIO-CP (MCZ-2) ; l'émulation nécessite en plus une carte d'interface série programmable (PSI) Zilog. **Prix :** logiciel d'émulation : 9 500 FF, carte d'interface programmable : 4 450 FF.

Service lecteurs, référence 25

Matériels d'occasion utilisez les petites annonces de « minis et micros »

système mini-ordinateur

Mini-ordinateur 32 bits à usage général

Type : **3230.**
Fabricant : **Perkin Elmer.**

Mini-ordinateur situé en milieu de la gamme 3200, doté d'une mémoire de 4 ou 8 M octets et compatible (logiciel OS/32 et matériel) avec les PE 3220 et PE 3240. Les caractéristiques de ce matériel sont présentées en détail (page 27) dans la rubrique actualité du présent numéro. **Commercialisation :** 1er mai 1981.

Service lecteurs, référence 26

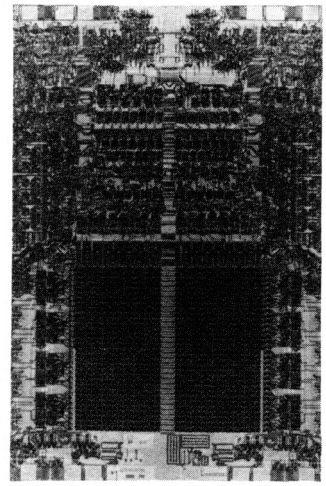
circuits d'interface et périphérique

Circuit d'interface E/S pour Z 8000

Type : **Z 8038.**
Fabricant : **Zilog.**

Le Z 8038 est un circuit d'interface d'entrées/sorties permettant de connecter des unités centrales à des périphériques ou à d'autres unités centrales, en mode Fifo asynchrone bidirectionnel.

Caractéristiques principales : mémoire tampon Fifo bidirectionnelle 128 octets ; possibilité de verrouillage sur liaison IEEE 488 ; synchronisation des circuits fonctionnant à débit différent ; manipulation de blocs de taille variable ; registres pour envoi de messages (paramètres de commande) ; sept interruptions vectorisées ou non ; gestion de transfert DMA



jusqu'à 1 M octet par seconde ; boîtier DIL, 40 broches ; alimentation, 5 V, 150 mA.

Service lecteurs, référence 27

Contrôleurs de Ram dynamiques 16 et 64 K

Type : **Am 2964 B et Z 8164 B.**
Fabricant : **Advanced Micro Devices.**

Le premier de ces contrôleurs est destiné à la famille bipolaire Am 2960 (unité de détection et de correction d'erreur associée à des amplificateurs pour Ram dynamiques Am 2965/66 et des amplificateurs tridirectionnels Am 2961/62), et le second à la famille Am Z 8000, pour réaliser des systèmes de mémoires dynamiques complets. **Prix :** 16,25 dollars l'unité par cent pièces (boîtier plastique). **Délai :** disponible sur stock.

Service lecteurs, référence 28

Interfaces LCD multiplexées

Type : **série ICM 723 x.**
Fabricant : **Intersil.**

La famille comporte quatre modèles réalisés en technologie Max C-Mos assurant une faible consommation (100 µA) et lui permettant de fonctionner dans la gamme de température industrielle (— 20 à + 85°C). Tous les membres de la famille fonctionnent suivant un mode de multiplexage à trois temps (dix triplex) donnant un bon compromis entre contraste et tensions mises en jeu.

Caractéristiques principales : Rom interne permettant d'encoder 64 caractères ; horloge et logique pour multiplexage ; circuits de verrouillage sur les entrées pour simplifier la connexion sur les bus ; boîtier 40 broches ; ICM 7231 (interface 8 chiffres de 7 segments et 16 annonciateurs ; entrées parallèle (adresses et données) ; codes « B » ou hexadécimal) ; ICM 7232 (interface 10 chiffres de 7 segments et 20 annonciateurs ; entrées série ; codes « B » ou hexadécimal) ; ICM 7233 (interface 4 caractères alphanumériques de 18 segments ; entrées Ascii parallèle ; jeu de 64 caractères) ; ICM 7234 (interface 5 caractères alphanumériques de 18 segments ; entrées Ascii série ; jeu de 64 caractères). **Prix :** 68 FF à l'unité par cent pièces. **Délai :** disponible chez Tekelec Aitronic.

Service lecteurs, référence 29

télécommunications

Convertisseurs de données pour instruments à bus IEEE 488

Type : **Série HA 30.**
Fabricant : **Hay Electronique.**

Le but de cette série est de réaliser l'interface entre un bus IEEE 488 et l'utilisateur ; elle est capable de recevoir et d'enregistrer des données à partir du bus et de restituer ces informations après mise en mémoire, soit sous forme numérique, soit sous forme analogique, soit les deux à la fois. Les configurations spécialisées disponibles concernent les oscilloscopes Tektronix 468 et/ou 7854 (HA 31, 32, 33) ; le HA 34, convertisseur de données universel, est adaptable sur demande à un instrument particulier. L'option A comporte un analyseur d'état du bus et permet d'intervenir sur certains paramètres de ce bus. **Prix :** entre 5 750 FF et 7 800 FF.

Service lecteurs, référence 30

instrumentation

Générateurs de fonctions 4 mHz à 4 MHz

Type : **Série 180.**
Fabricant : Wavetek.
Représentant : **Elexo.**

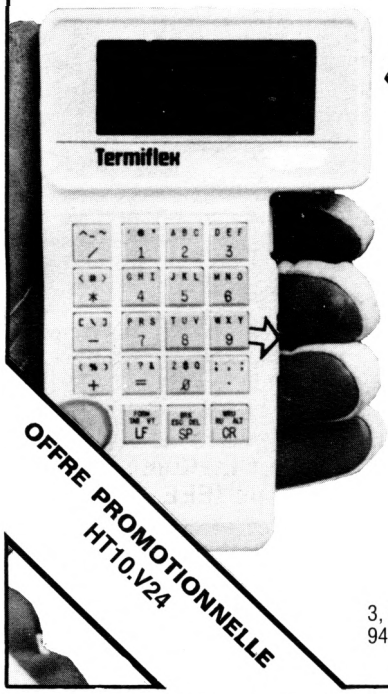
La série comprend plusieurs modèles dont les 182 A et 188 qui sont les modèles bas de gamme et le 187 qui génère, en plus des fonctions classiques, des impulsions variables.

Caractéristiques principales : gamme de fréquences 4 ▶

TERMIFLEX

LA TELETYPE DE POCHE POUR
APPLICATIONS INDUSTRIELLES

Léger ● robuste ● facile à manipuler



VISUALISATION
de 1 ligne
de 12 caractères
à 4 lignes
de 20 caractères
avec ou
sans mémoire

COMMANDES
128 codes ASCII
par V24 ou
boucle
de courant

OFFRE PROMOTIONNELLE
HT10.V24

Coserm

3, place de la Balance - SILIC 152
94533 RUNGIS - Tél. 686.64.75

Pour toutes précisions : réf. 138 du service-lecteurs (p. 69)

Surveillance et conduite des systèmes industriels par calculateur numérique

Stage de formation continue

du 4 au 8 mai et du 18 au 22 mai 1981

Pour techniciens et ingénieurs désirant se familiariser avec les techniques numériques.

Les stagiaires bénéficieront de l'installation du laboratoire d'Automatique des Arts et Métiers

Nombreuses heures de travaux dirigés et de manipulations.

Renseignements et inscriptions dès maintenant :

CONSERVATOIRE NATIONAL DES ARTS ET METIERS
Service Formation Continue
292, rue Saint-Martin 75141 Paris Cédex 03
Tél. : 271.24.14 poste 376

Pour toutes précisions : réf. 139 du service-lecteurs (p. 69)

UN DÉROULEUR DE BANDE COMPATIBLE 800/1600 BPI

connectable à un micro ou à un système informatique disposant d'une sortie V24 ou parallèle.

MICROREP
systèmes informatiques

24, boulevard Anatole-France, 92190 Meudon.
tél. : 534.76.47.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 140 du service-lecteurs (page 69)

nouveaux produits

▶mHz à 4 MHz ; amplitude variable jusqu'à 10 V sur 50 Ω ; fonctions sinus, triangle et carré en mode entretenu, déclenché ou train d'ondes ; balayage linéaire ou logarithmique sur le 188 ; impulsions simples ou doubles, inversées ou normales avec retards réglables de 100 ns à 100 ms sur le 187. **Prix :** environ 2 500 FF pour le 182 A, 3 800 FF pour le 188 et 5 500 FF pour le 187.

Service lecteurs, référence 31

Synthétiseur programmable

Type : **W 178.**
Fabricant : Wavetek.
Représentant : **Elexo.**

Capable de générer des signaux, fonctions et impulsions de 1 μHz à 50 MHz, ce synthétiseur polyvalent a été mis au point pour les systèmes de test automatiques, semi-automatiques ou manuels.

Caractéristiques principales : signaux générés avec précision de 5 ppm sur résolution 8 chiffres ; amplitude programmable sur résolution 4 chiffres (1 mV à 20 V c. à c. sur 50 Ω) ; vobulation des signaux possibles ; génération des signaux par train d'ondes de longueur prédéterminée (jusqu'à 2^{16}) à des cadences jusqu'à 200 kHz ; bus IEC-GPIB.

Service lecteurs, référence 32

Générateur-vobulateur 4 MHz

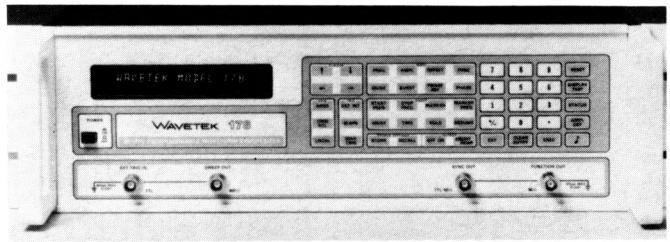
Type : **Modèle 189.**
Fabricant : Wavetek.
Représentant : **Elexo.**

Générant des fonctions vobulées linéaires et logarithmiques, cet instrument comporte une mémorisation numérique des fréquences extrêmes de balayage, une largeur de balayage de 4 décades et un marqueur variable de fréquence.

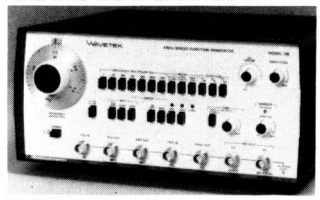
Caractéristiques principales : gamme de fréquences, 4

Pour recevoir des fournisseurs une documentation complète, utilisez la carte Service lecteurs

(pages jaunes de la revue)



Synthétiseur programmable



Générateur-Vobulateur

mHz (10^{-3} Hz) à 4 MHz ; signal de sortie à amplitude variable jusqu'à 10 V c. à c. sur 50 ; sortie indépendante atténuée de 20 dB ; fonctions sinus, triangle, carré en entretenu, déclenché ou train d'ondes. **Prix :** de l'ordre de 6 000 FF.

Service lecteurs, référence 33

formation

Cours APL

Organisme : **François Prud'homme Formation.**

Objet : Formation au langage APL. **Durée :** 5 jours. **Dates :** 22 au 28 avril 1981. **Lieu :** Versailles. **Prix :** 5 625 FF.

Service lecteurs, référence 34

Micro-ordinateurs : matériel et logiciel

Organisme : **Léanord.**

Objet : trois sessions de formation sont proposées : « Techniques fondamentales » ; « Programmation Basic » ; « Programmation Pascal UCSD ». **Durée** de chaque session : 4 jours. **Dates :** du 1er au 4 juin pour la première session, du 12 au 15 mai pour la seconde et du 15 au 19 juin pour la troisième. **Lieu :** Paris. **Prix :** 2 800 FF chaque session.

Service lecteurs, référence 35

divers

Commutateur de codage miniature

Type : **MC 643.**
Fabricant : Erni.
Représentant : **Sté Appareillage Electrique LKL.**

Prévu pour montage direct sur circuit imprimé ou enfichable sur socle (pas de 2,54 mm), ce commutateur est étanche aux poussières.

Caractéristiques principales : codages BCD, BCD complémentaire ou Aiken ; dix positions au pas de 36° ; pouvoir de coupure de 200 mA ; courant de repos 1,5 A.

Service lecteurs, référence 36

Câble « intelligent » pour raccordement de processeurs LSI 4

Type : **Modem Intracomm.**
Fabricant : Computerautomation.
Représentant : **Yrel.**

Ce câble permet aux utilisateurs ayant une configuration DIOS (système d'E/S distribuées) et un canal libre, de relier économiquement deux processeurs entre eux. Le protocole de communication est assuré par le logiciel Intracomm inclus dans le moniteur temps réel RTX 4.

Service lecteurs, référence 37

Lecteur de carte magnétique

Type : **LM 01.**
Fabricant : Thomson - CSF (DMT).
Représentant : **Distribution Périphériques Systèmes.**

Lecteur de carte ou badge magnétique à déplacement manuel, avec dispositif de détection de présence de carte et compatibilité avec les matériels du marché. **Prix :** 680 FF à l'unité en quantité OEM. **Délai :** disponibilité sous quatre mois en quantité.

Service lecteurs, référence 38

Châssis LSI 11 avec lecteurs de cartouche

Type : **B 04.**
Fabricant : Dataram Corp.
Représentant : **Yrel.**

Equipé de lecteurs de cartouche TU 58 superposés à chargement frontal, ce châssis comporte un fond de panier compatible avec les LSI 11 de Digital Equipment et peut recevoir jusqu'à 16 cartes au format « dual ».

Caractéristiques principales : présentation en rack 19 pouces (hauteur 7 pouces) ; fond de panier à accès frontal ; emplacement pour connexion d'un contrôleur de disque RL 01 ; alimentation + 5 V, 24 A (+12 V, 4 A et — 12 V en option) ; contrôleur TU 58 avec prise AMP 2 × 5.

Service lecteurs, référence 39

Détermination des standards de temps de manutention

Type : **Mogabax.**
Fabricant : **Abax France.**

A partir d'un calculateur programmable HP 41 CV, doté d'un programme original conçu par Abax, il est possible de déterminer les standards de temps qui sont la mesure objective du travail dans des domaines tels que la prévision et la planification des tâches, la fixation d'objectifs et le contrôle budgétaire, l'appréciation de la productivité, etc. **Prix :** 27 000 FF.

Service lecteurs, référence 40

Loupe pour pistes magnétiques

Type : **Ferrinox DVM 01.**
Fabricant : Thomson-CSF.
Représentant : **Distribution Périphériques Systèmes.**

Elle permet de visualiser et de comparer les signaux magnétiques enregistrés sur bandes ou pistes de cartes, de tickets, de badges, etc.,

Caractéristiques principales : lecture jusqu'à densité de 500 bpi ; diamètre 70 mm. **Prix :** 900 FF. **Délai :** un mois.

Service lecteurs, référence 41

Stockage sur mémoires statiques de données analogiques

Fabricant : **Lertle.**

Cet équipement fonctionne d'après le principe suivant : l'appareil effectue sur chacune des voies (courant d'entrée de 4 à 20 mA) 256 relevés par heure, en calcule la moyenne puis conserve l'information sur Reprom (capacité de stockage de un mois). Un relevé mensuel de toutes les voies est édité sur listing.

Caractéristiques principales : visualisation de la grandeur analogique instantanée sur chacune des voies ; visualisation de tout ou partie de l'enregistrement et du nombre de relevés effectués dans l'heure.

Service lecteurs, référence 42

imprimantes électrosensibles à aiguilles

ESP 40/400

Les imprimantes alphanumériques et graphiques ESP 40 et 400 répondent, pour les applications de débit de données à moyenne vitesse, aux meilleures exigences :

- Large plage de fonctionnement de – 15 °C à + 55 °C.
- Papier électrosensible de très bonne tenue à l'humidité.
- Fonctionnement silencieux et en toutes positions (utilisation à bord de véhicules ou d'avions).
- Toutes applications OEM (modularité totale, fourniture de sous-ensembles).
- Faible consommation électrique (12 V, 1,5 A maxi).
- Mémoire tampon de 330 caractères.
- Interface parallèle 8 bits (ou RS 232 en option sur modèle ESP 400).
- Choix de 4 polices de caractères allant de 5 à 20 caractères/pouce ou de 20 à 80 caractères/ligne.

ESP 400 : version à alimentation secteur avec interface série V 24/RS 232 C; on dispose ainsi d'une solution économique au problème de la télétype rapide jusqu'à 9600 bauds.

Technitexte

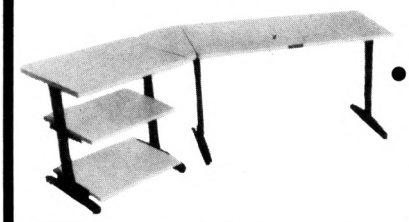
Bryans S.A.
POUR ENREGISTRER TOUTES LES DONNEES

36, rue Eugène Oudiné 75013 Paris – Tél. : 586.50.05 – Télex : 201733 F

Pour toutes précisions : réf. 141 du service-lecteurs (p. 69)

MEI 100, rue Villon - 69008 LYON
Tél. (7) 875.62.79

- *Votre mini ou micro ordinateur à besoin d'un habillage agréable et fonctionnel et, nous pouvons vous le réaliser*



- *Ensemble supports écran, imprimante, unité de disques*

Pour toutes précisions : réf. 142 du service-lecteurs (p. 69)

Répertoire des annonceurs

Annonceur	Pages	Référence Service lecteurs
ADD-X S.A.	71	133
ADD-X Systèmes	II de couv.	101
Adtech	28	144
AGDE	15 et 16-17	108-109
AIM	35	119
Alsys	71	134
AMD	6 et 7	103
Auctel	26	115
BFI	65	128
Bryans	77	141
Burr-Brown	8	104
CCI	66	129
CNAM	75	139
Coserm	75	138
DEC	14	107
DML	66	130
Editions du PSI	40	124
Energie S.A.	66	131
ERN	24	114
Euroterminal	44	125
Facen	20	112
Facit	IV de couv.	143
Gédis	18-37	110-121
Gould	19	111
Léanord	36	120
Maxell	13	106
MEI	77	142
Métrologie	22-29-52-60	113-116-126-127
Microrep	75	140
Microtel	68	132
Motorola	73	137
National Semiconductor	30	117
NEC	9	105
Pleyssey	73	136
Project-Assistance	38	122
Scaib	4 et 5	102
Technology Resources	71	135
Tekelec-Airtronic	32	118
Tektronix	39	123

Les impressions CEPI, 174, quai de Jemmapes, 75010 Paris. Directeur de la publication : Gilbert Cristini
N° Commission Paritaire : 56 477 — Dépôt légal imprimeur : 1er trimestre 1981, n° 4

minis et micros
informatique électronique

petites annonces

L'enregistrement s'achève le mardi précédant la date de parution.
Les textes sont composés en corps 8. Une ligne sur une colonne comprend 23 signes typographiques, chaque signe de ponctuation ou espace inter-mots intervenant pour un signe.

RUBRIQUES ET PRIX

Offres d'emploi
— 12 FF (ht) le mm/col (minimum 2 cm)
— La même insertion le numéro suivant : 40% de remise

Achat vente de matériel
Autres propositions
— 12 FF (ht) le mm/col (minimum 2 cm)
— Couleur : + 20% — Noir au Blanc : + 20%

insertion couplée avec « 01 hebdo » : 27 FF le mm/col.

Demandes d'emploi
— 18 FF (ttc) la ligne
— Domiciliation au journal 28 FF

« Minis et Micros » petites annonces, Yvonne BATAILLE 41, rue de la Grange-aux-Belles, 75483, Paris Cedex 10
Tél. 202 29.10 Télex 230589 F

Offres d'emploi

FONTAINE INFORMATIQUE

Constructeur français de systèmes informatiques

RECRUTE
pour son siège en banlieue sud

Réf. 811101

1 ingénieur de production

ayant une excellente connaissance des micro ou mini systèmes informatiques et l'expérience de la fabrication et de l'intégration des petites et moyennes séries de ces matériels.

Réf. 811102

2 responsables

pour les équipes « INTERVENTIONS » et « PERIPHERIQUES » de son SERVICE APRES-VENTE, expérimentés, dynamiques, ayant le goût du contact humain, ils auront développé, sur le terrain, leurs connaissances Hard/Soft des micro ou mini systèmes industriels ou de gestion.

Réf. 811103

4 techniciens de maintenance

première expérience exigée.

Adresser lettre manuscrite avec référence de l'offre, photo, CV et prétentions à :

Pierre FONTAINE INFORMATIQUE
BP 10 - 20, avenue Arago
91380 CHILLY-MAZARIN

I.2.S. Informatique Systèmes Services

SSCI en pleine expansion

recherche
pour sa division applications

Analystes
Analystes-Programmeurs

Une bonne expérience des applications gestion est souhaitée
La connaiss. du **Micral du constructeur R2E** sera très appréciée.

Ecrire av. CV : St I2S 64-70, rue de Crimée Résidence Les Arômes 75019 PARIS
ou tél. pour r.-vs à Lyliane HAFFNER au 201 72 87

pour tout renseignement
TEL. 202 29 10

Dans le cadre de son expansion

MEGA MINI TRANSACTIONNELS SYSTEMS (2MTS)
(Groupe FINECO)
recrute

des Ingénieurs Commerciaux
Pour la vente de micro et mini-ordinateurs TEXAS INSTRUMENTS

Activité de MEGA MINI :
— Installation clés en main et maintenance complète matériel et logiciel.
• Son leitmotiv : être l'interlocuteur et le maître d'œuvre unique de ses clients.
• Son champ d'action : PME/PMI.
• Ses principaux axes :
— administrateurs de biens ;
— agents immobiliers ;
— grossistes en mobilier ;
— grossistes en peintures papiers peints (CASH CARRY) ;
— grossistes en librairie papeterie ;
— gestion de production ;
— commande numérique, etc.

VOTRE PROFIL :
• excellent vendeur ;
• bonne connaissance des applications gestion ;
• expérience mini-informatique (3 ans mini) chez constructeurs et/ou SSCI.

NOTRE OFFRE :
• une entreprise à échelle humaine ;
• une formation assurée à nos produits ;
• position cadre + statut fiscal VRP ;
• rémunération motivante : fixe + commission + super-commission.

NOS COORDONNEES :
68, rue de Paris
93804 EPINAY-SUR-SEINE CEDEX

Envoyer CV + photo ou tél. pour RDV à :
M. Claude LIPSZYC, au 822 92 52

Pour développements

SYSTEME Analyste-Programmeur

— connaissant **MINI 6**
— **PASCAL** apprécié

Poste technique
bonne rémunération

Entretien : **523 05 39**

SP2M

recherche pour banlieue Nord-Est

Un Pupitreur

BURROUGHS 6800-LARGE
min. 2 ans d'expérience

Tél. pr. RV **292 06 77,** poste 10

BESANCON

Banque Populaire Franche-Comté

recherche

INFORMATICIEN

Collaborateur direct du Responsable des applications mini/micro, il participera au développement des traitements prévus par le plan informatique.

Un candidat, diplômé études supérieures, ayant 2/3 ans d'expérience des mini-ordinateurs, conviendrait à cette fonction qui implique le sens des contacts et le goût de l'organisation.

Les informaticiens intéressés voudront bien adresser leur C.V. détaillé et prétentions sous réf. 1121.01 à
Jean PORRACCHIA

CARRIERES INFORMATIQUE
conseil en recrutement et formation
149, rue SAINT-HONORE 75001 Paris

Pour participer au démarrage et assurer la mise en place et l'administration d'un réseau départemental d'une centaine de terminaux, organisme financier, départ. 22

recherche

Ingénieur ou universitaire

intéressé par électronique, télétransmission, informatique système, méthode, organisation, sens des contacts sont nécessaires.

Adresser lettre, CV, prét. à :
Cabinet DAUER,
conseil en recrutement-formation, B.P. 61
29208 LANDERNEAU CEDEX

UNION CARBIDE

UNION CARBIDE FRANCE

filiale française d'un grand groupe international recherche pour son service informatique de RUNGIS 94

ANALYSTE

profil : MIAGE, maîtrise, minimum 2 ans d'expérience dans l'analyse, parfaite maîtrise du COBOL et du JCL OS/VS1 (IBM) Anglais apprécié.

Environnement : équipe de 10 personnes, contacts fréquents avec services commerciaux et avec autres filiales. Matériel IBM 34 relié à IBM 370/158.

Adr. CV manuscrit, photo, prétentions à M. le Chef du Personnel UNION CARBIDE FRANCE 4, place des Etats-Unis SILIC 214 - 94518 RUNGIS CEDEX

Emplois et Entreprises

P.A. INFORMATIQUE

Premier constructeur français de valises de test pour microprocesseurs

recherche

- **1 Technico-commercial**

Expérience souhaitée : 2 à 3 années en développement de systèmes à base de microprocesseurs

- **1 Programmeur**

Expérience en Assembleur 6800 souhaitée.

Envoyer CV et prétentions à : P.A. INFORMATIQUE 73, rue des Grands-Champs 75020 PARIS

Kienzle Informatique

KIENZLE data systems

crée pour sa Direction Nationale Promotion des Ventes, le poste de :

ASSISTANT TECHNICO-COMMERCIAL

Formation d'analyste-programmeur expérience des installations en PME/PMI - et des mini-ordinateurs multipostes, multiprogrammes.
- connaissance de la programmation en COBOL
- 2 à 3 ans d'expérience
- poste à responsabilités
- déplacements en Province.

Envoyer c.v., photo et prétentions sous référence 6994 à la Direction du Personnel KIENZLE INFORMATIQUE 50, avenue Daumesnil - 75012 Paris.

Si vous souhaitez quitter Paris

Société de BASSE-NORMANDIE

recrute

PROGRAMMEUR (SE)

connaissance **ASSEMBLEUR - BASIC**

Ecrire C.V. + prétentions :

COMINOR S.A.
B.P. 16 - 50220 DUCEY

AFCO

recherche

4 INGENIEURS LOGICIEL

. Equipement aéronautique
. Mini et micro informatique
. Langage assembleurs - Pascal

2 TECHNICIENS Niveau 5

. Radaristes
. Traitement information
. Recettes

Pour Paris et la proche banlieue. Postes à pourvoir très rapidement.

Envoyer C.V., lettre manuscrite, photo et prétentions à : AFCO - BP 115 75749 PARIS Cédex 15

M.B. ANGERS

Analyste-Programmeur

+ 3 ans expérience gestion PME Langage K BASIC Connais. MICRO souhait.

Envoyer CV et prét. à :

Monsieur BECKER 81, rue Jean-Joxé 49000 ANGERS

SETEC

Important groupe de sociétés de services recherche pour participer à ses projets en mini et micro-informatique

Analystes-programmeurs

2 à 3 ans expérience minimum
Expérience Cobol, Basic, temps réel
Lieu de travail : PARIS - GARE DE LYON

Envoyer CV + prétentions à :

SETEC INFORMATIQUE
58 quai de la Rapée 75583 Paris Cedex 12

Sté de micro-informatique

recrute

2 PROGRAMMEURS

Basic Niveau DUT pour systèmes C.B.M.

Adresser CV + prét. à **STE VERLIFRAN** 1, pl. de l'Hôtel-de-Ville, 77100 MEAUX

L'Institut National de recherches en Informatique et en Automatique

recherche pour son centre de calcul équipé d'un 68 DPS/Multics à Roquencourt puis Antibes :

UN OPERATEUR

Niveau DUT

UN INGENIEUR LOGICIEL

Niveau maîtrise minimum. Dans les 2 cas, anglais technique indisp. Pratique Grands Systèmes appréciée.

Adres. CV à INRIA, Sce du Personnel et des Affaires sociales, BP 105. 78153 LE CHESNAY Cedex

Achats-Ventes de matériel

A VENDRE

MATERIEL HEWLETT PACKARD

HP 3000/30 - disques 120 Mo - Bande - Neufs

ECRANS 2621/2624/ 2640/2645 neufs ou occasion

DISQUES 7906 - OCCASION

Ecr.MM N°10070 qui trans.

Société équipée d'un HP 250 achète une

UNITE DE DISQUES

(Réf. 79.06 H) d'occasion, à prix et délai intéressants.

Faire offre à M. GHESQUIERES Tél. (20) 51 67 60

LEASING à céder ou vente

LOGABAX 2500, 1980

à cassettes programme personnel intérimaire disponible juillet 1981

Tél. (16-35) 98 74 80 M. REBELO

A VENDRE

MINI 6/43 - 128 K

Tél. 246 27 47

INTERNATIONAL CPU

Loue ou vends

IMPRIMANTE IBM 3203 -5

tél. **(1) 604 81 27**

Affaires

O.E.M.

recherche

CONSTRUCTEUR

Micro-ordinateur et/ou bureautique

pour distribution

sur Paris et rég. pars.

Ecr. M.M. N° 10068 q. tr.

Demandes d'emploi

CHEF EXPLOITATION

5 ans expér. NCR, conn. prog. ASSEMBLEUR, BASIC, COBOL, exploit. IMOS, DOS/OS, JCL-CDC ch. pl. Paris.

Ecr. N° 4350 à P. LICHAU S.A., BP 220, 75063 Paris Cedex 02 qui transmettra.

LA TETE MAGIQUE

Facit présente la surdouée de la famille 4540 : l'imprimante Facit 4542.

Avec une vitesse de 250 Cps, une écriture bi-directionnelle intelligente, un ruban bicolore, la fameuse tête d'impression « unique » de la 4540, la Facit 4542 est un véritable modèle dans son domaine.

L'écriture reste parfaite tout au long de la durée de vie de la tête (1 milliard de caractères). Un micro-processeur très puissant ouvre la voie du graphisme à cette nouvelle imprimante 4542, en utilisant une matrice 9×14 et des micro-interlignes. Toute la surface du papier peut ainsi être recouverte point par point. Il n'y a pratiquement pas de limite d'impression.

En IMPRIMANTE TEXTE la Facit 4542 imprime en espace proportionnel avec justification à droite (pose de margeur) et possède un jeu de caractères de capacité variable, jusqu'à 512 caractères qui peuvent être édités en noir, rouge, mode allongé, en soulignement automatique . . .

Comme IMPRIMANTE D'ETIQUETTES la Facit 4542 permet l'impression de caractères de tailles variables et de codes à barres pour toutes applications demandant : vitesse d'exécution, précision et souplesse d'adaptation.

Utilisée en MODE GRAPHIQUE la Facit 4542 propose un mode d'accès au point de frappe (scanning), aux caractères spéciaux (semi-graphique) ou aux caractères permettant dix niveaux de teintes — échelle de tons en noir ou rouge (grey-scale). La Facit 4542 permet ainsi l'impression de rapports comportant : diagrammes, courbes, radiographies. . .

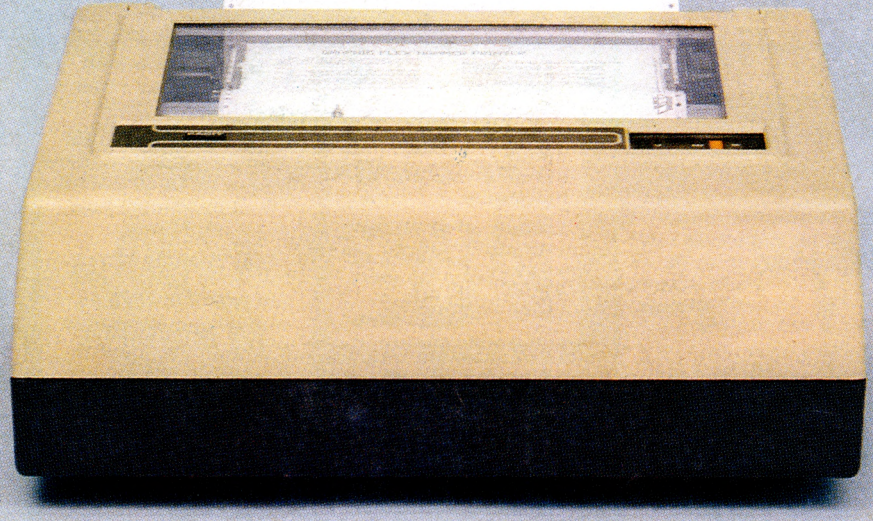
L'utilisation de la Facit 4542 s'étend ainsi des systèmes de gestion aux applications médicales, industrielles et scientifiques.

Ne vous étonnez donc pas qu'entre nous nous l'appelions « la tête magique » .

Ne cherchez pas tout ce qu'elle peut faire, demandez-nous seulement comment elle peut prendre place dans votre système.

De même si vous comparez plusieurs imprimantes. Réagissez en professionnel. Contactez-nous.

FACIT DATA PRODUCTS



FACIT 4542 : NOUVELLE IMPRIMANTE GRAPHIQUE

Facit S. A., 308, rue du Pdt. Salvador Allende, 92707 Colombes Cedex. Tél.: 780 71 17.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 143 du service-lecteurs (page 69)